

# 56F8033/56F8023

数据表

技术数据

**56F8000**

**16-位数字信号控制器**

MC56F8023

修订版 6

02/2010

[Freescale.com](http://Freescale.com)



## 文档修订历史

版本历史	变化的描述
修订版 0	首次公开发布。

修订版 1	<ul style="list-style-type: none"> <li>在表 10-4 中，添加了少于 100 个程序/擦除周期（至少 20 年）的闪存数据保留条目。</li> <li>在表 10-6 中，将 STOP 模式下的设备时钟速度从 8MHz 更改为 4MHz。</li> <li>在表 10-12 中，将待机模式下的典型松弛振荡器输出频率从 400kHz 更改为 200kHz。</li> <li>更改了表 10-20 中的输入传播延迟值如下： 旧值：1M 典型的，2M 最大值 新值：典型值为 35 ns，最大为 45 ns</li> </ul>
修订版 2	在表 10-19 中，将最大 ADC 内部时钟频率从 8 MHz 更改为 5.33 MHz。
修订版 3	<ul style="list-style-type: none"> <li>在表 2-3 的 TMS 信号描述中添加了以下注释： <b>注意：</b> 始终将 TMS 引脚绑在 V<sub>上</sub>通过 2.2K 电阻。</li> <li>更正了图 11-1 中的引脚编号标签如下： 旧标签：Pin 1, Pin 12, Pin 23, Pin 34 新标签：Pin 1、Pin 9、Pin 17、Pin 25</li> </ul>
修订版 4	<ul style="list-style-type: none"> <li>更改了 ITCN_BASE 地址表 5-3（是 00 美元 F060，是 00 美元 F0E0）。</li> <li>更改了 VBA 寄存器重置值并更新了脚注第 5.6.8 节。</li> <li>更改了 STANDBY &gt; STOP I<sub>女儿</sub> 价值在表 10-6 如下： 典型：是 290MA，是 540M 罗马字母的第一个字母 最大值：是 390MA，是 650M 罗马字母的第一个字母</li> <li>更改了 POWERDOWN I<sub>女儿</sub> 价值在表 10-6 如下： 典型：是 190MA，是 440M 罗马字母的第一个字母 最大值：是 250MA，是 550M 罗马字母的第一个字母</li> <li>更改了脚注 1 表 10-12（是“应用 8MHz 修剪值后的输出频率，在 125°C。”，是“应用工厂修剪后的输出频率”）。</li> <li>删除了文本“在 125°C”从图 10-5。</li> <li>更改了最大输入偏移电压表 10-20（是 +/- 20 mV，是 ±35 mV）。</li> </ul>
修订版 5	<ul style="list-style-type: none"> <li>修订第 7 节，安全功能。</li> <li>修复了杂项错别字。</li> </ul>

2

### 文档修订历史

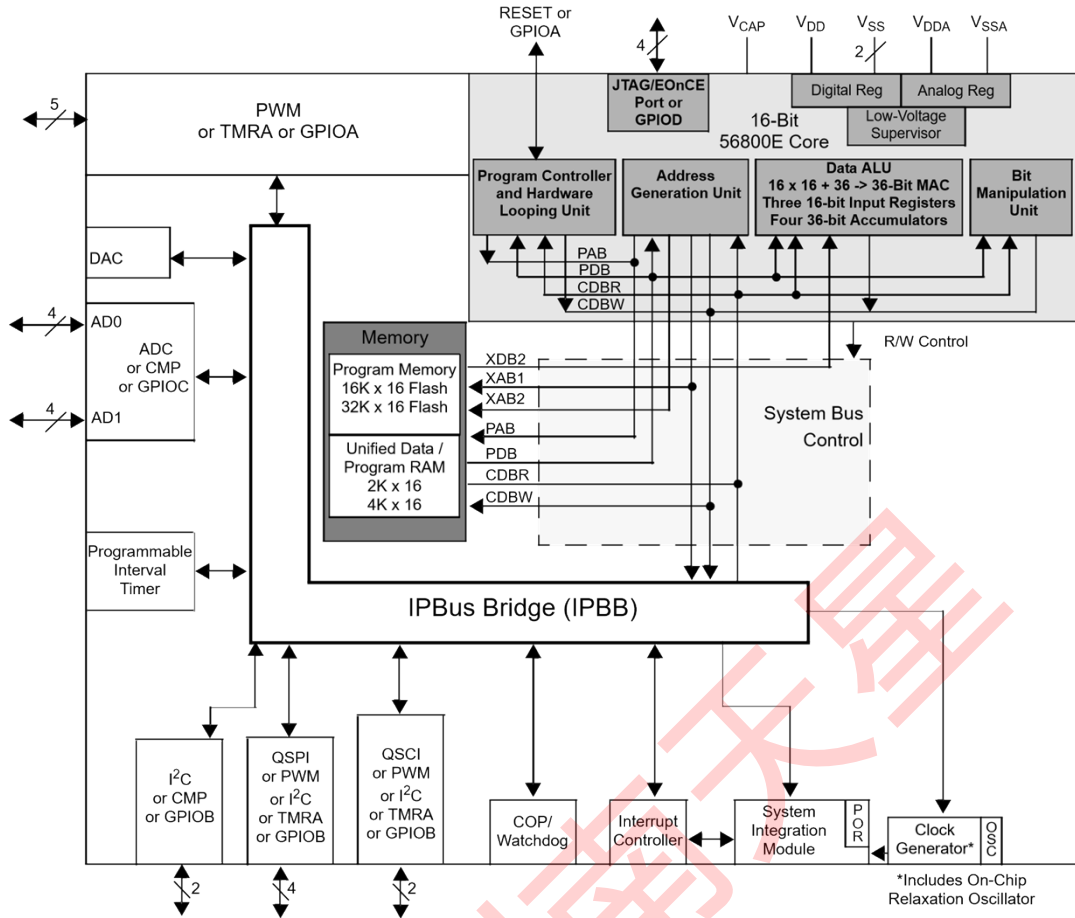
版本历史	变化的描述
------	-------

修订版 6	<p>在桌子上<b>建议的操作条件</b>，从特征中删除了“XTAL 不由外部时钟驱动”的行          “振荡器输入电压高          XTAL 不是由外部时钟驱动的          XTAL 由外部时钟源驱动”          在文档中添加了 56F8033 设备          从数据表中删除了“初步”          在<b>系统集成模块 (SIM)</b> 章节，固定错别字</p>
-------	---

有关最新的数据表修订，请访问 <http://www.freescale.com>。

## 56F8033/56F8023 一般描述

- 在 32MHz 核心频率下高达 32 MIPS
- 统一、C 效率架构中的 DSP 和 MCU 功能
- 56F8033 提供 64KB (32K x 16) 程序闪存
- 56F8023 提供 32KB (16K x 16) 程序闪存
- 56F8033 提供 8KB (4K x 16) 统一数据/程序公羊
- 56F8023 提供 4KB (2K x 16) 统一数据/程序公羊
- 一个 6 通道 PWM 模块
- 两个 3 通道 12 位模拟数字转换器 (ADCs)
- 两个内部 12 位数字到模拟转换器 (DAC)
- 两个模拟比较器
- 一个可编程间隔计时器 (PIT)
- 一个具有 LIN 从属功能的队列串行通信接口 (QSCI)
- 一个排队的串行外围接口 (QSPI)
- 一个 16 位四倍计时器
- 一个集成电路 (I<sup>2</sup>C) 港口
- 计算机正常运行 (COP)/看门狗
- 片上松弛振荡器
- 集成开机复位 (POR) 和低压中断 (LVI) 模块
- JTAG/增强片上仿真 (OnCE™)，用于不显眼的实时调试
- 多达 26 条 GPIO 线路
- 32 针 LQFP 封装



56F8033/56F8023 框图

4

## 56F8033/56F8023 数据表目录

<b>第 1 部分概述</b> .....	<b>6</b>	<b>第 3 部分</b>	
1.1 56F8033/56F8023 功能 .....	6	<b>OCSS</b> .....	<b>31</b>
1.2 56F8033/56F8023 描述 .....	8	3.1 概述 .....	31
1.3 屡获殊荣的发展环境 .....	9	3.2 特点 .....	31
1.4 架构块图 .....	9	3.3 操作模式 .....	31
1.5 产品文档 .....	17	3.4 内部时钟源 .....	32
1.6 数据表惯例 .....	17	3.5 水晶振荡器 .....	32
<b>第 2 部分信号/连接描述</b> .....	<b>18</b>	3.6 陶瓷谐振器 .....	33
2.1 介绍 .....	18	3.7 外部时钟输入-水晶振荡器 .....	33
		选项 .....	33
2.2 56F8033/56F8023 信号引脚 .....	22	3.8 备用外部时钟输入 .....	34

<b>第 4 部分 内存地图 .....</b>	<b>34</b>	<b>第 10 部分规格 .....</b>	<b>117</b>
4.1 简介 .....	34	10.1 一般特征 .....	117
4.2 中断矢量表 .....	35	10.2 直流电气特性.....	121
4.3 程序地图 .....	37	10.3 交流电气特性.....	124
4.4 数据地图 .....	37	10.4 闪存特性.....	125
4.5 EOnCE 记忆图 .....	39	10.5 外部时钟操作时间.....	125
4.6 外围内存映射寄存器。40		10.6 相位锁定循环计时 .....	126
<b>第 5 部分 中断控制器 (ITCN) .....</b>	<b>54</b>	10.7 放松振荡器定时.....	126
5.1 简介 .....	54	10.8 重置、停止、等待、模式选择和中断	
5.2 特点 .....	54	时机 .....	128
5.3 功能描述 .....	55	10.9 串行外围接口 (SPI) 定时	129
5.4 方框图.....	57	10.10 四计时器计时.....	133
5.5 操作模式 .....	57	串行通信接口 (SCI)	
5.6 注册描述 .....	57	时机 .....	134
5.7 重置 .....	76	10.12 集成电路接口 (I2C)	
<b>第 6 部分系统集成模块 (SIM)。 .....</b>	<b>77</b>	时机 .....	135
6.1 简介 .....	77	10.13 JTAG Timing.....	136
6.2 特点 .....	77	10.14 模拟数字转换器 (ADC)	
6.3 注册描述 .....	78	参数 .....	138
6.4 时钟生成概述.....	102	10.15 ADC 输入的等效电路.....	139
6.5 节电模式.....	103	10.16 比较器 (CMP) 参数.....	140
6.6 重置 .....	104	10.17 数字到模拟转换器 (DAC)	
6.7 时钟 .....	105	参数 .....	140
6.8 中断.....	107	10.18 功耗 .....	142
<b>第 7 部分安全功能.....</b>	<b>107</b>	<b>第 11 部分包装 .....</b>	<b>144</b>
7.1 启用安全性的操作.....	107	11.1 56F8033/56F8023 包装和引脚	
7.2 闪存访问锁定和解锁		信息.....	144
机制.....	108	<b>第 12 部分设计注意事项 .....</b>	<b>148</b>
7.3 产品分析.....	109	12.1 热设计注意事项.....	148
<b>第 8 部分通用输入/输出 (GPIO) .....</b>	<b>109</b>	12.2 电气设计注意事项.....	149
8.1 简介 .....	109	<b>第 13 部分订购信</b>	
8.2 配置 .....	109	<b>息 .....</b>	
8.3 重置值 .....	111	<b>.151</b>	
<b>第 9 部分联合测试行动小组 (JTAG) ...</b>	<b>117</b>		
9.1 56F8033/56F8023 信息 .....	117		

# 第 1 部分概述

## 1.1 56F8033/56F8023 功能

### 1.1.1 数字信号控制器核心

- 具有双哈佛架构的高效 16 位 56800E 系列数字信号控制器 (DSC) 引擎
- 在 32MHz 核心频率下, 每秒多达 3200 万次指令 (MIPS)
- 单周期 16×16 位并行乘数累加器 (MAC)
- 四个 36 位累加器, 包括扩展位
- 32 位算术和逻辑多位移器
- 具有独特 DSP 寻址模式的并行指令集
- 硬件 DO 和 REP 循环
- 三辆内部地址总线
- 四辆内部数据总线
- 指令集同时支持 DSP 和控制器功能
- 控制器风格的寻址模式和紧凑代码的指令
- 高效的 C 编译器和局部变量支持
- 软件子程序和中断堆栈, 深度仅受内存限制
- JTAG/增强型片上仿真 (OnCE), 用于不显眼、与处理器速度无关的实时调试

### 1.1.2 设备之间的差异

**表 1-1** 概述了 56F8033 和 56F8023 设备之间的关键区别。**表 1-1 设备差异**

片上内存	56F8033	56F8023
程序 Flash (PFLASH)	64KB	32KB
统一 RAM (RAM)	8KB	4KB

### 1.1.3 记忆

- 双哈佛架构允许多达三次同时访问程序和数据内存
- 防止未经授权的用户访问内部 Flash 的 Flash 安全性和保护
- 片上内存
  - 64KB 程序闪存 (56F80233 设备)
  - 32KB 程序闪存 (56F8023 设备)
  - 8KB 的统一数据/程序 RAM (56F8033 设备)
  - 4KB 的统一数据/程序 RAM (56F8023 设备)
- 使用 Flash 的 EEPROM 仿真功能

### 1.1.4 56F8033/56F8023 的外围电路

- 一个多功能六输出脉冲宽度调制器（PWM）模块
  - 高达 96MHz 的 PWM 工作时钟
  - 15 位分辨率
  - 中心对齐和边缘对齐的 PWM 信号模式
  - 带有可编程数字滤波器的四个可编程故障输入
  - 双缓冲 PWM 寄存器
  - 每个互补的 PWM 信号对都允许从以下选择 PWM 电源源：
    - PWM 发生器
    - 外部 GPIO
    - 内部计时器
    - 模拟比较器输出
    - ADC 转换结果与 ADC 高限和低限寄存器的值进行比较，以设置 PWM 输出
- 两个独立的 12 位模拟数字转换器（ADC）
  - 2 x 3 通道输入
  - 支持同步和顺序转换
  - ADC 转换可以通过 PWM 和计时器模块同步
  - 采样率高达 2.67MSPS
  - 16 字结果缓冲寄存器
- 两个内部 12 位数字到模拟转换器（DAC）
  - 2M 输出从轨道摆动到轨道时的定居时间
  - 自动波形生成具有可编程周期、更新速率和范围的正方形、三角形和锯齿波形
- 一个 16 位多用途四定时器模块（TMR）
  - 高达 96MHz 的工作时钟
  - 八个具有级联能力的独立 16 位计数器/计时器
  - 每个计时器都有捕获和比较功能
  - 多达 12 种操作模式
- 一个具有 LIN 从属功能的队列串行通信接口（QSCI）——全双工或单线操作——两种接收器唤醒方法：
  - 闲置线
  - 地址标记

- 四字节的 FIFO 在发射器和接收器上都可用
- 一个排队 串行外围接口 (QSPI) —全双工操作

深圳市南天星

56F8033/56F8023 Data Sheet, Rev. 6

- 主模式和从模式
- 发射器和接收器上都有四字深的 FIFO
- 可编程长度事务（2 至 16 位）
- 一个集成电路（I<sup>2</sup>C）港口
  - 操作量高达 400kbps
  - 支持主操作和从操作
  - 同时支持 10 位地址模式和广播模式
- 一个 16 位可编程间隔计时器（PIT）
- 两个模拟比较器（CMP）
  - 可选输入源包括外部引脚、DAC
  - 可编程输出极性
  - 输出可以驱动计时器输入、PWM 故障输入、PWM 源、外部引脚输出和触发 ADC
  - 输出下降和上升边缘检测能够产生中断
- 计算机正常运行（COP）/看门狗计时器能够选择不同的时钟源
- 多达 26 个通用 I/O（GPIO）引脚，5V 公差
- 集成开机重置和低压中断模块
- 相位锁定环路（PLL）为核心和外围设备提供高速时钟• 时钟来源：
  - 片上放松振荡器
  - 外部时钟：水晶振荡器、陶瓷谐振器和外部时钟源
- 用于实时调试的 JTAG/EOnCE 调试编程接口

### 1.1.5 能源信息

- 在具有 5V 公差的高密度 CMOS 中制造
- 用于数字和模拟电路的片上调节器，以降低成本并降低噪音
- 等待和停止模式可用
- ADC 智能电源管理
- 每个外围设备都可以单独禁用以节省电力

## 1.2 56F8033/56F8023 描述

56F8033/56F8023 是基于 56800E 核心的数字信号控制器（DSC）系列的成员。它在单个芯片上将 DSP 的处理能力和微控制器的功能与一套灵活的外围设备相结合，创造了一个极具成本效益的解决方案。由于其低成本、配置灵活性和紧凑的程序代码，56F8033/56F8023 非常适合许多应用程序。56F8033/56F8023 包括许多对工业特别有用的外围设备控制、运动控制、家用电器、通用逆变器、智能传感器、消防和安全系统、开关模式电源、电源管理和医疗监控应用。

56800E 核心基于哈佛风格的双架构，由三个并行运行的执行单元组成，每个指令周期允许多达六个操作。MCU 风格的编程模型和优化的指令集允许直接 `orward` 生成高效、紧凑的 DSP 和控制代码。对于 C 编译器来说，指令集也非常高效，能够快速开发优化的控制应用程序。

56F8033/56F8023 支持从内部存储器执行程序。每个指令周期可以从片上数据 RAM 访问两个数据操作数。56F8033/56F8023 还提供多达 26 条通用输入/输出 (GPIO) 线路，具体取决于外围配置。

56F8033 数字信号控制器包括 64KB 的程序闪存和 8KB 的统一数据/程序 RAM。56F8023 数字信号控制器包括 32KB 的程序闪存和 4KB 的统一数据/程序 RAM。程序闪存可以在页面中独立批量擦除或擦除。程序 Flash 页面擦除大小为 512 字节 (256 字)。

## 1.3 屡获殊荣的发展环境

处理器专家™ (PE) 提供了一个快速应用程序设计 (RAD) 工具，该工具将易于使用的基于组件的软件应用程序创建与专家知识系统相结合。

CodeWarrior 集成开发环境是一个用于代码导航、编译和调试的复杂工具。一整套评估模块 (EVM)、演示板套件和开发系统卡将支持并发工程。PE、CodeWarrior 和 EVM 共同创建了一个完整、可扩展的工具解决方案，用于简单、快速和高效的开发。

一整套可编程外围设备——PWM、ADC、QSCI、QSPI、I2C、PIT、四计时器、DAC 和模拟比较器——支持各种应用程序。每个外围设备都可以独立关闭以节省电力。这些外围设备中的任何引脚也可以使用作为通用输入/输出 (GPIO)。

## 1.4 架构块图

56F8033/56F8023 的架构显示在[数字 1-1](#)、[1-2](#)、[1-3](#)、[1-4](#)、[1-5](#)、[1-6](#)，和 [1-7](#)。[图 1-1](#) 说明 56800E 系统总线如何与内部存储器和 IPBus 桥通信，以及 56800E 核心每个单元之间的内部连接。[图 1-2](#) 显示连接到 IPBus Bridge 的外围设备和控制块。[数字 1-3](#)、[1-4](#)、[1-5](#)、[1-6](#)，和 [1-7](#) 详细说明设备的 I/O 引脚是如何混合的。这些数字没有显示机载调节器以及电源和地面信号。请看[第 2 部分，信号/连接描述](#)，有关哪些信号与其他外围设备的信号多路复用的信息。

### 1.4.1 PWM、TMR 和 ADC 连接

[图 1-6](#) 显示从 ADC 到 PWM 的超限和低于限的连接，以及从 TMR 和 GPIO 到 PWM 的连接。这些信号可以以与 PWM 发生器类似的方式控制 PWM 输出。看到 [56F802X 和 56F803X 外围参考手册](#) 了解更多信息。

PWM\_reload\_sync 输出可以连接到计时器的通道 3 输入，计时器的通道 2 和 3 输出连接到 ADC 同步输入。计时器通道 3 输出连接到 SYNC0，计时器通道 2 连接到 SYNC1。这些是 `cont` 在 SIM 控制寄存器中按位滚动；请参阅[第 6.3.1 节](#)。

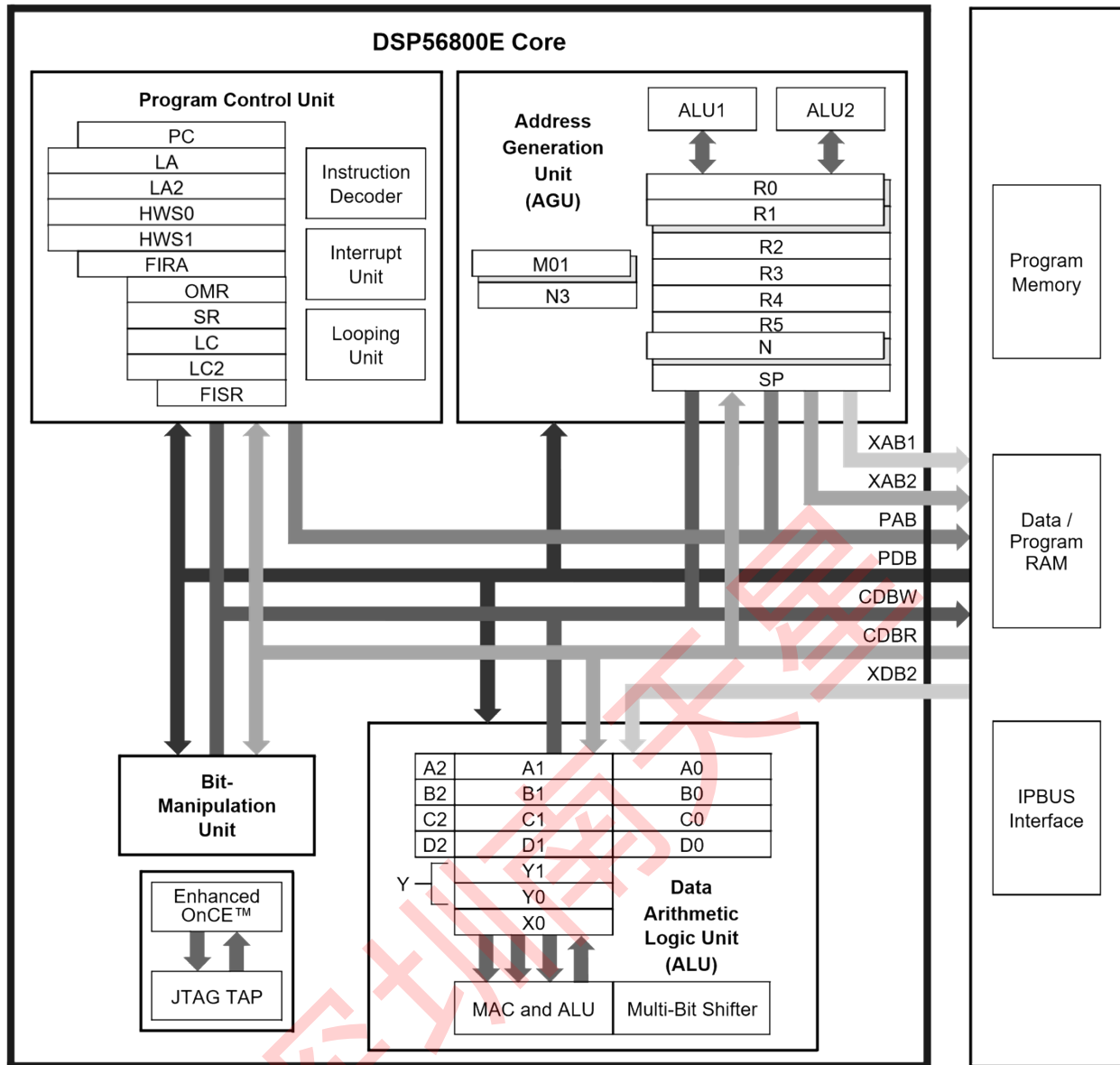


图 1-1 56800E 核心块图

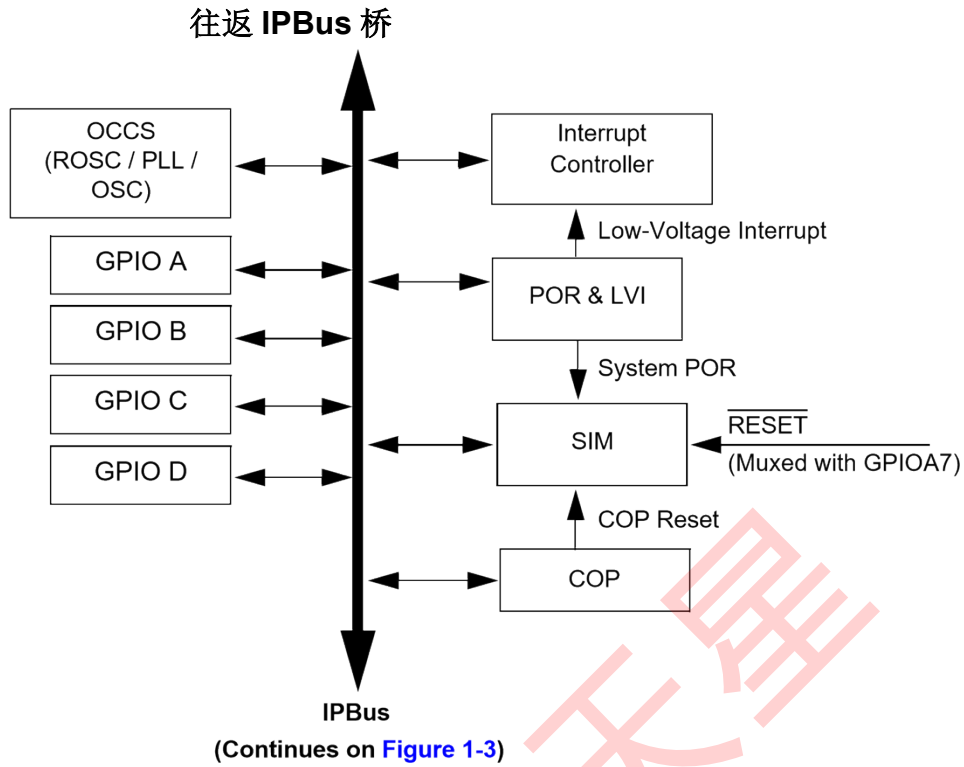


图 1-2 外围子系统

往返 IPBus 桥

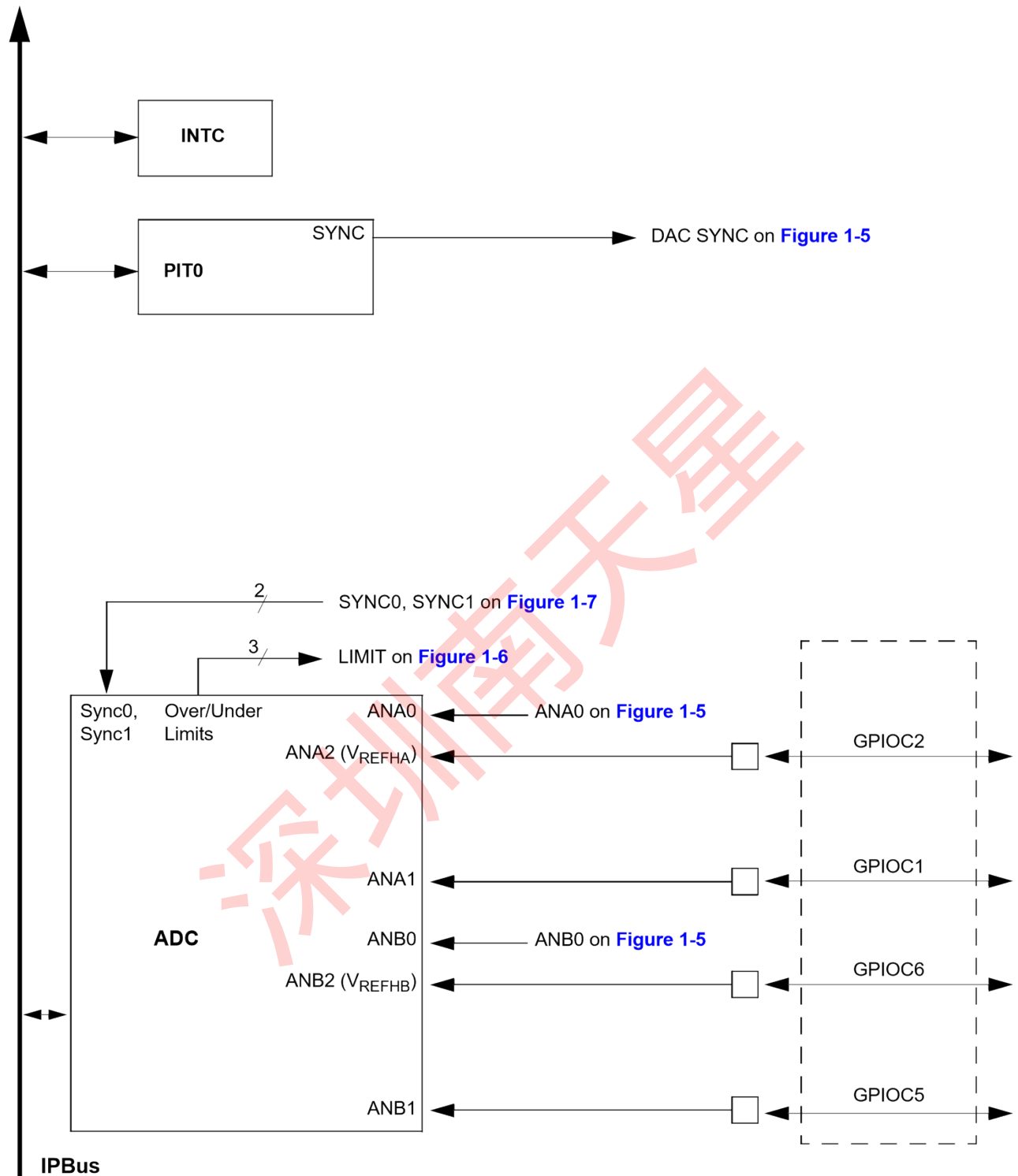


图 1-3 56F8033/56F8023 I/O 引脚输出 Muxing (第 1/5 部分)

To/From IPBus Bridge

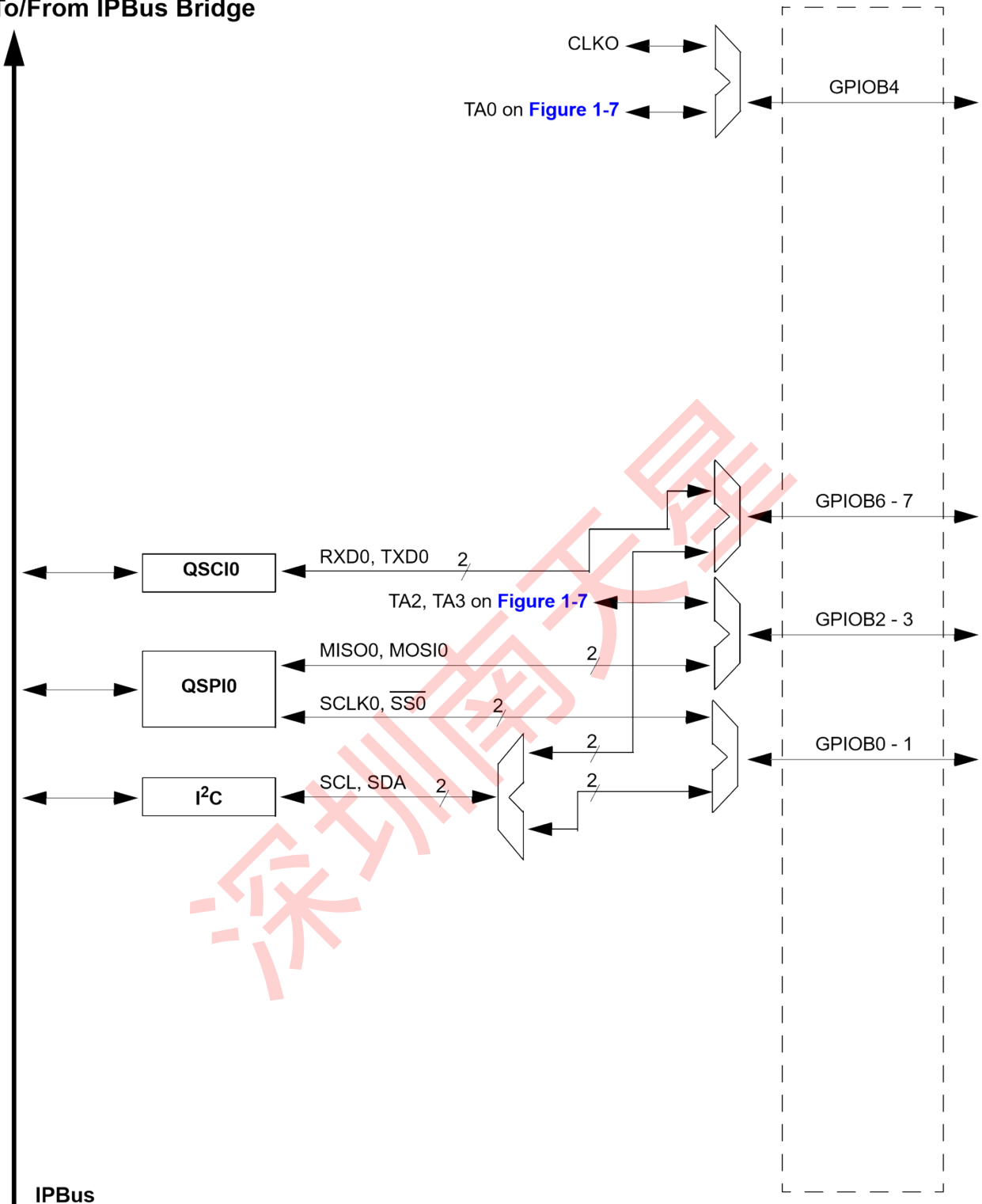


图 1-4 56F8033/56F8023 I/O 引脚输出 Muxing (第 2/5 部分)

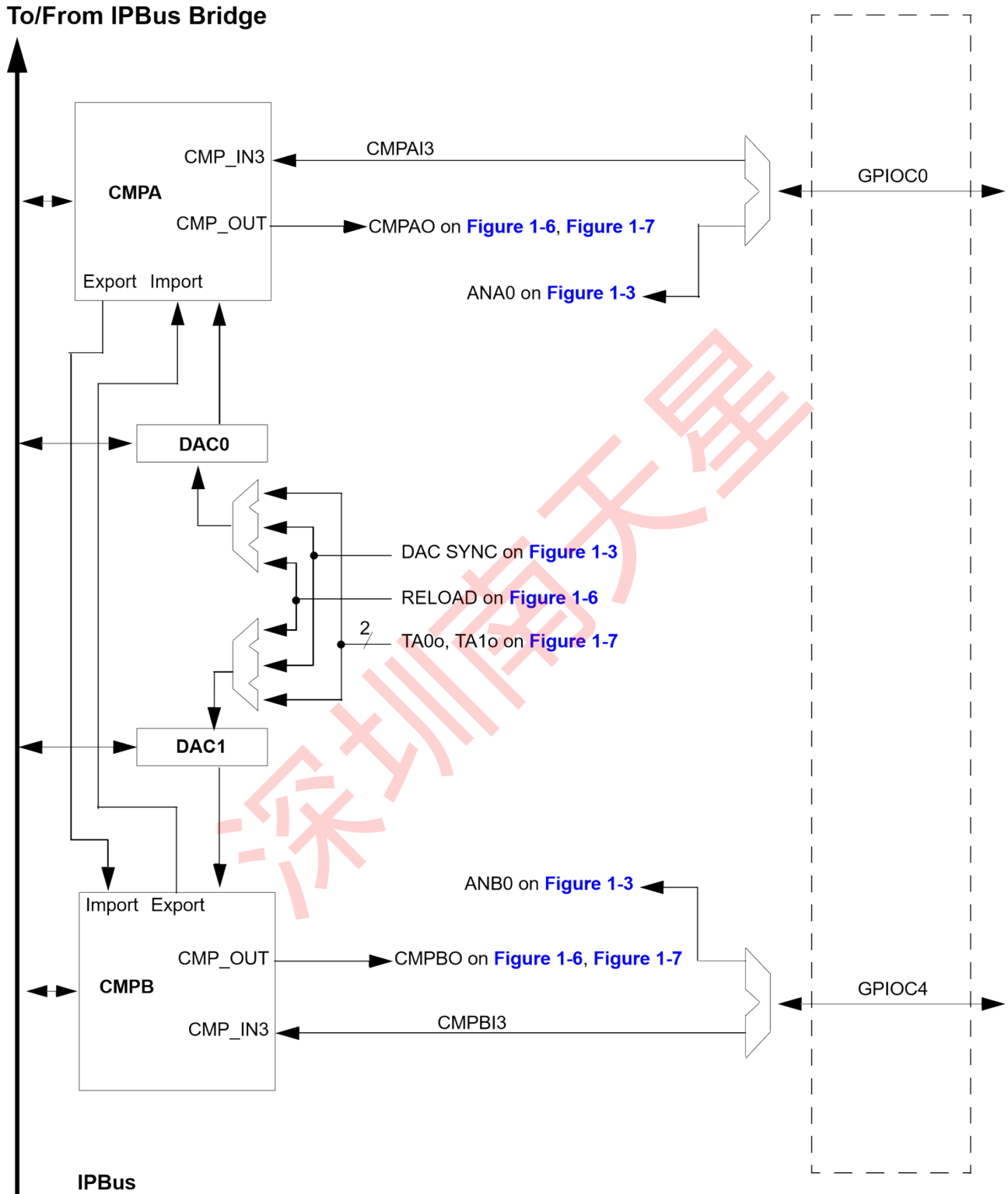


图 1-5 56F8033/56F8023 I/O Pin-Out Muxing (第 3/5 部分)

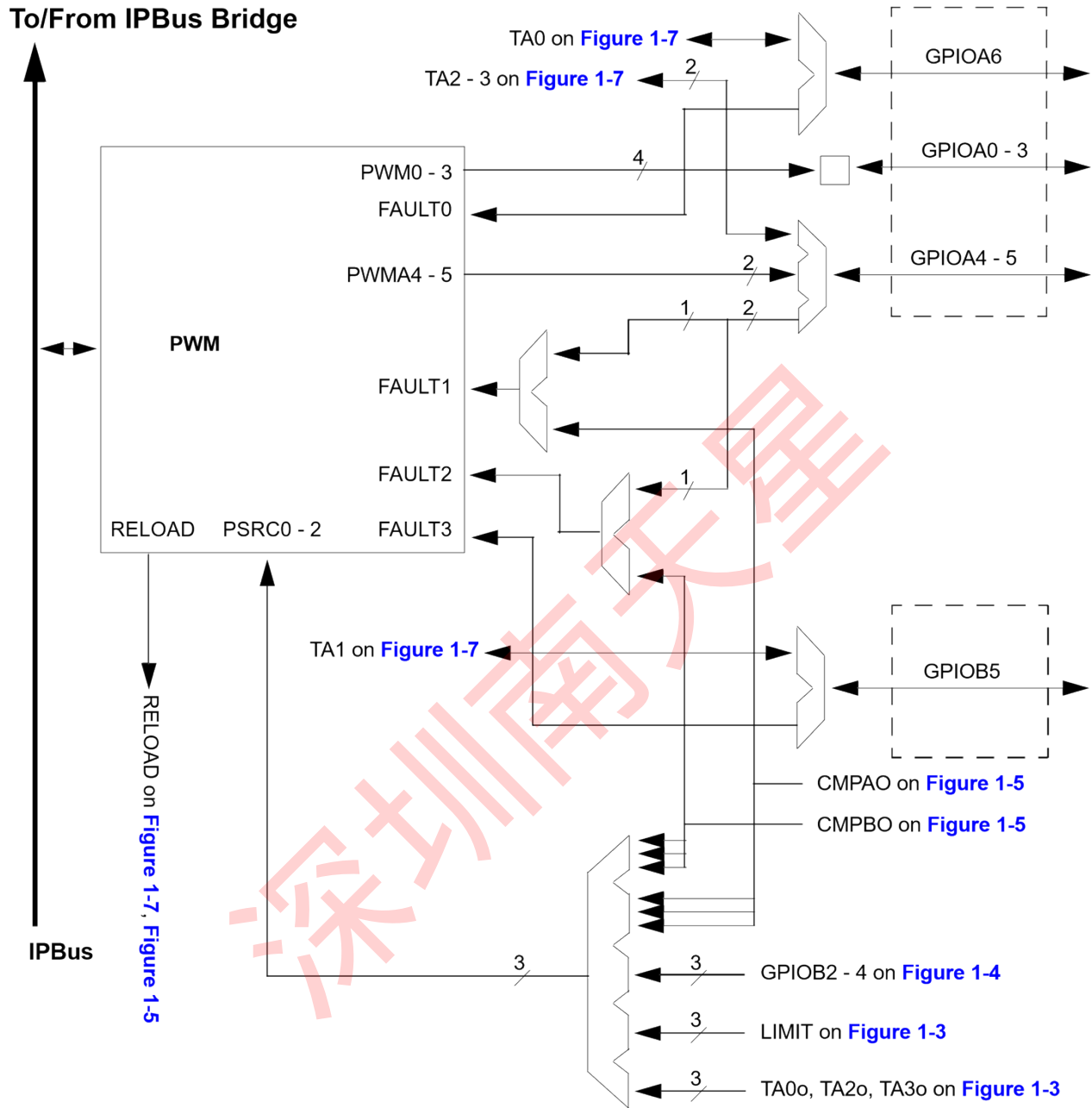


图 1-6 56F8033/56F8023 I/O 引脚输出 Muxing (第 4/5 部分) 到/从 IPBus 桥

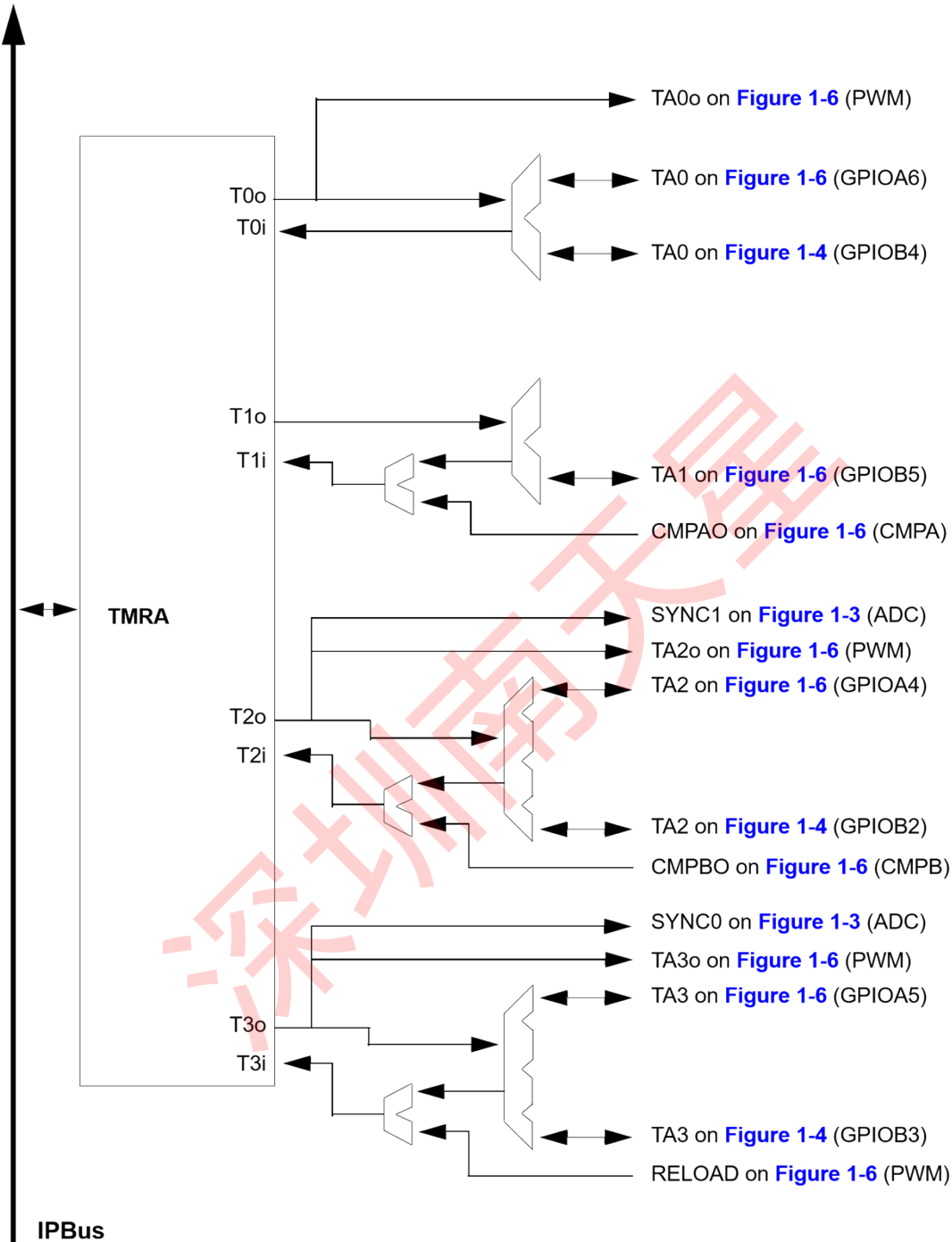


图 1-7 56F8033/56F8023 I/O Pin-Out Muxing (第 5/5 部分)

## 1.5 产品文档

列出的文件在表 1-2 需要 56F8033/56F8023 的完整描述和正确设计。文档可从当地 Freescale 分销商、Freescale 半导体销售办公室、Freescale 文献分发中心或在线获得：[Http://www.freescale.com](http://www.freescale.com)

表 1-2 56F8033/56F8023 芯片文档

主题	描述	订单号
DSP56800E 参考手册	56800E 系列架构、16 位数字信号控制器核心处理器和指令集的详细描述	DSP56800ERM
56F802X 和 56F803X 外围参考手册	56F802x 和 56F803x 系列设备外围设备的详细描述	MC56F80xxRM
56F802x 和 56F803x 串行引导加载程序用户指南	56F802x 和 56F803x 系列设备中串行引导加载程序的详细描述	56F80xxBLUG
56F8033/56F8023 技术数据表	电气和定时规格、引脚描述和包装说明（本文档）	MC56F8033/56F8023
56F8033/56F8023 埃拉塔	详细说明可能存在的任何芯片问题	MC56F8033/56F8023E

## 1.6 数据表惯例

本数据表使用以下惯例：

OVERBAR 这用于指示低拉时处于活动状态的信号。例如，RESET 引脚是低时活跃。

“断言” 高真（有源高）信号高或低真（有源低）信号低。

“断言” 高真（有源高）信号低或低真（有源低）信号高。

例子：	信号/符号	逻辑状态	信号状态	电压 <sup>1</sup>
	$\overline{\text{别针}}$	真实的	断言	$V_{\text{IL}}$ 伊利诺伊州 /VOL
	—	错误的	断言	$V_{\text{IH}}$ /V 啊
	别针	真实的	断言	$V_{\text{IH}}$ /V 啊

<sup>1</sup>. Values for  $V_{\text{IL}}$ ,  $V_{\text{OL}}$ ,  $V_{\text{IH}}$ , and  $V_{\text{OH}}$  are defined by individual product specifications.

## 第 2 部分信号/连接描述

### 2.1 介绍

56F8033/56F8023 的输入和输出信号被组织成功能组，详见表 2-1。表 2-2 总结所有设备引脚。表 2-2，每个表行描述引脚上的一个或多个信号，按引脚编号排序。

表 2-1 功能组引脚分配

功能组	引脚数量
电源输入 ( $V_{\text{女儿}}$ , $V_{\text{DDA}}$ )	2
地面 ( $V_{\text{纳粹党卫军}}$ , $V_{\text{SSA}}$ )	3
供应电容器	1
调整 <sup>1</sup>	1
脉冲宽度调制器 (PWM) 端口 <sup>1</sup>	11
串行外围接口 (SPI) 端口 <sup>1</sup>	4
计时器模块 A (TMRA) 端口 <sup>1</sup>	4
模拟数字转换器 (ADC) 端口 <sup>1</sup>	6
串行通信接口 0 (SCI0) 端口 <sup>1</sup>	2
集成电路接口 (I <sup>2</sup> C) 端口 <sup>1</sup>	2
JTAG/增强片上仿真 (EOnCE) <sup>1</sup>	4

<sup>1</sup> 针脚可以与其他外围设备共享。看见表 2-2。

表 2-2, 外围引脚以粗体识别重置状态。

表 2-2 56F8033/56F8023 引脚

			外围设备:										
别针 #	大头针名称	信号名称	GPIO	I2C	QSCI	QSPI	ADC	PWM	四倍 计时器	补偿	电力和地 面	JTAG	其他。
1	<b>GPIOB6</b>	GPIOB6, RXD0, SDA, CLKIN	<b>B6</b>	SDA	RXD0								CLKIN
2	<b>GPIOB1</b>	GPIOB1, SS0____, SDA	<b>B1</b>	SDA		SS0							
3	<b>GPIOB7</b>	GPIOB7, TXD0, SCL	<b>B7</b>	SCL	TXD0								
4	<b>GPIOB5</b>	GPIOB5, TA1, FAULT3, CLKIN	<b>B5</b>					故障 3	TA1				CLKIN
5	<b>GPIOC4</b>	GPIOC4、ANB0 和 CMPBI3	<b>C4</b>				ANB0			CMPBI3			
6	<b>GPIOC5</b>	GPIOC5, ANB1	<b>C5</b>				ANB1						
7	<b>GPIOC6</b>	GPIOC6, ANB2, VREFHB	<b>C6</b>				ANB2 VREFHB						
8	<b>VDDA</b>	VDDA									VDDA		
9	<b>VSSA</b>	VSSA									VSSA		
10	<b>GPIOC2</b>	GPIOC2, ANA2, VREFHA	<b>C2</b>				ANA2 VREFHA						
11	<b>GPIOC1</b>	GPIOC1, ANA1	<b>C1</b>				ANA1						
12	<b>GPIOC0</b>	GPIOC0、ANA0 和 CMPAI3	<b>C0</b>				ANA0			CMPAI3			
13	<b>VSS</b>	V 纳粹党卫军									V 纳粹党卫 军		
14	<b>TCK</b>	TCK, GPIOD2	<b>D2</b>									<b>TCK</b>	
15	<b>调整</b>	_____重置, GPIOA7	<b>A7</b>										<b>调整</b>
16	<b>GPIOB3</b>	GPIOB3, MOSI0, TA3, PSRC1	<b>B3</b>			MOSI0		PSRC1	TA3				
17	<b>GPIOB2</b>	GPIOB2 , MISO0 , TA2, PSRC0	<b>B2</b>			MISO0		PSRC0	TA2				
18	<b>GPIOA6</b>	GPIOA6, FAULT0, TA0	<b>A6</b>					故障 0	TA0				

19	<b>GPIOB4</b>	GPIOB4, TA0, CLKO, PSRC2	<b>B4</b>					PSRC2	TA0				CLKO
20	<b>GPIOA5</b>	GPIOA5, PWM5, TA3, FAULT2	<b>A5</b>					PWM5 故障 2	TA3				
21	<b>GPIOB0</b>	GPIOB0, SCLK0, SCL	<b>B0</b>	SCL		SCLK0							
22	<b>GPIOA4</b>	GPIOA4, PWM4, TA2, 故障 1	<b>A4</b>					PWM4 故障 1	TA2				
23	<b>GPIOA2</b>	GPIOA2, PWM2	<b>A2</b>					PWM2					
24	<b>GPIOA3</b>	GPIOA3, PWM3	<b>A3</b>					PWM3					
25	<b>VCAP</b>	V 便帽										<b>V 便帽</b>	
26	<b>VDD</b>	V 女儿										<b>V 女儿</b>	
27	<b>VSS</b>	V 纳粹党卫军										<b>V 纳粹党 卫军</b>	
28	<b>GPIOA1</b>	GPIOA1, PWM1	<b>A1</b>					PWM1					

表 2-2 56F8033/56F8023 引脚 (续)

			外围设备:										
别针 #	大头针名称	信号名称	GPIO	I2C	QSCI	QSPI	ADC	PWM	四倍 计时器	补偿	电力和地 面	JTAG	其他。
29	<b>GPIOA0</b>	GPIOA0, PWM0	<b>A0</b>					PWM0					
30	<b>TDI</b>	TDI, GPIOD0	D0									<b>TD1</b>	
31	<b>TMS</b>	TMS, GPIOD3	D3									<b>TMS</b>	
32	<b>TDO</b>	TDO, GPIOD1	D1									<b>TDO</b>	

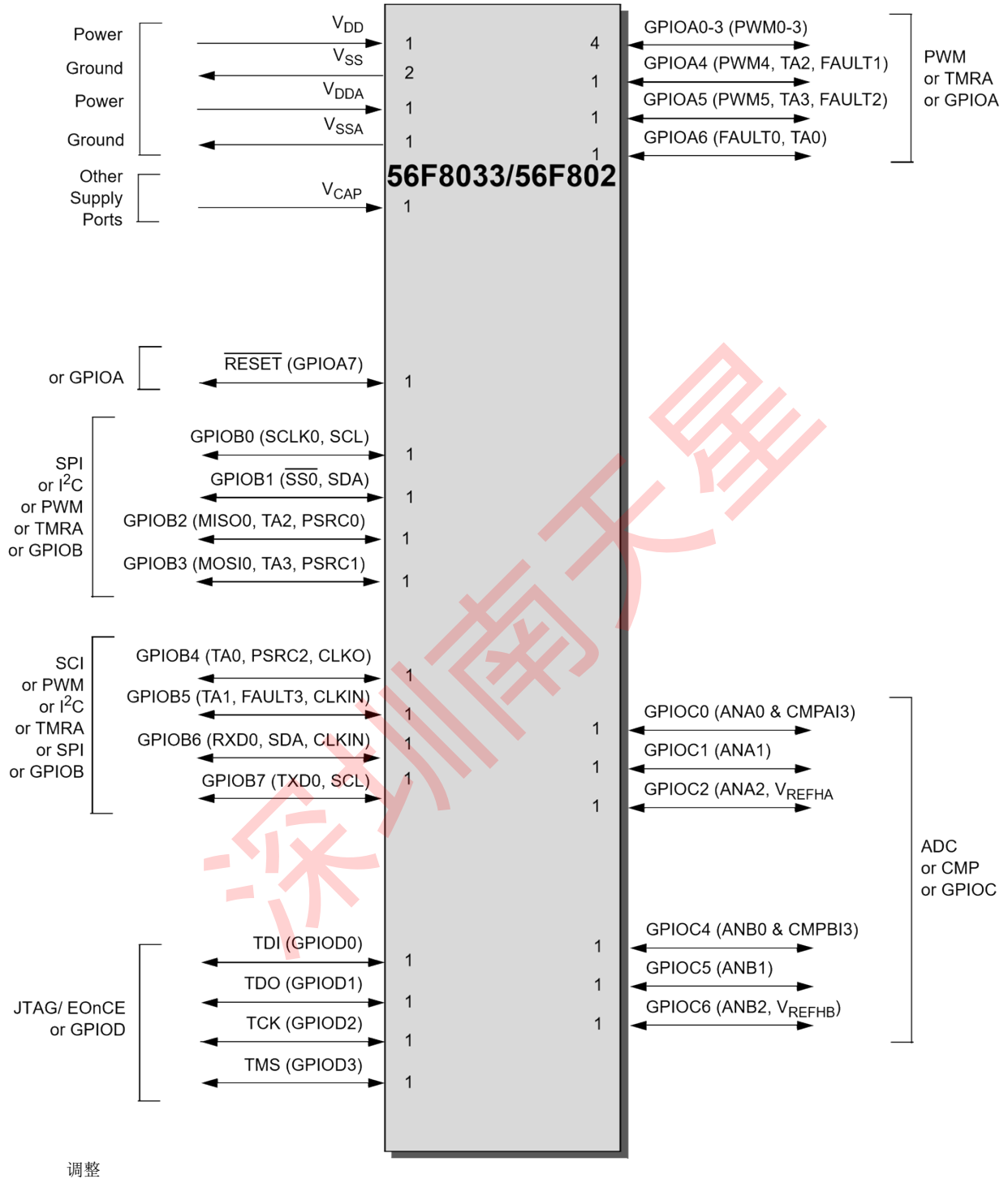


图 2-1 56F8033/56F8023 按功能组识别的信号

## 2.2 56F8033/56F8023 信号引脚

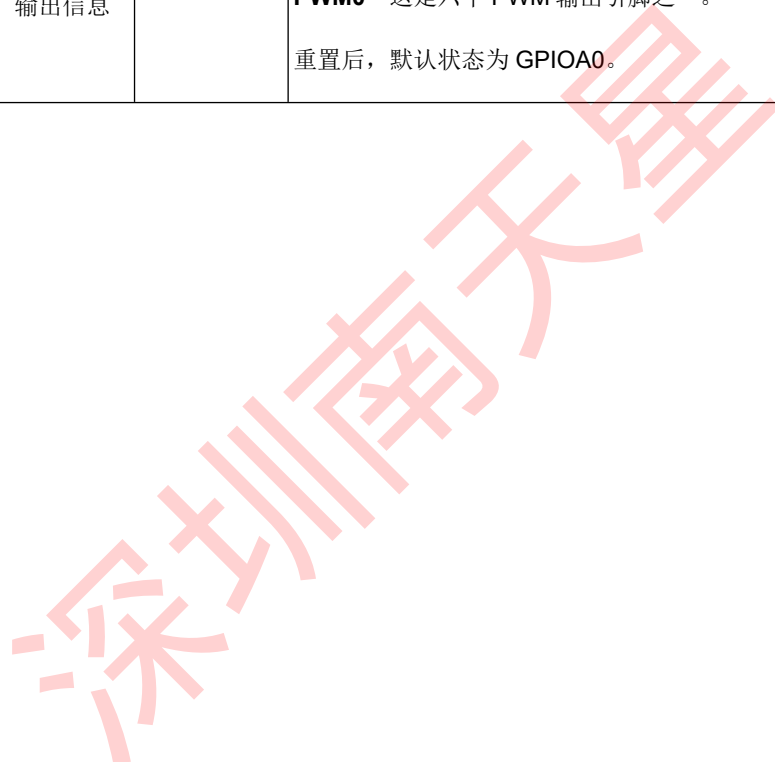
重置后，每个引脚都为其主要功能进行配置（首先列出）。任何替代功能都必须编程。

表 2-3 56F8033/56F8023 32 针 LQFP 的信号和封装信息

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
V 女儿	26	供应	供应	I/O 电源—此引脚为芯片 I/O 接口提供 3.3V 电源。
V 纳粹党卫军	13	供应	供应	V 纳粹党卫军—这些引脚为芯片逻辑和 I/O 驱动程序提供了接地。
V 纳粹党卫军	27			
VDDA	8	供应	供应	ADC 电源—该引脚为 ADC 模块提供 3.3V 电源。它必须连接到干净的模拟电源。
VSSA	9	供应	供应	ADC 模拟地面—此引脚为 ADC 模块提供模拟接地。
V 便帽	25	供应	供应	V 便帽—将此大头针连接到一个 4.7MF 或更大的旁路电容器，以绕过核心电压调节器，这是正确芯片运行所必需的。看见第 10.2.1 节。

<p><b>重置</b> (GPIOA7)</p>	<p>15</p>	<p>输入的信息</p> <p>输入/打开 排水管 输出信息</p>	<p>输入, 启用 内部上拉</p>	<p><b>调整</b>—这个输入是处理器上的直接硬件重置。当 <b>RESET</b> 低时, 芯片被初始化并置于重置状态。施密特触发输入用于噪音免疫。内部重置信号将与 <b>int</b> 同步取消断言固定数量的内部时钟之后的年表。</p> <p><b>端口 A GPIO</b>—这个 GPIO 引脚可以是个人 <b>Idually pRogrammed</b> 为输入或打开的排水输出引脚。请注意, 在此模式下, 重置功能被禁用, 芯片只能通过 <b>POR</b>、<b>COP</b> 重置或软件重置进行重置。</p> <p>重置后, 默认状态为 <b>RESET</b>。</p>
<p><b>GPIOA0</b> (PWM0)</p>	<p>29</p>	<p>输入/ 输出信息</p> <p>输出信息</p>	<p>输入, 启用 内部上拉</p>	<p><b>端口 A GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>PWM0</b>—这是六个 PWM 输出引脚之一。</p> <p>重置后, 默认状态为 <b>GPIOA0</b>。</p>

返回表 2-2



**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
GPIOA1  (PWM1)	28	输入/ 输出信息  输出信息	输入, 启用 内部上拉	端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。  PWM1—这是六个 PWM 输出引脚之一。  重置后, 默认状态为 GPIOA1。
GPIOA2  (PWM2)	23	输入/ 输出信息  输出信息	输入, 启用 内部上拉	端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。  PWM2—这是六个 PWM 输出引脚之一。  重置后, 默认状态为 GPIOA2。
GPIOA3  (PWM3)	24	输入/ 输出信息  输出信息	输入, 启用 内部上拉	端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。  PWM3—这是六个 PWM 输出引脚之一。  重置后, 默认状态为 GPIOA3。
GPIOA4  (PWM4)  (TA2 <sup>1</sup> )  (故障 1 <sup>2</sup> )	22	输入/ 输出信息  输出信息  输入/ 输出信息  输入的信息	输入, 启用 内部上拉	端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。  PWM4—这是六个 PWM 输出引脚之一。  TA2—计时器 A, 第 2 频道  故障 1—此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。  重置后, 默认状态为 GPIOA4。外围功能通过 SIM 卡控制。看见第 6.3.16 节。
<sup>1</sup> TA2 信号也在 GPIOB2-3 引脚上发出。 <sup>2</sup> Fault1 信号也在 GPIOB4 引脚上发出。				

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

<b>GPIOA5</b>	20	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 A GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。
(PWM5)		输出信息		<b>PWM5</b> —这是六个 PWM 输出引脚之一。
(TA3 <sup>3</sup> )		输入/输出		<b>TA3</b> —计时器 A, 第 3 频道
(FAULT2 <sup>4</sup> )		输入的信息		<b>故障 2</b> —此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。
)				重置后, 默认状态为 GPIOA5。外围功能通过 SIM 卡控制。看见第 6.3.16 节。

<sup>3</sup>TA3 信号也在 GPIOB2-3 引脚上发出。

<sup>4</sup>Fault2 信号也在 GPIOB4 引脚上发出。

<b>GPIOA6</b>	18	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 A GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。
(故障 0)		输入的信息		<b>故障 0</b> —此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。
(TA0 <sup>5</sup> )				<b>TA0</b> —计时器 A, 通道 0。
				重置后, 默认状态为 GPIOA6。外围功能通过 SIM 卡控制。看见第 6.3.16 节。

<sup>5</sup>TA0 信号也在 GPIOB4 引脚上发出。

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
<b>GPIOB0</b>	21	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 B GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。
(SCLK0)		输入/ 输出信息		<b>QSPI0 串行时钟</b> —在主模式下, 此引脚用作输出, 计时从属侦听器。在从属模式下, 此引脚用作数据时钟输入。施密特触发输入用于噪音免疫。
(SCL <sup>6</sup> )		输入/ 输出信息		<b>串行时钟</b> —这个别针作为 I <sup>2</sup> C 串行时钟。
				重置后, 默认状态为 GPIOB0。外围功能通过 SIM 卡控制。看见第 6.3.16 节。

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

<sup>6</sup>SCL 信号也在 GPIOB7 引脚上发出。

<b>GPIOB1</b>	2	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 B GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。  <b>QSPI0 从属选择</b> —SS 在从属模式下用于向 QSPI0 模块指示要接收电流传输。  <b>串行数据</b> —这个别针作为 I <sup>2</sup> C 串行数据线。  重置后, 默认状态为 GPIOB1。外围功能通过 SIM 卡控制。看见第 6.3.16 节。
(SS0)		输入/ 输出信息		
(SDA <sup>7</sup> )		输入的信息		

<sup>7</sup>SDA 信号也在 GPIOB6 引脚上发出。

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
<b>GPIOB2</b>	17	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 B GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。  <b>QSPI0 Master In/Slave Out</b> —此串行数据引脚是主设备的输入和从设备的输出。如果未选择从设备, 从设备的 MISO 线将处于高阻抗状态。从设备将数据放在 MISO 线上半周期 b 在主设备用于锁取数据的时钟边缘之前。  <b>TA2</b> —计时器 A, 第 2 频道  <b>PSRC0</b> —互补 PWM4/PWM5 对的外部 PWM 信号源输入。  重置后, 默认状态为 GPIOB2。外围功能通过 SIM 卡控制。看见第 6.3.16 节。
(MISO0)		输入/ 输出信息		
(TA2 <sup>8</sup> ) (PSRC0)		输入/ 输出信息 输入的信息		

<sup>8</sup>TA2 信号也在 GPIOA4 引脚上发出。

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

<b>GPIOB3</b>	16	输入/ 输出信息	输入, 启用 内部上拉	<p><b>端口 B GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>QSPI0 Master Out/Slave In</b>—此串行数据引脚是主设备的输出和从设备的输入。主设备将数据放在 MOSI 线上, 在从属设备用于锁取数据的时钟边缘之前半周期。</p> <p><b>TA3</b>—计时器 A, 第 3 频道</p> <p><b>PSRC1</b>—互补 PWM2/PWM3 对的外部 PWM 信号源输入。</p> <p>重置后, 默认状态为 GPIOB3。外围功能通过 SIM 卡控制。看见 <a href="#">第 6.3.16 节</a>。</p>
(MOSI0)		输入/ 输出信息		
(TA3 <sup>9</sup> )		输入/ 输出信息		
(PSRC1)		输入的信息		
<sup>9</sup> TA3 信号也在 GPIOA5 引脚上发出。				

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
<b>GPIOB4</b>	19	输入/ 输出信息	输入, 启用 内部上拉	<p><b>端口 B GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>TA0</b>—计时器 A, 通道 0</p> <p><b>PSRC2</b>—互补 PWM0/PWM1 对的外部 PWM 信号源输入。</p> <p><b>时钟输出</b>—这是一个缓冲时钟输出; 时钟源由时钟输出选择寄存器 (CLKOUT) 中的时钟输出选择 (CLKOSEL) 位选择。看见 <a href="#">第 6.3.7 节</a>。</p> <p>重置后, 默认状态为 GPIOB4。外围功能通过 SIM 卡控制。看见 <a href="#">第 6.3.16 节</a>。</p>
(TA0 <sup>10</sup> )		输入/ 输出信息		
(PSRC2)		输入的信息		
(CLKO)		输出信息		
<sup>10</sup> TA0 信号也在 GPIOB4 和 GPIOA6 引脚上发出。				

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

<b>GPIOB5</b>	4	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 B GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。
<b>(TA1)</b>		输入/ 输出信息		<b>TA1</b> —计时器 A, 第 1 频道
<b>(错误 3)</b>		输入的信息		<b>故障 3</b> —此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。
<b>(CLKIN)</b>		输入的信息		<b>外部时钟输入</b> —此引脚用作外部时钟输入。  重置后, 默认状态为 GPIOB5。外围功能通过 SIM 卡控制。看见第 6.3.16 节。

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
<b>GPIOB6</b>	1	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 B GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。
<b>(RXD0)</b>		输入的信息		<b>接收数据 0</b> —QSCI0 接收数据输入。
<b>(SDA<sup>11</sup>)</b>		输入/ 输出信息		<b>串行数据</b> —这个别针作为 I <sup>2</sup> C 串行数据线。
<b>(CLKIN)</b>		输入的信息		<b>外部时钟输入</b> —此引脚用作外部时钟输入。  重置后, 默认状态为 GPIOB6。外围功能通过 SIM 卡控制 (请参阅第 6.3.16 节) 和 OCCS 振荡器控制寄存器的 CLKMODE 位。

<sup>11</sup>SDA 信号也在 GPIOB1 引脚上发出。

<b>GPIOB7</b>	3	输入/ 输出信息	输入, 启用 内部上拉	<b>端口 B GPIO</b> —此 GPIO 引脚可以单独编程为输入或输出引脚。
<b>(TXD0)</b>		输入/ 输出信息		<b>传输数据 0</b> —QSCI0 在单线操作中传输数据输出或传输/接收。
<b>(SCL<sup>12</sup>)</b>		输入/ 输出信息		<b>串行时钟</b> —这个别针作为 I <sup>2</sup> C 串行时钟。  重置后, 默认状态为 GPIOB7。外围功能通过 SIM 卡控制。看见第 6.3.16 节。

<sup>12</sup>SCL 信号也在 GPIOB0 引脚上发出。

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

<b>GPIOC0</b>  ( <b>ANA0</b> 和 <b>CMPAI3</b> )	12	输入/ 输出信息  模拟输入	输入的信息	<p><b>端口 C GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>ANA0</b>—模拟输入到 ADC A, 通道 0。</p> <p><b>比较器 A, 输入 3</b>—这是比较器 A 的模拟输入。</p> <p>当用作模拟输入时, 信号同时传递到 ANA0 和 CMPAI3。</p> <p>重置后, 默认状态为 GPIOC0。</p>
--	----	-------------------------	-------	---

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
<b>GPIOC1</b>  ( <b>ANA1</b> )	11	输入/ 输出信息  模拟输入	输入的信息	<p><b>端口 C GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>ANA1</b>—模拟输入到 ADC A, 通道 1。</p> <p>重置后, 默认状态为 GPIOC1。</p>
<b>GPIOC2</b>  ( <b>ANA2</b> )  ( <b>VREFHA</b> )	10	输入/ 输出信息  模拟输入  模拟输入	输入的信息	<p><b>端口 C GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>ANA2</b>—模拟输入到 ADC A, 通道 2。</p> <p><b>VREFHA</b>—模拟参考电压高 (ADC A)。</p> <p>重置后, 默认状态为 GPIOC2。</p>
<b>GPIOC4</b>  ( <b>ANB0</b> & <b>CMPBI3</b> )	5	输入/ 输出信息  模拟输入	输入的信息	<p><b>端口 C GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>ANB0</b>—模拟输入到 ADC B, 通道 0。</p> <p><b>比较器 B, 输入 3</b>—这是比较器 B 的模拟输入。</p> <p>当用作模拟输入时, 信号同时进入 ANB0 和 CMPBI3。</p> <p>重置后, 默认状态为 GPIOC4。</p>
<b>GPIOC5</b>  ( <b>ANB1</b> )	6	输入/ 输出信息  模拟输入	输入的信息	<p><b>端口 C GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>ANB1</b>—与 ADC B 的模拟输入, 通道 1。</p> <p>重置后, 默认状态为 GPIOC5。</p>

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**

GPIOC6  (ANB2)  (VREFHB)	7	输入/ 输出信息  模拟 输入的信息  输入的信息	输入的信息	<p><b>端口 C GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p><b>ANB2</b>—模拟输入到 ADC B, 通道 2。</p> <p><b>V<sub>REFHB</sub></b>—模拟参考电压高 (ADC B)。</p> <p>重置后, 默认状态为 GPIOC6。</p>
信号 名字	LQFP 引脚编 号	类型	重置期间的状 态	信号描述
返回表 2-2				
TDI (GPIOD0 )	30	输入的信息  输入/ 输出信息	输入, 启用 内部上拉	<p><b>测试数据输入</b>—此输入引脚提供到 JTAG/EOnCE 端口的串行输入数据流。它在 TCK 的上升边缘取样, 并具有片上拉电阻。</p> <p><b>端口 D GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后, 默认状态为 TDI。</p>
TDO (GPIOD1 )	32	输出信息  输入/ 输出信息	输出, 三 态, 启用内 部上拉	<p><b>测试数据输出</b>—此三态输出引脚提供来自 JTAG/EOnCE 端口的串行输出数据流。它在 shift-IR 和 shift-DR 控制器状态下驱动, 并在 TCK 的下降边缘发生变化。</p> <p><b>端口 D GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后, 默认状态为 TDO。</p>
TCK (GPIOD2 )	14	输入的信息  输入/ 输出信息	输入, 启用 内部上拉	<p><b>测试时钟输入</b>—此输入引脚提供了一个门控时钟, 用于同步测试逻辑并将串行数据转移到 JTAG/EOnCE 端口。销在内部连接到上拉电阻。施密特触发输入用于噪音免疫。</p> <p><b>端口 D GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后, 默认状态为 TCK。</p>
TMS (GPIOD3 )	31	输入的信息  输入/ 输出信息	输入, 启用 内部上拉	<p><b>测试模式选择输入</b>—此输入引脚用于对 JTAG TAP 控制器的状态机进行排序。它在 TCK 的上升边缘取样, 并具有片上拉电阻。</p> <p><b>端口 D GPIO</b>—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后, 默认状态为 TMS。</p> <p><b>注意:</b> 始终将 TMS 引脚绑在 V<sub>上</sub> 通过 2.2K 电阻。</p>

**Table 2-3 56F8033/56F8023 Signal and Package Information for the 32-Pin LQFP**  
返回[表 2-2](#)

深圳南天星

## 第 3 部分 OCCS

### 3.1 概述

片上时钟合成（OCCS）模块允许设计人员使用内部松弛振荡器、外部晶体或外部时钟以用户可选择的频率运行 56F8000 系列设备，最高可达 32MHz。有关详细信息，请参阅 OCCS 一章 **56F802X 和 56F803X 外围参考手册**。

### 3.2 特点

OCCS 模块与振荡器和 PLL 接口，并提供以下功能：

- 内部松弛振荡器
- 能够关闭内部松弛振荡器或晶体振荡器
- 能够将内部松弛振荡器置于待机模式
- 3 位后缩放器为 PLL 输出提供控制
- 关闭 PLL 的能力
- 提供 2X 系统时钟，其工作频率为系统集成模块（SIM）的两倍系统时钟
- 提供 3X 系统时钟，其工作频率为 PWM 和计时器模块的系统时钟的三倍
- 如果 PLL 参考时钟丢失，安全关机功能可用
- 可以从外部时钟源驱动

时钟生成模块为 PLL、内部松弛振荡器和晶体振荡器提供编程接口。

### 3.3 操作模式

在 56F8000 系列设备中，可以使用内部振荡器、外部晶体或外部时钟源为 SIM 卡提供参考时钟。

OCCS 的 2X 系统时钟源输出可以用以下方程之一来描述：

$$2X \text{ 系统频率} = \text{振荡器频率}$$

$$2X \text{ 系统频率} = (\text{振荡器频率} \times 8) / (\text{后缩放器}) \text{ 其中:}$$

$$\text{Postscaler} = 1, 2, 4, 8, 16 \text{ 或 } 32$$

SIM 卡负责将这些频率进一步除以两个，这将确保系统时钟输出的 50% 占空比。

56F8000 系列设备的片上时钟合成模块具有以下寄存器：

- 控制寄存器（OCCS\_CTRL）
- 分隔寄存器（OCCS\_DIVBY）

- 状态寄存器 (OCCS\_STAT)
- 关机寄存器 (OCCS\_SHUTDN)
- 振荡器控制寄存器 (OCCS\_OCTRL)

有关这些寄存器的更多信息，请参阅 **56F802X** 和 **56F803X** 外围参考手册。

### 3.4 内部时钟源

当不使用外部频率源或晶体时，内部松弛振荡器可以提供参考频率。它优化了准确性和可编程性，同时提供了几种适应不同操作条件的省电配置。内部松弛振荡器的温度和电压变化很小。为了优化电源，该架构支持待机状态和断电状态。

在引导或重置序列中，松弛振荡器默认启用 (PLLCR 单词中的 PRECS 位设置为 0)。然后，如果需要，应用程序代码也可以切换到外部时钟源并关闭内部振荡器。如果一个 chan 开机时需要在内部和外部时钟源之间进行地理转换，用户必须确保在启用所需的外部时钟源并保持稳定之前，时钟源不会切换。

为了补偿设备制造过程中的差异，松弛振荡器的精度可以逐步调整到±通过修剪内部电容器，8MHz 的 0.078%。OSCTL (振荡器控制) 寄存器的位 0-9 允许用户为此预设值设置额外的偏移 (修剪)，以增加或减少电容。添加或减去的每个单位都会将输出频率改变约 0.8MHz 的 0.078%，允许增量调整，直到达到所需的频率精度。

内部振荡器的中心频率在工厂校准为 8MHz，TRIM 值存储在 Flash 信息块中，并在重置时加载到 FMOPT1 寄存器。使用松弛振荡器时，引导代码应读取 FMOPT1 注册并将此值设置为 OSCTL TRIM。有关更多信息，请参阅 **56F802X** 和 **56F803X** 外围参考手册。

### 3.5 水晶振荡器

内部晶体振荡器电路旨在与为外部晶体指定的 4-8MHz 频率范围的并联谐振晶体谐振器接口。图 3-1 显示一个典型的晶体振荡器电路。关注水晶供应商'选择晶体时的建议，因为晶体参数决定了提供最大稳定性和可靠启动所需的组件值。振荡器电路设计中使用的负载电容值应包括所有杂散布局电容。晶体和相关组件应尽可能安装在 EXTAL 和 XTAL 引脚附近，以尽量减少输出失真和启动稳定离子时间。

陶瓷谐振器

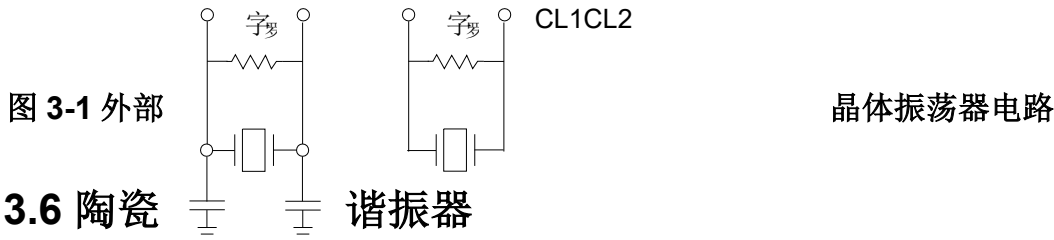
晶体频率 = 4 - 8MHz (优化为 8MHz)

EXTAL XTAL    EXTAL XTAL

外部晶体参数样本:

字母 R 罗马字母表第 26 个字母 = 750 KΩ

注意: 如果工作温度范围限制在 85 以下字母 O 字母 C (105 字母 OC 交界处),  
然后 R 罗马字母表第 26 个字母 = 10 MegΩ



### 3.6 陶瓷谐振器

内部晶体振荡器电路也被设计为与 4-8MHz 频率范围内的陶瓷谐振器接口。图 3-2 显示了典型的 2 和 3 端陶瓷谐振器及其电路。关注谐振器供应商'选择谐振器时的建议，因为它们的参数决定了提供最大稳定性和可靠启动所需的组件值。谐振器电路设计中使用的负载电容值应包括所有杂散布局电容。谐振器和相关组件应尽可能靠近 EXTAL 和 XTAL 引脚，以尽量减少输出失真和启动稳定时间。

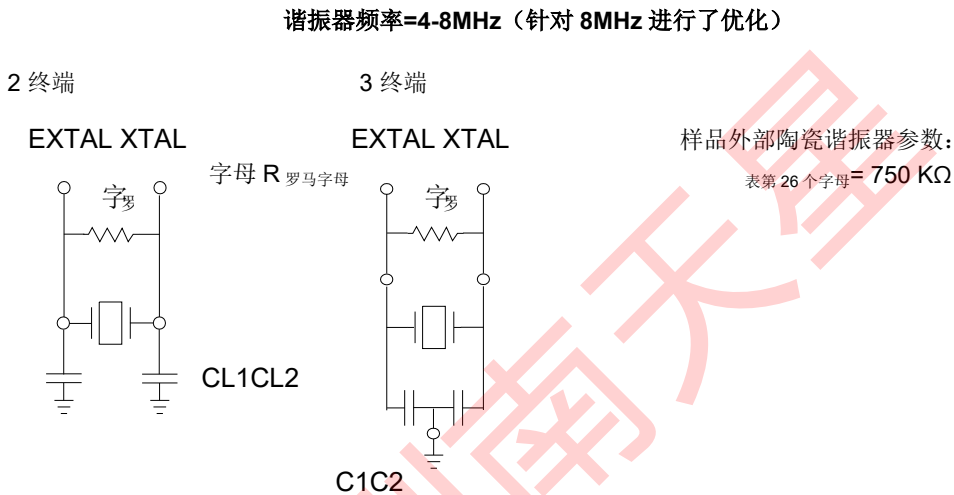
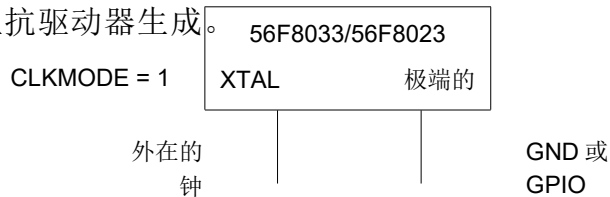


图 3-2 外部陶瓷谐振器电路

### 3.7 外部时钟输入-水晶振荡器选项

连接外部时钟的推荐方法如图所示图 3-3。外部时钟源连接到 XTAL，EXTAL 引脚接地。外部时钟输入必须使用相对较低的阻抗驱动器生成。



### 3.8 备用外部时钟输入

连接外部时钟的推荐方法如图所示 [图 3-3](#)。外部时钟源连接到 GPIO6/RXD（主）或 GPIOB5/TA1/FAULT3/XTAL/EXTAL（二级）。用户可以选择使用 GPIO6/RXD/CLKIN 或 GPIOB5/TA1/FAULT3/CLKIN 作为外部时钟输入。



图 3-4 使用 GPIO 连接外部时钟信号

## 第 4 部分内存地图

### 4.1 介绍

56F8033/56F8023 设备是基于 56800E 核心的 16 位电机控制芯片。它使用哈佛风格的架构，为数据和程序提供了两个独立的内存空间。片上 RAM 由两个空间共享，闪存仅在程序空间中使用。

本节提供以下内容的内存地图：

- 程序地址空间，包括中断矢量表
- 数据地址空间，包括 EOnCE 内存和外围内存映射

设备的片上内存大小汇总在 [表 4-1](#)。闪存的限制在“使用限制”一栏中识别 [表 4-1](#)。

中断矢量表

表 4-1 芯片内存配置

片上内存	56F8033	56F8023	使用限制
程序 Flash (PFLASH)	32K x 16 或 64KB	16K x 16 或 32KB	通过 Flash 接口单元擦除/编程，并将单词写入 CDBW
统一 RAM (RAM)	4K x 16 或 8KB	2K x 16 或 4KB	程序和数据内存空间都可用

### 4.2 中断向量表

[表 4-2](#) 提供 56F8033/56F8023 的重置和中断优先级结构，包括片上外围设备。该表由顶部的高优先级向量和较低优先级的中断组成。如前所述，中断的优先级 T 可以分配到不同的级别，允许对中断优先级进行一些控制。所有 3 级中断将在 2 级之前提供服务，以及以此为。对于选定的优先级，最低的向量数具有最高的优先级。

矢量表的位置由向量基本地址 (VBA) 决定。请看 [第 5.6.8 节](#) 对于 VBA 的重置值。

默认情况下，芯片重置地址和 COP 重置地址将对应于中断向量表的向量 0 和 1。在这些情况下，向量表中的前两个位置必须包含分支或 JMP 指令。所有其他条目必须包含 N JSR 指示。

**表 4-2 中断向量表内容<sup>1</sup>**

外围的	向量数	优先级	向量基本地址 +	中断功能
核心			P: 00 美元	保留用于重置叠加 <sup>2</sup>
核心			P: 02 美元	保留给 COP 重置叠加
核心	2	3	P: 04 美元	非法指令
核心	3	3	P: 06 美元	软件中断 3
核心	4	3	P: 08 美元	硬件堆栈溢出
核心	5	3	P: 0A 美元	错位的长单词访问
核心	6	1-3	P: 0C 美元	EOnCE 步进计数器
核心	7	1-3	P: 0E 美元	EOnCE 断点单元
核心	8	1-3	P: 10 美元	EOnCE 跟踪缓冲区
核心	9	1-3	P: 12 美元	EOnCE 传输寄存器为空
核心	10	1-3	P: 14 美元	EOnCE 收到完整的注册
核心	11	2	P: 16 美元	软件中断 2
核心	12	1	P: 18 美元	软件中断 1
核心	13	0	P: 1A 美元	软件中断 0
	14			矜持的
LVI	15	1-3	P: 1E 美元	低压探测器（功率感应）
PLL	16	1-3	P: 20 美元	相位锁定环路

**表 4-2 中断向量表内容<sup>1</sup>（续）**

外围的	向量数	优先级	向量基本地址 +	中断功能
频率调制	17	0-2	P: 22 美元	FM 访问错误中断
频率调制	18	0-2	P: 24 美元	FM 命令完成
频率调制	19	0-2	P: 26 美元	FM 命令、数据和地址缓冲区为空
	20 - 23			矜持的
GPIOD	24	0-2	P: 30 美元	GPIOD
GPIOC	25	0-2	P: 32 美元	GPIOC
GPIOB	26	0-2	P: 34 美元	GPIOB
GPIOA	27	0-2	P: 36 美元	GPIOA
QSPI0	28	0-2	P: 38 美元	QSPI0 接收器满
QSPI0	29	0-2	P: 3A 美元	QSPI0 发射器空

	30 - 31			矜持的
QSCI0	32	0-2	P: 40 美元	QSCI0 发射器空
QSCI0	33	0-2	P: 42 美元	QSCI0 发射器空闲
QSCI0	34	0-2	P: 44 美元	QSCI0 接收器错误
QSCI0	35	0-2	P: 46 美元	QSCI0 接收器完整
	36 - 39			矜持的
I2C	40	0-2	P: 50 美元	我 <sup>2</sup> C 错误
I2C	41	0-2	P: 52 美元	我 <sup>2</sup> C 将军
I2C	42	0-2	P: 54 美元	我 <sup>2</sup> C 接收
I2C	43	0-2	P: 56 美元	我 <sup>2</sup> C 传输
I2C	44	0-2	P: 58 美元	我 <sup>2</sup> C 状态
TMRA	45	0-2	P: 5A 美元	计时器 A, 频道 0
TMRA	46	0-2	P: 5C 美元	计时器 A, 通道 1
TMRA	47	0-2	P: 5E 美元	计时器 A, 第 2 频道
TMRA	48	0-2	P: 60 美元	计时器 A, 第 3 频道
	49 - 52			矜持的
CMPA	53	0-2	P: 6A 美元	比较器 A
CMPB	54	0-2	P: 6C 美元	比较器 B
PIT0	55	0-2	P: 6E 美元	间隔计时器 0
	56-57			矜持的
ADC	58	0-2	P: 74 美元	ADC A 转换完成
ADC	59	0-2	P: 76 美元	ADC B 转换完成
ADC	60	0-2	P: 78 美元	ADC 零交叉或极限错误
PWM	61	0-2	P: 7A 美元	重新加载 PWM
PWM	62	0-2	P: 7C 美元	PWM 故障
SWILP	63	-1	P: 7E 美元	软件中断低优先级

1. 矢量表中为每个条目分配两个单词。这不允许从向量表中引用完整的地址范围，只提供 19 位地址。
2. 如果 VBA 设置为重置值，矢量表的前两个位置将覆盖芯片重置地址，因为重置地址将与此矢量表的基础匹配。

## 4.3 程序地图

程序内存图显示在表 4-3 和表 4-4。

**表 4-3 程序内存图<sup>1</sup> 在重置 56F8033**

开始/结束地址	内存分配
P: 1 美元 FFFF P: 00 9000 美元	矜持的
P: 00 美元 8FFF P: 00 8000 美元	片上 RAM <sup>2</sup> 8KB
P: 00 美元 7FFF P: 00 0000 美元	内部程序 Flash 64KB 警察重置地址 = 00 0002 美元 引导位置 = \$00 0000

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与数据空间共享，从地址 X 开始：00 0000 美元；请参阅图 4-1。

**表 4-4 程序内存图<sup>1</sup> 在重置 56F8023**

开始/结束地址	内存分配
P: 1 美元 FFFF P: 00 8800 美元	矜持的
P: 00 美元 87FF P: 00 8000 美元	片上 RAM <sup>2</sup> 4KB
P: 00 美元 7FFF P: 00 4000 美元	内部程序 Flash 32KB 警察重置地址 = 00 4002 美元 引导位置 = 00 4000 美元
P: 00 美元 3FFF P: 00 0000 美元	矜持的

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与数据空间共享，从地址 X 开始：00 0000 美元；请参阅图 4-2。

## 4.4 数据地图

表 4-5 数据内存地图<sup>1</sup> 对于 56F8033

开始/结束地址	内存分配
X:\$FF FFFF X:\$FF FF00	EOnCE 分配了 256 个位置
X: \$FF FEFF X: 01 0000 美元	矜持的

表 4-5 数据内存地图<sup>1</sup> 对于 56F8033 (续)

开始/结束地址	内存分配
X: 00 美元 FFFF X: 00 美元 F000	片上外围设备 分配了 4096 个地点
X: 00 美元 EFFF X: 00 美元 8800 美元	矜持的
X: 00 美元 87FF X: 00 8000 美元	矜持的
X: 00 美元 7FFF X: 00 美元 1000	矜持的
X: 00 美元 0FFF X: 00 0000 美元	片上数据 RAM 8KB <sup>2</sup>

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与程序空间共享，从 P: 00 8000 美元开始；请参阅图 4-1。

表 4-6 数据存储器地图<sup>1</sup> 对于 56F8023

开始/结束地址	内存分配
X:\$FF FFFF X:\$FF FF00	EOnCE 分配了 256 个位置
X: \$FF FEFF X: 01 0000 美元	矜持的
X: 00 美元 FFFF X: 00 美元 F000	片上外围设备 分配了 4096 个地点
X: 00 美元 EFFF X: 00 美元 8800 美元	矜持的
X: 00 美元 87FF X: 00 8000 美元	矜持的

X: 00 美元 7FFF X: 00 0800 美元	矜持的
X: 00 美元 07FF X: 00 0000 美元	片上数据 RAM 4KB <sup>2</sup>

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与程序空间共享，从 P: 00 8000 美元开始；请参阅图 4-2。

EOnCE 内存图

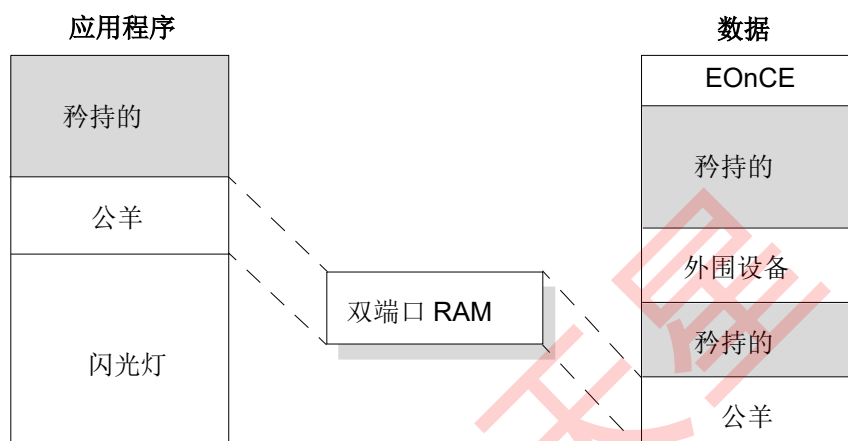


图 4-1 56F8033 的双端口 RAM

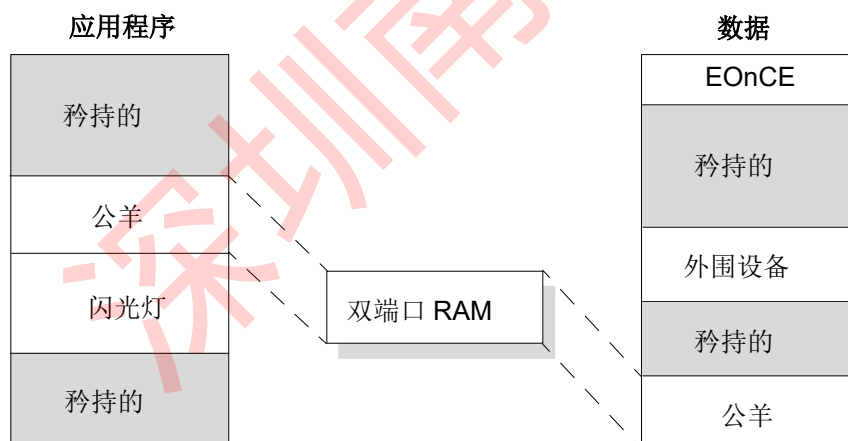


图 4-2 56F8023 的双端口 RAM

## 4.5 EOnCE 内存图

图 4-7 列出访问或控制 EOnCE 所需的所有 EOnCE 寄存器。

表 4-7 EOnCE 内存图

住址	注册缩写	注册名称
X:\$FF FFFF	OTX1 / ORX1	传输寄存器上词接收寄存器上词
X: \$FF FFFE	OTX / ORX (32 位)	传输寄存器接收寄存器
X: \$FF FFFD	OTXRCSR	传输和接收状态和控制注册

**表 4-7 EOnCE 内存图 (续)**

住址	注册缩写	注册名称
X: \$FF FFFC	OCLSR	核心锁定/解锁状态注册
X:\$FF FFFB - X:\$FF FFA1		矜持的
X: \$FF FFA0	OCR	控制寄存器
X: \$FF FF9F		指令步骤计数器
X: \$FF FF9E	OSCNTR (24 位)	指令步骤计数器
X: \$FF FF9D	OSR	状态登记
X: \$FF FF9C	OBASE	外围基本地址寄存器
X: \$FF FF9B	OTPCR	跟踪缓冲区控制寄存器
X: \$FF FF9A	OTBPR	跟踪缓冲指针寄存器
X: \$FF FF99		跟踪缓冲区寄存器阶段
X: \$FF FF98	OTB (21-24 位/阶段)	跟踪缓冲区寄存器阶段
X: \$FF FF97		断点单元控制寄存器
X: \$FF FF96	OBCR (24 位)	断点单元控制寄存器
X: \$FF FF95		断点单元地址寄存器 1
X: \$FF FF94	OBAR1 (24 位)	断点单元地址寄存器 1
X: \$FF FF93		断点单元地址寄存器 2
X: \$FF FF92	OBAR2 (32 位)	断点单元地址寄存器 2
X: \$FF FF91		断点单元掩码寄存器 2
X: \$FF FF90	OBMSK (32 位)	断点单元掩码寄存器 2
X: \$FF FF8F		矜持的
X: \$FF FF8E	OBCNTR	EOnCE 断点单元计数器
X: \$FF FF8D		矜持的
X: \$FF FF8C		矜持的
X: \$FF FF8B		矜持的

X: \$FF FF8A	OESCR	外部信号控制寄存器
X:\$FF FF89 - X:\$FF FF00		矜持的

## 4.6 外围内存映射寄存器

片上外围寄存器是 56800E 系列数据内存地图的一部分。这些位置可以使用用于普通数据存储器的相同寻址模式访问，但所有外围寄存器都应仅使用单词访问进行读写。

**表 4-8** 总结了 56F8033/56F8023 设备上外围设备集的基本地址。外围设备按基本地址的顺序列出。

下表 列出控制或访问外围设备所需的所有外围寄存器。

深圳南天星

**表 4-8 数据存储器外围基本地址图摘要**

外围的	前缀	基本地址	表格编号
计时器 A	TMRA	X: 00 美元 F000	<a href="#">4-9</a>
ADC	ADC	X: 00 美元 F080	<a href="#">4-10</a>
PWM	PWM	X: 00 美元 F0C0	<a href="#">4-11</a>
ITCN	ITCN	X: 00 美元 F0E0	<a href="#">4-12</a>
SIM 卡	SIM 卡	X: 00 美元 F100	<a href="#">4-13</a>
警察	警察	X: 00 美元 F120	<a href="#">4-14</a>
CLK, PLL, OSC	OCCS	X: 00 美元 F130	<a href="#">4-15</a>
电力主管	后记	X: 00 美元 F140	<a href="#">4-16</a>
GPIO 端口 A	GPIOA	X: 00 美元 F150	<a href="#">4-17</a>
GPIO 端口 B	GPIOB	X: 00 美元 F160	<a href="#">4-18</a>
GPIO 端口 C	GPIOC	X: 00 美元 F170	<a href="#">4-19</a>
GPIO 端口 D	GPIOD	X: 00 美元 F180	<a href="#">4-20</a>
PIT 0	PIT0	X: 00 美元 F190	<a href="#">4-21</a>
DAC 0	DAC0	X: 00 美元 F1C0	<a href="#">4-22</a>
DAC 1	DAC1	X: 00 美元 F1D0	<a href="#">4-23</a>
比较器 A	CMPA	X: 00 美元 F1E0	<a href="#">4-24</a>
比较器 B	CMPB	X: 00 美元 F1F0	<a href="#">4-25</a>
QSCI 0	SCI0	X: 00 美元 F200	<a href="#">4-26</a>
QSPI 0	SPI0	X: 00 美元 F220	<a href="#">4-27</a>
我 <sup>2</sup> 字母 C	I2C	X: 00 美元 F280	<a href="#">4-28</a>
频率调制	频率调制	X: 00 美元 F400	<a href="#">4-29</a>

**表 4-9 四计时器 A 寄存器地址图 (TMRA\_BASE = \$00 F000)**

注册缩写	地址偏移	注册描述
TMRA0_COMP1	0 美元	比较寄存器 1
TMRA0_COMP2	1 美元	比较寄存器 2
TMRA0_CAPT	2 美元	捕获寄存器
TMRA0_加载	3 美元	负载寄存器
TMRA0_HOLD	4 美元	持有注册
TMRA0_CNTR	5 美元	柜台寄存器
TMRA0_CTRL	6 美元	控制寄存器
TMRA0_SCTRL	7 美元	状态和控制登记册
TMRA0_CMPLD1	8 美元	比较器负载寄存器 1
TMRA0_CMPLD2	9 美元	比较器负载寄存器 2

TMRA0_CSCTRL	\$A	比较器状态和控制寄存器
--------------	-----	-------------

**表 4-9 四计时器 A 寄存器地址图 (续) (TMRA\_BASE = \$00 F000)**

注册缩写	地址偏移	注册描述
TMRA0_FILT	B 美元	输入过滤器寄存器
		矜持的
TMRA0_ENBL	\$F	计时器通道启用寄存器
TMRA1_COMP1	10 美元	比较寄存器 1
TMRA1_COMP2	11 美元	比较寄存器 2
TMRA1_CAPT	12 美元	捕获寄存器
TMRA1_加载	13 美元	负载寄存器
TMRA1_HOLD	14 美元	持有注册
TMRA1_CNTR	15 美元	柜台寄存器
TMRA1_CTRL	16 美元	控制寄存器
TMRA1_SCTRL	17 美元	状态和控制登记册
TMRA1_CMPLD1	18 美元	比较器负载寄存器 1
TMRA1_CMPLD2	19 美元	比较器负载寄存器 2
TMRA1_CSCTRL	1A 美元	比较器状态和控制寄存器
TMRA1_FILT	10 亿美元	输入过滤器寄存器
		矜持的
TMRA2_COMP1	20 美元	比较寄存器 1
TMRA2_COMP2	21 美元	比较寄存器 2
TMRA2_CAPT	22 美元	捕获寄存器
TMRA2_加载	23 美元	负载寄存器
TMRA2_HOLD	24 美元	持有注册
TMRA2_CNTR	25 美元	柜台寄存器
TMRA2_CTRL	26 美元	控制寄存器
TMRA2_SCTRL	27 美元	状态和控制登记册
TMRA2_CMPLD1	28 美元	比较器负载寄存器 1
TMRA2_CMPLD2	29 美元	比较器负载寄存器 2
TMRA2_CSCTRL	2A 美元	比较器状态和控制寄存器
TMRA2_FILT	20 亿美元	输入过滤器寄存器
		矜持的
TMRA3_COMP1	30 美元	比较寄存器 1

TMRA3_COMP2	31 美元	比较寄存器 2
TMRA3_CAPT	32 美元	捕获寄存器
TMRA3_加载	33 美元	负载寄存器
TMRA3_HOLD	34 美元	持有注册
TMRA3_CNTR	35 美元	柜台寄存器
TMRA3_CTRL	36 美元	控制寄存器

**表 4-9 四计时器 A 寄存器地址图 (续) (TMRA\_BASE = \$00 F000)**

注册缩写	地址偏移	注册描述
TMRA3_SCTRL	37 美元	状态和控制登记册
TMRA3_CMPLD1	38 美元	比较器负载寄存器 1
TMRA3_CMPLD2	39 美元	比较器负载寄存器 2
TMRA3_CSCTRL	3A 美元	比较器状态和控制寄存器
TMRA3_FILT	30 亿美元	输入过滤器寄存器
		矜持的

**表 4-10 模拟数字转换器寄存器地址图 (ADC\_BASE = \$00 F080)**

注册缩写	地址偏移	注册描述
ADC_CTRL1	0 美元	控制寄存器 1
ADC_CTRL2	1 美元	控制寄存器 2
ADC_ZXCTRL	2 美元	零交叉控制登记册
ADC_CLIST 1	3 美元	频道列表注册 1
ADC_CLIST 2	4 美元	频道列表注册 2
ADC_CLIST 3	5 美元	频道列表注册 3
ADC_CLIST 4	6 美元	频道列表注册 4
ADC_SDIS	7 美元	示例禁用寄存器
ADC_STAT	8 美元	状态登记
ADC_RDY	9 美元	转换就绪注册
ADC_LIMSTAT	\$A	限制状态寄存器
ADC_ZXSTAT	B 美元	零交叉状态登记册
ADC_RSLT0	\$C	结果寄存器 0
ADC_RSLT1	美元 D	结果寄存器 1
ADC_RSLT2	\$E	结果寄存器 2
ADC_RSLT3	\$F	结果寄存器 3
ADC_RSLT4	10 美元	结果寄存器 4
ADC_RSLT5	11 美元	结果寄存器 5

ADC_RSLT6	12 美元	结果寄存器 6
ADC_RSLT7	13 美元	结果寄存器 7
ADC_RSLT8	14 美元	结果寄存器 8
ADC_RSLT9	15 美元	结果寄存器 9
ADC_RSLT10	16 美元	结果寄存器 10
ADC_RSLT11	17 美元	结果寄存器 11
ADC_RSLT12	18 美元	结果寄存器 12
ADC_RSLT13	19 美元	结果寄存器 13

**表 4-10 模拟数字转换器寄存器地址图 (续) (ADC\_BASE = \$00 F080)**

注册缩写	地址偏移	注册描述
ADC_RSLT14	1A 美元	结果寄存器 14
ADC_RSLT15	10 亿美元	结果寄存器 15
ADC_LOLIM0	1 美元	低限寄存器 0
ADC_LOLIM1	1 美元	低限寄存器 1
ADC_LOLIM2	1E 美元	低限寄存器 2
ADC_LOLIM3	1F 美元	低限寄存器 3
ADC_LOLIM4	20 美元	低限额寄存器 4
ADC_LOLIM5	21 美元	低限额寄存器 5
ADC_LOLIM6	22 美元	低限寄存器 6
ADC_LOLIM7	23 美元	低限寄存器 7
ADC_HILIM0	24 美元	高限额寄存器 0
ADC_HILIM1	25 美元	高限额寄存器 1
ADC_HILIM2	26 美元	高限额寄存器 2
ADC_HILIM3	27 美元	高限额寄存器 3
ADC_HILIM4	28 美元	高限注册 4
ADC_HILIM5	29 美元	高限额寄存器 5
ADC_HILIM6	2A 美元	高限额寄存器 6
ADC_HILIM7	20 亿美元	高限额寄存器 7
ADC_OFFST0	2C 美元	偏移寄存器 0
ADC_OFFST1	2D 美元	偏移寄存器 1
ADC_OFFST2	2E 美元	偏移寄存器 2
ADC_OFFST3	2F	偏移寄存器 3
ADC_OFFST4	30 美元	偏移寄存器 4
ADC_OFFST5	31 美元	偏移寄存器 5
ADC_OFFST6	32 美元	偏移寄存器 6

ADC_OFFST7	33 美元	偏移寄存器 7
ADC_PWR	34 美元	电源控制寄存器
ADC_CAL	35 美元	校准寄存器
		矜持的

**表 4-11 脉冲宽度调制器寄存器地址图 (PWM\_BASE = \$00 F0C0)**

注册缩写	地址偏移	注册描述
PWM_CTRL	0 美元	控制寄存器
PWM_FCTRL	1 美元	故障控制寄存器
PWM_FLTACK	2 美元	故障状态确认登记册

**表 4-11 脉冲宽度调制器寄存器地址图 (续) (PWM\_BASE = \$00 F0C0)**

注册缩写	地址偏移	注册描述
PWM_输出	3 美元	输出控制寄存器
PWM_CNTR	4 美元	柜台寄存器
PWM_CMOD	5 美元	计数器模块寄存器
PWM_VAL0	6 美元	价值寄存器 0
PWM_VAL1	7 美元	价值寄存器 1
PWM_VAL2	8 美元	价值寄存器 2
PWM_VAL3	9 美元	价值寄存器 3
PWM_VAL4	\$A	价值寄存器 4
PWM_VAL5	B 美元	价值登记册 5
PWM_DTIM0	\$C	死机时间寄存器 0
PWM_DTIM1	美元 D	死亡时间寄存器 1
PWM_DMAP1	\$E	禁用映射寄存器 1
PWM_DMAP2	\$F	禁用映射寄存器 2
PWM_CNFG	10 美元	配置寄存器
PWM_CCTRL	11 美元	通道控制寄存器
PWM_端口	12 美元	港口登记册
PWM_ICCTRL	13 美元	内部惩戒控制登记册
PWM_SCTRL	14 美元	源代码控制寄存器
PWM_SYNC	15 美元	同步窗口寄存器
PWM_FFILT0	16 美元	Fault0 过滤器寄存器
PWM_FFILT1	17 美元	Fault1 过滤器寄存器
PWM_FFILT2	18 美元	Fault2 过滤器寄存器
PWM_FFILT3	19 美元	Fault3 过滤器寄存器

**表 4-12 中断控制寄存器地址图 (ITCN\_BASE = \$00 F0E0)**

注册缩写	地址偏移	注册描述
ITCN_IPR0	0 美元	中断优先级寄存器 0
ITCN_IPR1	1 美元	中断优先登记册 1
ITCN_IPR2	2 美元	中断优先注册 2
ITCN_IPR3	3 美元	中断优先登记册 3
ITCN_IPR4	4 美元	中断优先注册 4
ITCN_IPR5	5 美元	中断优先登记册 5
ITCN_IPR6	6 美元	中断优先登记册 6
ITCN_VBA	7 美元	矢量基本地址寄存器

**表 4-12 中断控制寄存器地址图 (续) (ITCN\_BASE = \$00 F0E0)**

注册缩写	地址偏移	注册描述
ITCN_FIM0	8 美元	快速中断匹配 0 注册
ITCN_FIVAL0	9 美元	快速中断矢量地址低 0 寄存器
ITCN_FIVAH0	\$A	快速中断矢量地址高 0 寄存器
ITCN_FIM1	B 美元	快速中断比赛 1 注册
ITCN_FIVAL1	\$C	快速中断矢量地址低 1 寄存器
ITCN_FIVAH1	美元 D	快速中断矢量地址高 1 寄存器
ITCN_IRQP0	\$E	IRQ 待注册 0
ITCN_IRQP1	\$F	IRQ 待定注册 1
ITCN_IRQP2	10 美元	IRQ 待注册 2
ITCN_IRQP3	11 美元	IRQ 待定注册 3
		矜持的
ITCN_ICTRL	16 美元	中断控制寄存器
		矜持的

**表 4-13 SIM 卡寄存器地址图 (SIM\_BASE = \$00 F100)**

注册缩写	地址偏移	注册描述
SIM_CTRL	0 美元	控制寄存器
SIM_RSTAT	1 美元	重置状态注册
SIM_SWC0	2 美元	软件控制寄存器 0
SIM_SWC1	3 美元	软件控制寄存器 1
SIM_SWC2	4 美元	软件控制寄存器 2

SIM_SWC3	5 美元	软件控制寄存器 3
SIM_MSHID	6 美元	最重要的半 JTAG ID
SIM_LSHID	7 美元	最小显著的一半 JTAG ID
SIM_PWR	8 美元	电源控制寄存器
		矜持的
SIM_CLKOUT	\$A	打卡选择寄存器
SIM_PCR	B 美元	外围时钟速率寄存器
SIM_PCE0	\$C	外围时钟启用寄存器 0
SIM_PCE1	美元 D	外围时钟启用寄存器 1
SIM_SD0	\$E	外围停止禁用寄存器 0
SIM_SD1	\$F	外围停止禁用寄存器 1
SIM_IOSAHI	10 美元	I/O 短地址位置高寄存器
SIM_IOSALO	11 美元	I/O 短地址位置低寄存器
SIM_PROT	12 美元	保护登记册
SIM_GPSA0	13 美元	GPIO 外围选择寄存器 0 用于 GPIOA

**表 4-13 SIM 寄存器地址图 (续) (SIM\_BASE = \$00 F100)**

注册缩写	地址偏移	注册描述
		矜持的
SIM_GPSB0	15 美元	GPIOB 的 GPIO 外围选择寄存器 0
SIM 卡_GPSB1	16 美元	GPIOB 的 GPIO 外围设备选择寄存器 1
		矜持的
SIM_ISS0	18 美元	PWM 的内部源选择寄存器 0
SIM_ISS1	19 美元	DAC 的内部来源选择寄存器 1
SIM_ISS2	1A 美元	TMRA 的内部来源选择寄存器 2
		矜持的

**表 4-14 计算机正常运行注册地址图 (COP\_BASE = \$00 F120)**

注册缩写	地址偏移	注册描述
COP_CTRL	0 美元	控制寄存器
COP_TOUT	1 美元	超时注册
COP_CNTR	2 美元	柜台寄存器

**表 4-15 时钟生成模块寄存器地址图 (OCCS\_BASE = \$00 F130)**

注册缩写	地址偏移	注册描述
OCCS_CTRL	0 美元	控制寄存器

OCCS_DIVBY	1 美元	按注册划分
OCCS_STAT	2 美元	状态登记
		矜持的
OCCS_OCTRL	5 美元	振荡器控制寄存器
OCCS_CLKCHK	6 美元	时钟检查寄存器
OCCS_PROT	7 美元	保护寄存器

**表 4-16 电力主管寄存器地址图 (PS\_BASE = \$00 F140)**

注册缩写	地址偏移	注册描述
PS_CTRL	0 美元	控制寄存器
PS_STAT	1 美元	状态登记
		矜持的

**表 4-17 GPIOA 寄存器地址图 (GPIOA\_BASE = \$00 F150)**

注册缩写	地址偏移	注册描述
GPIOA_PUPEN	0 美元	上拉启用注册
GPIOA_数据	1 美元	数据寄存器
GPIOA_DDIR	2 美元	数据方向寄存器
GPIOA_PEREN	3 美元	外围启用寄存器
GPIOA_IASSRT	4 美元	中断断言寄存器
GPIOA_IEN	5 美元	中断启用寄存器
GPIOA_IEPOL	6 美元	中断边缘极性寄存器
GPIOA_IPEND	7 美元	中断待注册
GPIOA_IEDGE	8 美元	中断边缘敏感寄存器
GPIOA_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOA_RDATA	\$A	原始数据输入寄存器
GPIOA_DRIVE	B 美元	输出驱动强度控制寄存器

**表 4-18 GPIOB 寄存器地址图 (GPIOB\_BASE = \$00 F160)**

注册缩写	地址偏移	注册描述
GPIOB_PUPEN	0 美元	上拉启用注册
GPIOB_数据	1 美元	数据寄存器

注册缩写	地址偏移	注册描述
GPIOC_PUPEN	0 美元	上拉启用注册

GPIOB_DIR	2 美元	数据方向寄存器
GPIOB_PEREN	3 美元	外围启用寄存器
GPIOB_IASSRT	4 美元	中断断言寄存器
GPIOB_IEN	5 美元	中断启用寄存器
GPIOB_IEPOL	6 美元	中断边缘极性寄存器
GPIOB_IPEND	7 美元	中断待注册
GPIOB_IEDGE	8 美元	中断边缘敏感寄存器
GPIOB_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOB_RDATA	\$A	原始数据输入寄存器
GPIOB_DRIVE	B 美元	输出驱动强度控制寄存器

表 4-19 GPIOC 注册地址图

(GPIOC\_BASE = \$00 F170)

表 4-19 GPIOC 寄存器地址图 (GPIOC\_BASE = \$00 F170)

注册缩写	地址偏移	注册描述
GPIOC_数据	1 美元	数据寄存器
GPIOC_DIR	2 美元	数据方向寄存器
GPIOC_PEREN	3 美元	外围启用寄存器
GPIOC_IASSRT	4 美元	中断断言寄存器
GPIOC_IEN	5 美元	中断启用寄存器
GPIOC_IEPOL	6 美元	中断边缘极性寄存器
GPIOC_IPEND	7 美元	中断待注册
GPIOC_IEDGE	8 美元	中断边缘敏感寄存器
GPIOC_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOC_RDATA	\$A	原始数据输入寄存器
GPIOC_DRIVE	B 美元	输出驱动强度控制寄存器

**表 4-20 GPIOD 寄存器地址图 (GPIOD\_BASE = \$00 F180)**

注册缩写	地址偏移	注册描述
GPIOD_PUPEN	0 美元	上拉启用注册
GPIOD_数据	1 美元	数据寄存器
GPIOD_DDIR	2 美元	数据方向寄存器
GPIOD_PEREN	3 美元	外围启用寄存器
GPIOD_IASSRT	4 美元	中断断言寄存器
GPIOD_IEN	5 美元	中断启用寄存器
GPIOD_IEPOL	6 美元	中断边缘极性寄存器
GPIOD_IPEND	7 美元	中断待注册
GPIOD_IEDGE	8 美元	中断边缘敏感寄存器
GPIOD_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOD_RDATA	\$A	原始数据输入寄存器
GPIOD_DRIVE	B 美元	输出驱动强度控制寄存器

**表 4-21 可编程间隔计时器 0 寄存器地址图 (PIT0\_BASE = \$00 F190)**

注册缩写	地址偏移	注册描述
PIT0_CTRL	0 美元	控制寄存器
PIT0_MOD	1 美元	模块寄存器
PIT0_CNTR	2 美元	柜台寄存器

**表 4-22 数字到模拟转换器 0 寄存器地址图 (DAC0\_BASE = \$00 F1C0)**

注册缩写	地址偏移	注册描述
DAC0_CTRL	0 美元	控制寄存器
DAC0_数据	1 美元	数据寄存器
DAC0_STEP	2 美元	步骤注册
DAC0_MINVAL	3 美元	最低价值寄存器
DAC0_MAXVAL	4 美元	最大值寄存器

**表 4-23 数字到模拟转换器 0 寄存器地址图 (DAC0\_BASE = 00 美元 F1C0)**

注册缩写	地址偏移	注册描述
DAC0_CTRL	0 美元	控制寄存器
DAC0_数据	1 美元	数据寄存器
DAC0_STEP	2 美元	步骤注册
DAC0_MINVAL	3 美元	最低价值寄存器
DAC0_MAXVAL	4 美元	最大值寄存器

**表 4-24 比较器 A 寄存器地址图 (CMPA\_BASE = \$00 F1E0)**

注册缩写	地址偏移	注册描述
CMPA_CTRL	0 美元	控制寄存器
CMPA_STAT	1 美元	状态登记
CMPA_FILT	2 美元	过滤器寄存器

**表 4-25 比较器 B 寄存器地址图 (CMPB\_BASE = \$00 F1F0)**

注册缩写	地址偏移	注册描述
CMPB_CTRL	0 美元	控制寄存器
CMPB_STAT	1 美元	状态登记
CMPB_FILT	2 美元	过滤器寄存器

**表 4-26 排队串行通信接口 0 寄存器地址图 (QSCI0\_BASE = \$00 F200)**

注册缩写	地址偏移	注册描述
QSCI0_RATE	0 美元	鲍德利率寄存器
QSCI0_CTRL1	1 美元	控制寄存器 1
QSCI0_CTRL2	2 美元	控制寄存器 2
QSCI0_STAT	3 美元	状态登记
QSCI0_数据	4 美元	数据寄存器

**表 4-27 排队串行外围接口 0 寄存器地址图 (QSPI0\_BASE = \$00 F220)**

注册缩写	地址偏移	注册描述
QSPI0_SCTRL	0 美元	状态和控制登记册
QSPI0_DSCTRL	1 美元	数据大小和控制寄存器
QSPI0_DRCV	2 美元	数据接收寄存器
QSPI0_DXMIT	3 美元	数据传输寄存器
QSPI0_FIFO	4 美元	FIFO 控制寄存器
QSPI0_延迟	5 美元	延迟寄存器

**表 4-28 I<sup>2</sup>C 寄存器地址图 (I2C\_BASE = \$00 F280)**

注册缩写	地址偏移	注册描述
I2C_CTRL	0 美元	控制寄存器
I2C_TAR	2 美元	目标地址登记册
I2C_SAR	4 美元	奴隶地址登记册
I2C_数据	8 美元	RX/TX 数据缓冲区和命令寄存器

I2C_SSHCNT	\$A	标准速度时钟 SCL 高计数寄存器
I2C_SSLCNT	\$C	标准速度时钟 SCL 低计数寄存器
I2C_FSHCNT	\$E	快速时钟 SCL 高计数寄存器
I2C_FSLCNT	10 美元	快速时钟 SCL 低计数寄存器
I2C_ISTAT	16 美元	中断状态注册
I2C_IMASK	18 美元	中断口罩寄存器
I2C_RISTAT	1A 美元	原始中断状态注册
I2C_RXFT	1 美元	接收 FIFO 阈值寄存器
I2C_TXFT	1E 美元	传输 FIFO 阈值寄存器
I2C_CLRINT	20 美元	清除合并和单独中断寄存器
I2C_CLRRXUND	22 美元	清除 RX_UNDER 中断寄存器
I2C_CLRRXOVR	24 美元	清除 RX_OVER 中断寄存器
I2C_CLRTXOVR	26 美元	清除 TX_OVER 中断寄存器
I2C_CLRRDREQ	28 美元	清除 RD_REQ 中断寄存器
I2C_CLRTXABRT	2A 美元	清除 TX_ABRT 中断寄存器
I2C_CLRRXDONE	2C 美元	清除 RX_DONE 中断寄存器
I2C_CLRACT	2E 美元	清除活动中断寄存器
I2C_CLRSTPDET	30 美元	清除 STOP_DET 中断寄存器
I2C_CLRSTDET	32 美元	清除 START_DET 中断寄存器
I2C_CLRGC	34 美元	清除 GEN_CALL 中断寄存器

表 4-28 I<sup>2</sup>C 寄存器地址图 (续) (I2C\_BASE = \$00 F280)

注册缩写	地址偏移	注册描述
I2C_ENBL	36 美元	启用注册
I2C_STAT	38 美元	状态登记
I2C_TXFLR	3A 美元	传输 FIFO 级别寄存器
I2C_RXFLR	3C 美元	接收 FIFO 级别注册
I2C_TXABRTSRC	40 美元	传输中止状态注册

表 4-29 闪存模块寄存器地址图 (FM\_BASE = \$00 F400)

注册缩写	地址偏移	注册描述
FM_CLKDIV	0 美元	时钟分频器寄存器
FM_CNFG	1 美元	配置寄存器
	2 美元	矜持的
FM_SECHI	3 美元	安全高半注册
FM_SECLO	4 美元	安全低半寄存器
	5 美元-9 美元	矜持的
FM_PROT	10 美元	保护登记册
	11 美元-12 美元	矜持的
FM_USTAT	13 美元	用户状态注册
FM_CMD	14 美元	命令寄存器
	15 美元-17 美元	矜持的
FM_数据	18 美元	数据缓冲寄存器
	19 美元 - \$A	矜持的
FM_IFROPT_1	10 亿美元	信息选项寄存器 1
	1 美元	矜持的
FM_TSTSIG	1 美元	测试数组签名寄存器

## 第 5 部分 中断控制器 (ITCN)

### 5.1 介绍

中断控制器 (ITCN) 模块在各种中断请求 (IRQ) 之间进行仲裁, 当存在足够优先级的中断时向 56800E 核心发出信号, 以及跳转到哪个地址以服务此中断。

### 5.2 特点

ITCN 模块设计包括以下独特功能:

- 每个 IRQ 的可编程优先级
- 两个可编程的快速中断
- 通知 SIM 卡模块, 以重新启动退出等待和停止模式的时钟
- 重置后能够在地址总线上驱动初始地址

有关更多信息，请参阅表 4-2，中断矢量表内容。

## 5.3 功能描述

中断控制器是 IPBus 上的从属服务器。它包含寄存器，允许将 64 个中断源中的每个设置为四个优先级之一（不包括某些具有固定优先级的中断）。接下来，所有中断请求给定的级别被优先编码，以确定该级别的活动中断请求的最低数值。在给定的优先级内，数字 0 是最高优先级，数字 63 是最低的。

### 5.3.1 正常中断处理

一旦 INTC 确定要为中断提供服务，并且哪个中断具有最高的优先级，就会生成一个中断向量地址。正常的中断处理将向量基本地址（VBA）和向量数连接起来以确定矢量地址，为每个中断在矢量表中生成偏移量。

### 5.3.2 中断嵌套

中断异常可以嵌套，以允许比当前异常优先级更高的 IRQ 提供服务。56800E 核心通过在其状态寄存器中设置 I0 和 I1 位来控制它将接受的中断优先级的屏蔽。

表 5-1 中断掩码位定义

SR[9] (I1)	SR[8] (I0)	允许的例外	例外蒙面
0	0	优先事项 0、1、2、3	祷告时间
0	1	优先事项 1、2、3	优先级 0
1	0	优先事项 2、3	优先级 0、1
1	1	优先级 3	优先事项 0、1、2

ICTRL 寄存器的 IPIC 位反映了提交给 56800E 核心的优先级状态。

表 5-2 中断优先级编码

IPIC_VALUE[1:0]	当前中断优先级	必需的嵌套异常优先级
00	没有中断或 SWILP	优先事项 0、1、2、3
01	优先级 0	优先事项 1、2、3

10	优先级 1	优先事项 2, 3
----	-------	-----------

表 5-2 中断优先级编码

IPIC_VALUE[1:0]	当前中断优先级	必需的嵌套异常优先级
11	优先级 2 或 3	优先级 3

### 5.3.3 快速中断处理

快速中断描述在 **DSP56800E 参考手册**。中断控制器在核心之前识别快速中断。

快速中断（对 ITCN）的定义是：

1. 将中断的优先级设置为 2 级，并在 IPR 寄存器中设置适当的字段
2. 设置 FIM 第十四个英文字母注册到适当的矢量数
3. 设置 FIVAL 第十四个英文字母和 FIVAH 第十四个英文字母用代码的地址注册快速中断

当发生中断时，将其向量数与 FIM0 和 FIM1 寄存器值进行比较。如果发生匹配，并且它是 2 级中断，ITCN 将其作为快速中断处理。ITCN 从适当的 FIVAL 获取矢量地址第十四个英文字母和 FIVAH 第十四个英文字母寄存器，而不是生成一个来自 VBA 的偏移地址。

然后，核心从指示的向量地址获取指令，如果它不是 JSR，核心开始其快速中断处理。

## 5.4 方框图

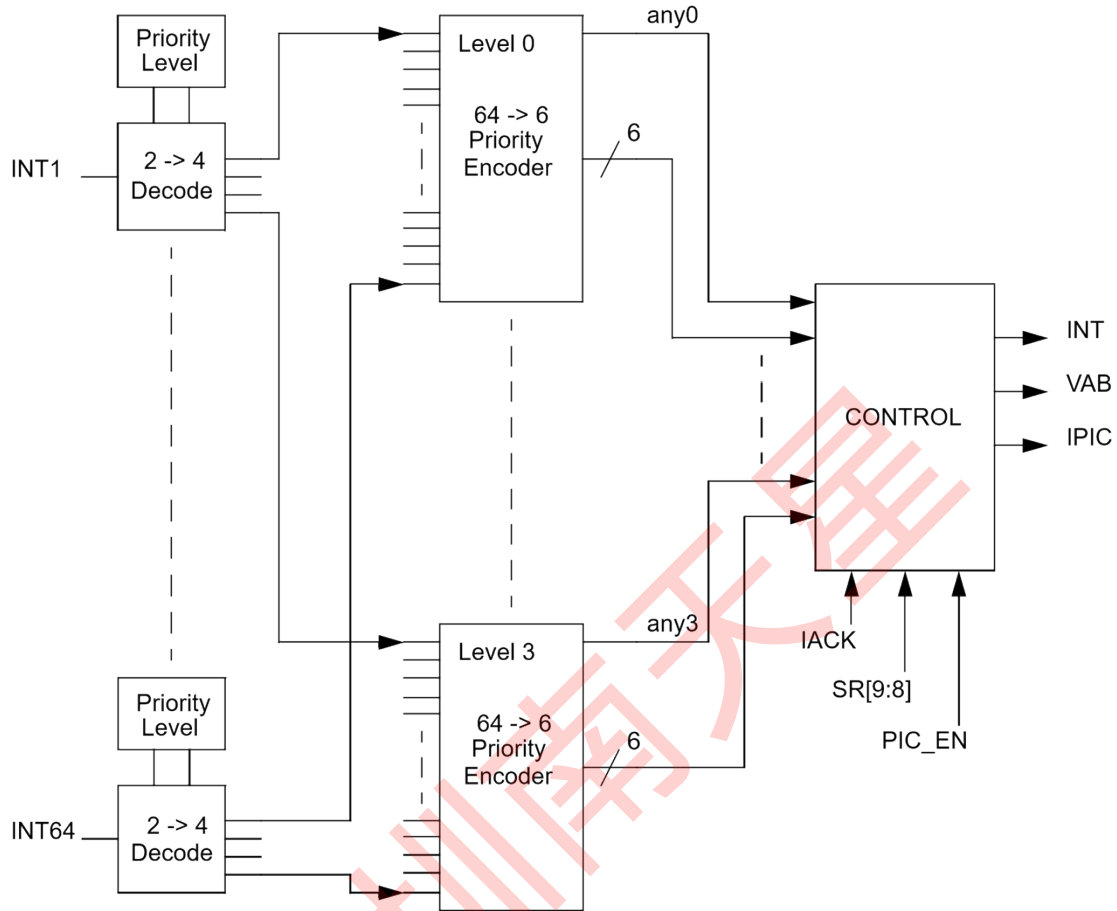


图 5-1 中断控制器块图

## 5.5 操作模式

ITCN 模块设计包含两种主要操作模式：

- **功能模式**  
默认情况下，ITCN 处于此模式。
- **等待和停止模式**  
在等待和停止模式下，系统时钟和 56800E 内核被关闭。ITCN 将向系统集成模块（SIM）发出等待的 IRQ 信号，以重新启动时钟并服务 IRQ。只有当 IRQ 启用了 pr 时，IRQ 才能唤醒核心 Ior 进入等待或停止模式。

## 5.6 注册描述

寄存器地址是基本地址和地址偏移量的总和。基本地址在系统级别定义，地址偏移在模块级别定义。

**表 5-3 ITCN 注册摘要**  
(ITCN\_BASE = \$00 F0E0)

注册缩写	基本地址+	注册名称	部分位置
IPR0	0 美元	中断优先级寄存器 0	<a href="#">5.6.1</a>
IPR1	1 美元	中断优先寄存器 1	<a href="#">5.6.2</a>
IPR2	2 美元	中断优先注册 2	<a href="#">5.6.3</a>
IPR3	3 美元	中断优先寄存器 3	<a href="#">5.6.4</a>
IPR4	4 美元	中断优先注册 4	<a href="#">5.6.5</a>
IPR5	5 美元	中断优先寄存器 5	<a href="#">5.6.6</a>
IPR6	6 美元	中断优先寄存器 6	<a href="#">5.6.7</a>
VBA	7 美元	矢量基本地址寄存器	<a href="#">5.6.8</a>
FIM0	8 美元	快速中断匹配 0 注册	<a href="#">5.6.9</a>
菲瓦尔 0	9 美元	快速中断 0 矢量地址低寄存器	<a href="#">5.6.10</a>
FIVAH0	\$A	快速中断 0 矢量地址高 0 寄存器	<a href="#">5.6.11</a>
FIM1	B 美元	快速中断比赛 1 注册	<a href="#">5.6.12</a>
菲瓦尔 1	\$C	快速中断 1 矢量地址低寄存器	<a href="#">5.6.13</a>
FIVAH1	美元 D	快速中断 1 矢量地址高寄存器	<a href="#">5.6.14</a>
IRQP0	\$E	IRQ 待注册 0	<a href="#">5.6.15</a>
IRQP1	\$F	IRQ 待定注册 1	<a href="#">5.6.16</a>
IRQP2	10 美元	IRQ 待注册 2	<a href="#">5.6.17</a>
IRQP3	11 美元	IRQ 待定注册 3	<a href="#">5.6.18</a>
		矜持的	
ICTRL	16 美元	中断控制寄存器	<a href="#">5.6.19</a>
		矜持的	

添加。 抵消	寄存器 名字		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0 美元	IPR0	字母 R	PLL IPL	LVI IPL			0	0					TRBUF IPL	BKPT_U IPL				
		罗马 字母 的 第 23 个 字 母																
1 美元	IPR1	字母 R	GPIOD IPL	0	0	0	0	0	0	0	0	0	FM_CBE IPL	FM_CC IPL	FM_ERR IPL			
		罗马 字母 的 第 23 个 字 母																
2 美元	IPR2	字母 R	QSCI0_XMIT IPL	0	0	0	0	QSPI0_XMIT IPL	QSPI0_RCV IPL				GPIOA IPL	GPIOB IPL	GPIOC IPL			
		罗马 字母 的 第 23 个 字 母																
3 美元	IPR3	字母 R	I2C_ERR IPL	0	0	0	0	0	0	0	0	0	QSCI0_RCV IPL	QSCI0_RERR IPL	QSCI0_TIDL IPL			
		罗马 字母 的 第 23 个 字 母																
4 美元	IPR4	字母 R	TMRA_3 IPL	TMRA_2 IPL	TMRA_1 IPL	TMRA_0 IPL					I2C_STAT IPL	I2C_TX IPL	I2C_RX IPL	I2C_GEN IPL				
		罗马 字母 的																

		第23个字母												
5 美元	IPR5	字母 R	0	0					0	0	0	0	0	0
		罗马字母的第23个字母			PIT0 IPL	COMPB IPL	COMPA IPL							
6 美元	IPR6		0	0	0	0					ADCB_CC IPL	ADCA_CC IPL	0	0
							PWM_F IPL	PWM_RL IPL	ADC_ZC IPL					
7 美元	VBA	字母 R	0	0										
		罗马字母的第23个字母												
矢量_基础_地址														
8 美元	FIM0	字母 R	0	0	0	0	0	0	0	0	0	0		
		罗马字母的第23个字母												快速中断 0
9 美元	菲瓦尔 0	字母 R												
		罗马字母的第23个字母												快速中断 0 矢量地址低

\$A	FIVAH0	字母 R	0	0	0	0	0	0	0	0	0	0	0	快速中断 0 矢量地址高
		罗马字母的第 23 个字母												
B 美元	FIM1	字母 R	0	0	0	0	0	0	0	0	0	0	快速中断 1	
		罗马字母的第 23 个字母												
\$C	菲瓦尔 1	字母 R	快速中断 1 个矢量地址低											
		罗马字母的第 23 个字母												
美元 D	FIVAH1	字母 R	0	0	0	0	0	0	0	0	0	0	快速中断 1 个矢量地址高	
		罗马字母的第 23 个字母												
\$E	IRQP0	字母 R	待定[16:2]										1	
		罗马字母的第 23 个字母												



## 5.6.1 中断优先注册 0 (IPR0)

基数 + 0 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	PLL IPL		LVI IPL		0	0	RX_REG IPL		TX_REG IPL		TRBUF IPL		BKPT_U IPL		STPCNT IPL	
写	PLL IPL		LVI IPL				RX_REG IPL		TX_REG IPL		TRBUF IPL		BKPT_U IPL		STPCNT IPL	
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-3 中断优先寄存器 0 (IPR0)

### 5.6.1.1 PLL 引用丢失或更改锁定状态中断优先级 (PLL IPL) —位 15-14

此字段用于设置 PLL 引用丢失或锁定状态 IRQ 更改的中断优先级。此 IRQ 仅限于优先级 1 到 3。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2 • 11 = IRQ 是优先级 3

### 5.6.1.2 低压探测器中断优先级 (LVI IPL) —位 13-12

此字段用于设置低压探测器 IRQ 的中断优先级。此 IRQ 仅限于优先级 1 到 3，默认禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

### 5.6.1.3 保留一位 11-10

这个位字段是保留的。每个位必须设置为 0。

### 5.6.1.4 EOnCE 接收寄存器完全中断优先级 (RX\_REG IPL) —位 9-8

此字段用于设置 EOnCE 接收寄存器完整 IRQ 的中断优先级。此 IRQ 仅限于优先级 1 到 3。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

### 5.6.1.5 EOnCE 传输寄存器空中断优先级 (TX\_REG IPL) —位 7-6

此字段用于设置 EOnCE 传输寄存器空 IRQ 的中断优先级。此 IRQ 仅限于优先级 1 到 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

### 5.6.1.6 EOnCE 跟踪缓冲区中断优先级（TRBUF IPL）——位 5-4

此字段用于设置中断优先级 EOnCE Trace Buffer IRQ。此 IRQ 仅限于优先级 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

### 5.6.1.7 EOnCE 断点单元中断优先级（BKPT\_U IPL）——位 3-2

此字段用于设置 EOnCE 断点单元 IRQ 的中断优先级。此 IRQ 仅限于优先级 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

### 5.6.1.8 EOnCE 步进计数器中断优先级（STPCNT IPL）——位 1-0

此字段用于设置 EOnCE 步进计数器 IRQ 的中断优先级。此 IRQ 仅限于优先级 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

## 5.6.2 中断优先注册 1（IPR1）

基数+1 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读			0	0	0	0	0	0	0	0						
写	GPIOD IPL										FM_CBE IPL		FM_CC IPL		FM_ERR IPL	
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-4 中断优先登记册 1（IPR1）

### 5.6.2.1 GPIOD 中断优先级 (GPIOD IPL) 一位 15-14

此字段用于设置 GPIOD IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.2.2 保留一位 13-6

这个位字段是保留的。每个位必须设置为 0。

### 5.6.2.3 FM 命令、数据、地址缓冲区空中断优先级 (FM\_CBE IPL) 一位 5-4

此字段用于设置 FM 命令的中断优先级，数据地址缓冲区空 IRQ。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

### 5.6.2.4 FM 命令完成中断优先级 (FM\_CC IPL) 一位 3-2

此字段用于设置 FM 命令完整 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.2.5 FM 错误中断优先级 (FM\_ERR IPL) 一位 1-0

此字段用于设置 FM 错误 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

## 5.6.3 中断优先注册 2 (IPR2)

基础+2 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	QSCI0_XMIT		0	0	0	0	QSPI0_XMIT		QSPI0_RCV		GPIOA IPL		GPIOB IPL		GPIOC IPL	

写	IPL						IPL		IPL							
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-5 中断优先登记册 2 (IPR2)

### 5.6.3.1 QSCI0 发射器空中断优先级 (QSCI0\_XMIT IPL) —位 15-14

此字段用于设置 QSCI0 发射器空 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.3.2 保留-位 13-10

这个位字段是保留的。每个位必须设置为 0。

### 5.6.3.3 QSPI0 发射器空中断优先级 (QSPI0\_XMIT IPL) —位 9-8

此字段用于设置 QSPI0 发射器空 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.3.4 QSPI0 接收器完全中断优先级 (QSPI0\_RCV IPL) —位 7-6

此字段用于设置 QSPI0 接收器全 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.3.5 GPIOA 中断优先级 (GPIOA IPL) —位 5-4

此字段用于设置 GPIOA IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1

- 11 = IRQ 是优先级 2

### 5.6.3.6 GPIOB 中断优先级 (GPIOB IPL) 一位 3-2

此字段用于设置 GPIOB IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.3.7 GPIOC 中断优先级 (GPIOC IPL) -位 1-0

此字段用于设置 GPIOC IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

## 5.6.4 中断优先注册 3 (IPR3)

基数+3 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	I2C_ERR IPL		0	0	0	0	0	0	0	0	QSCI0_RCV IPL		QSCI0_RER R IPL		QSCI0_TIDL IPL	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-6 中断优先登记册 3 (IPR3)

### 5.6.4.1 I<sup>2</sup>C 错误中断优先级 (I2C\_ERR IPL) 一位 15-14

此字段用于设置 I 的中断优先级 I<sup>2</sup>C 错误 IRQ。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.4.2 保留一位 13-6

这个位字段是保留的。每个位必须设置为 0。

### 5.6.4.3 QSCI 0 接收器完全中断优先级 (QSCI0\_RCV IPL) 一位 5-4

此字段用于设置 QSCI0 接收器全 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

#### 5.6.4.4 QSCI 0 接收器错误中断优先级 (QSCI0\_RERR IPL) 一位 3-2

此字段用于设置 QSCI0 接收器错误 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

#### 5.6.4.5 QSCI 0 发射器空闲中断优先级 (QSCI0\_TIDL IPL) 一位 1-0

此字段用于设置 QSCI0 发射器闲置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.5 中断优先登记册 4 (IPR4)

基数+4 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	TMRA_3 IPL		TMRA_2 IPL		TMRA_1 IPL		TMRA_0 IPL		I2C_STAT IPL		I2C_TX IPL		I2C_RX IPL		I2C_GEN IPL	
写	TMRA_3 IPL		TMRA_2 IPL		TMRA_1 IPL		TMRA_0 IPL		I2C_STAT IPL		I2C_TX IPL		I2C_RX IPL		I2C_GEN IPL	
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-7 中断优先登记册 4 (IPR4)

#### 5.6.5.1 计时器 A，通道 3 中断优先级 (TMRA\_3 IPL) 一位 15-14

此字段用于设置计时器 A，通道 3 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

#### 5.6.5.2 计时器 A，通道 2 中断优先级 (TMRA\_2 IPL) 一位 13-12

此字段用于设置计时器 A，通道 2 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.5.3 计时器 A，通道 1 中断优先级（TMRA\_1 IPL）一位 11-10

此字段用于设置计时器 A，通道 1 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.5.4 计时器 A，通道 0 中断优先级（TMRA\_0 IPL）一位 9-8

此字段用于设置计时器 A，通道 0 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.5.5 I<sup>2</sup>C 状态中断优先级（I2C\_STAT IPL）一位 7-6

此字段用于设置 I 的中断优先级 I<sup>2</sup>C 状态 IRQ。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.5.6 I<sup>2</sup>C 传输中断优先级（I2C\_TX IPL）一位 5-4

此字段用于设置 I 的中断优先级 I<sup>2</sup>C 传输 IRQ。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1

- 11 = IRQ 是优先级 2

### 5.6.5.7 我<sup>2</sup>C 接收中断优先级 (I2C\_RX IPL) 一位 3-2

此字段用于设置 I 的中断优先级<sup>2</sup>C 接收器 IRQ。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.5.8 我<sup>2</sup>C 通用呼叫中断优先级 (I2C\_GEN IPL) 一位 1-0

此字段用于设置 I 的中断优先级<sup>2</sup>C 一般呼叫 IRQ。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

## 5.6.6 中断优先登记册 5 (IPR5)

基数+5 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
读	0	0	PIT0 IPL			COMPB IPL		COMPA IPL		0	0	0	0	0	0	0	0
写			PIT0 IPL			COMPB IPL		COMPA IPL									
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-8 中断优先登记册 5 (IPR6)

### 5.6.6.1 保留一位 15-14

这个位字段是保留的。每个位必须设置为 0。

### 5.6.6.2 可编程间隔计时器 0 中断优先级 (PIT0 IPL) -位 13-12

此字段用于设置可编程间隔计时器 0 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.6.3 比较器 B 中断优先级 (COMPB IPL) -位 11-10

此字段用于设置比较器 B IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.6.4 比较器 A 中断优先级 (COMPA IPL) -位 9-8

此字段用于设置比较器 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.6.5 保留一位 7-0

这个位字段是保留的。每个位必须设置为 0。

## 5.6.7 中断优先注册 6 (IPR6)

基数+6 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	PWM_F IPL		PWM_RL IPL		ADC_ZC IPL		ADCB_CC IPL		ADCA_CC IPL		0	0
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-9 中断优先登记册 6 (IPR6)

### 5.6.7.1 保留一位 15-12

这个位字段是保留的。每个位必须设置为 0。

### 5.6.7.2 PWM 故障中断优先级 (PWM\_F IPL) 一位 11-10

此字段用于设置 PWM 故障中断 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.7.3 重新加载 PWM 中断优先级 (PWM\_RL IPL) —位 9-8

此字段用于设置重新加载 PWM 中断 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

### 5.6.7.4 ADC 零交叉中断优先级 (ADC\_ZC IPL) —位 7-6

此字段用于设置 ADC Zero Crossing IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.7.5 ADC B 转换完全中断优先级 (ADCB\_CC IPL) —位 5-4

此字段用于设置 ADC B 转换完整 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.7.6 ADC A 转换完全中断优先级 (ADCA\_CC IPL) —位 3-2

此字段用于设置 ADC A 转换完整 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

### 5.6.7.7 保留—位 1-0

这个位字段是保留的。每个位必须设置为 0。

## 5.6.8 矢量基本地址寄存器 (VBA)

基数+7 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
---------	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

读	0	0															
写			矢量_基础_地址														
调整 <sup>1</sup>	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0

1.56F8033 重置为 0x0000 的值。这对应于重置 0x000000 的地址。56F8023 重置为 0x0080 的值。这对应于重置 0x004000 的地址。

图 5-10 矢量基本地址寄存器 (VBA)

### 5.6.8.1 保留一位 15-14

这个位字段是保留的。每个位必须设置为 0。

### 5.6.8.2 矢量地址总线 (VAB) 位 13-0

此寄存器中的值用作中断向量 VAB 的上 14 位[20:0]。较低的 7 位根据最高优先级的中断确定，然后在将完整的 VAB 呈现给核心之前附加到 VBA 上。

### 5.6.9 快速中断匹配 0 寄存器 (FIM0)

基数+8 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	快速中断 0					
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-11 快速中断匹配 0 寄存器 (FIM0)

### 5.6.9.1 保留一位 15-6

这个位字段是保留的。每个位必须设置为 0。

### 5.6.9.2 快速中断 0 矢量数 (快速中断 0) 一位 5-0

这些值决定了哪个 IRQ 将是快速中断 0。基于快速中断矢量地址寄存器中的值，快速中断矢量直接到服务例程，而无需先转到跳转表。用作快速中断的 IRQ 必须设置为优先级 2。如果快速中断向量被设置为任何其他优先级，则会出现意外结果。在被声明为快速中断之前，快速中断会自动成为最高优先级的 2 级中断，无论其在中断表中的位置如何。快速中断 0 优先于快速中断 1。要确定每个 IRQ 的向量数，请参阅向量表。

### 5.6.10 快速中断 0 矢量地址低寄存器 (FIVAL0)

基础+9 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	快速中断 0 矢量地址低															
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-12 快速中断 0 矢量地址低寄存器 (FIVAL0)

### 5.6.10.1 快速中断 0 矢量地址低 (FIVAL0) 一位 15-0

用于快速中断 0 的向量地址的下 16 位。该寄存器与 FIVAH0 相结合，形成 FIM0 寄存器中定义的快速中断 0 的 21 位向量地址。

### 5.6.11 快速中断 0 矢量地址高寄存器 (FIVAH0)

基数 + \$A	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	快速中断 0 矢量地址高				
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-13 快速中断 0 矢量地址高寄存器 (FIVAH0)

#### 5.6.11.1 保留一位 15-5

这个位字段是保留的。每个位必须设置为 0。

#### 5.6.11.2 快速中断 0 矢量地址高 (FIVAH0) 一位 4-0

用于快速中断 0 的向量地址的上五位。此寄存器与 FIVAL0 相结合，形成 FIM0 寄存器中定义的快速中断 0 的 21 位矢量地址。

### 5.6.12 快速中断 1 匹配寄存器 (FIM1)

基数+\$B	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	快速中断 1					
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-14 快速中断 1 匹配寄存器 (FIM1)

#### 5.6.12.1 保留一位 15-6

这个位字段是保留的。每个位必须设置为 0。

#### 5.6.12.2 快速中断 1 矢量数 (快速中断 1) 一位 5-0

这些值决定了哪个 IRQ 将是快速中断 1。基于快速中断矢量地址寄存器中的值，快速中断矢量直接到服务例程，而无需先转到跳转表。用作快速中断的 IRQ 必须设置为优先级 2。如果快速中断向量被设置为任何其他优先级，则会出现意外结果。快速中断自动成为最高优先级 2 级中断，无论其在被声明为快速中断之前在中断表中的位置如何。快速中断 0 优先于快速中断 1。要确定每个 IRQ 的向量数，请参阅向量表。

### 5.6.13 快速中断 1 矢量地址低寄存器 (FIVAL1)

基数 + \$C	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	快速中断 1 个矢量地址低															

写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-15 快速中断 1 矢量地址低寄存器 (FIVAL1)

### 5.6.13.1 快速中断 1 矢量地址低 (FIVAL1) —位 15–0

用于快速中断 1 的矢量地址的下 16 位。此寄存器与 FIVAH1 相结合，形成 FIM1 寄存器中定义的快速中断 1 的 21 位矢量地址。

### 5.6.14 快速中断 1 矢量地址高 (FIVAH1)

基数 + \$D	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	快速中断 1 个矢量地址高				
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-16 快速中断 1 矢量地址高寄存器 (FIVAH1)

深圳南天星

### 5.6.14.1 保留一位 15-5

这个位字段是保留的。每个位必须设置为 0。

### 5.6.14.2 快速中断 1 矢量地址高 (FIVAH1) 一位 4-0

用于快速中断 1 的矢量地址的上五位。该寄存器与 FIVAL1 相结合，形成 FIM1 寄存器中定义的快速中断 1 的 21 位矢量地址。

## 5.6.15 IRQ 待定寄存器 0 (IRQP0)

基数 + \$E	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	待定[16:2]															1
写																
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-17 IRQ 待定寄存器 0 (IRQP0)

### 5.6.15.1 IRQ 待处理 (待处理) 一位 16-2

这些寄存器位值代表中断向量编号 2 到 16 的待定 IRQ。升序 IRQ 数字对应于升序位位置。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

### 5.6.15.2 保留一位 0

这个位字段是保留的。它必须设置为 1。

## 5.6.16 IRQ 待定注册 1 (IRQP1)

基数 + \$F	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	待定[32:17]															
写																
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-18 IRQ 待定寄存器 1 (IRQP1)

### 5.6.16.1 IRQ 待处理 (待处理) 一位 32-17

这些寄存器位值表示中断向量数字 17 到 32 的待处理 IRQ。升序 IRQ 数字对应于升序位位置。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

### 5.6.17 IRQ 待定寄存器 2 (IRQP2)

基数+10 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	待定[48:33]															
写	-															
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-19 IRQ 待定寄存器 2 (IRQP2)

#### 5.6.17.1 IRQ 待处理 (待处理) — 比特 48-33

此寄存器位值表示中断向量数字 33 至 48 的待处理 IRQ。升序 IRQ 数字对应于升序位位置。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

### 5.6.18 IRQ 待定寄存器 3 (IRQP3)

基数+11 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	待定[63:49]															
写	-															
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-20 IRQ 待注册 3 (IRQP3)

#### 5.6.18.1 IRQ 待处理 (待处理) — 位 63-49

这些寄存器位值代表中断向量数字 49 到 63 的挂起 IRQ。升序 IRQ 数字对应于升序位位置。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

### 5.6.19 中断控制寄存器 (ICTRL)

\$Base + 16 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	INT	IPIC		VAB							INT_ DIS	1	1	1	0	0
写	-															
调整	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0	0

图 5-21 中断控制寄存器 (ICTRL)

注册描述

#### 5.6.19.1 中断 (INT) — 位 15

这只读的位反映了 56800E 内核的中断状态。

- 0 = 没有向 56800E 内核发送中断
- 1 = 中断正在发送到 56800E 内核

### 5.6.19.2 中断优先级 (IPIC) —位 14-13

这些只读的位反映了呈现给 56800E 内核的新中断优先级位的状态。这些位表示新的 IRQ 中断发送到 56800E 核心的当前中断所需的优先级。此字段仅更新 wh56800E 内核跳转到新的中断服务例程。

**注意：** 嵌套中断可能会导致此字段在原始中断服务例程读取之前更新。

- 00 = 所需的嵌套异常优先级为 0、1、2 或 3
- 01 = 必需的嵌套异常优先级为 1、2 或 3
- 10 = 所需的嵌套异常优先级为 2 或 3
- 11 = 必需的嵌套异常优先级为 3

表 5-4 中断优先级编码

IPIC_VALUE[1:0]	当前中断优先级	必需的嵌套异常优先级
00	没有中断或 SWILP	优先事项 0、1、2、3
01	优先级 0	优先事项 1、2、3
10	优先级 1	优先事项 2、3
11	优先级 2 或 3	优先级 3

### 5.6.19.3 矢量数-矢量地址总线 (VAB) -位 12-6

这只读的字段显示上次 IRQ 时使用的矢量地址总线的位[7:1]。在快速中断的情况下，它显示跳转地址的较低地址位。仅当 56800E 核心跳转到新的中断服务例程时，此字段才会更新。

**注意：** 嵌套中断可能会导致此字段在原始中断服务例程读取之前更新。

### 5.6.19.4 中断禁用 (INT\_DIS) —位 5

此位允许禁用所有中断。

- 0 = 正常操作 (默认)
- 1 = 禁用所有中断

### 5.6.19.5 保留一位 4-2

这个位字段是保留的。每个位必须设置为 1。

### 5.6.19.6 保留一位 1-0

这个位字段是保留的。每个位必须设置为 0。

## 5.7 重置

### 5.7.1 将军

表 5-5 重置摘要

调整	优先地位	源	特点
核心重置		RST	从 SIM 卡重置核心

### 5.7.2 重置操作说明

#### 5.7.2.1 重置握手时间

每当 RE 时，ITCN 都会在 VAB 引脚上为 56800E 内核提供重置向量地址 SET 是从 SIM 卡断言。重置矢量将显示，直到 RESET 释放后的第二个上升时钟边缘。一般时间显示在图 5-22。

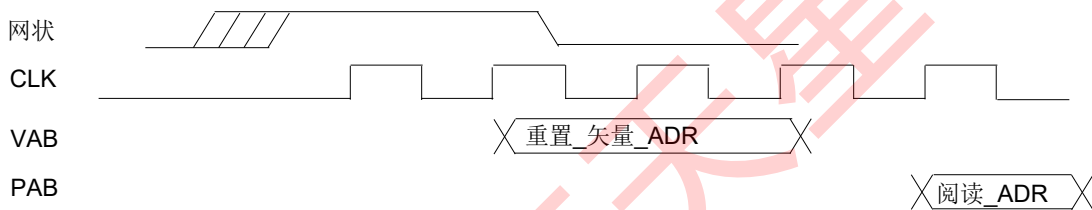


图 5-22 重置界面

#### 5.7.3 重置后的 ITCN

重置后，所有 ITCN 寄存器都处于默认状态。这意味着所有中断都被禁用，但具有固定优先级的核心 IRQ 除外：

- 非法指令
- 软件中断 3
- 硬件堆栈溢出
- 错位的长单词访问
- SW 中断 2 • 软件中断 1
- 软件中断 0
- SW 中断 LP

简单介绍

这些中断以固定的优先级启用。

## 第 6 部分系统集成模块 (SIM)

## 6.1 介绍

SIM 模块是将芯片上系统连接在一起的胶水逻辑的系统包罗万象。它控制重置和时钟的分布，并提供许多控制功能。以下各节将更详细地讨论系统集成模块的功能。

## 6.2 特点

SIM 卡具有以下功能：

- 芯片重置测序
- 核心和外围时钟控制和分布
- 停止/等待模式控制
- 系统状态控制
- 包含芯片 JTAG ID 的寄存器
- 可编程外围设备和 GPIO 连接的控制
- 带有高速 (3X) 选项的 TMR 和 PWM 外围时钟
- 外围设备的省电时钟门控
- 三种电源模式 (运行、等待、停止) 来控制电力利用率
  - 停止模式关闭 56800E 核心、系统时钟和外围时钟
  - 等待模式关闭 56800E 内核和不必要的系统时钟操作— 运行模式支持完整的设备操作
- 控制 56800E 核心 WAIT 和 STOP 指令的启用/禁用功能，具有写保护功能
- 控制具有写保护功能的大型调节器待机模式的启用/禁用功能
- 允许选定的外围设备在停止模式下运行，以生成停止恢复中断
- 可编程外围设备和 GPIO 连接的控制
- 软件芯片重置
- I/O 短地址基位置控制
- 外围保护控制，为安全关键型应用程序提供失控代码保护
- 控制内部时钟源到 CLK0 引脚的输出
- 四个通用软件控制寄存器仅在开机时重置？ 外围设备停止模式时钟控制

## 6.3 注册描述

写入没有关联寄存器的地址是 NOP。从没有关联寄存器的地址读取会返回未知数据。

**表 6-1 SIM 寄存器 (SIM\_BASE = \$00 F100)**

注册缩写	基本地址+	注册名称	部分位置
CTRL	0 美元	控制寄存器	<a href="#">6.3.1</a>
RSTAT	1 美元	重置状态注册	<a href="#">6.3.2</a>

SWC0	2 美元	软件控制寄存器 0	<a href="#">6.3.3</a>
SWC1	3 美元	软件控制寄存器 1	<a href="#">6.3.3</a>
SWC2	4 美元	软件控制寄存器 2	<a href="#">6.3.3</a>
SWC3	5 美元	软件控制寄存器 3	<a href="#">6.3.3</a>
MSHID	6 美元	JTAG ID 最重要的一半	<a href="#">6.3.4</a>
LSHID	7 美元	JTAG ID 的最小部分	<a href="#">6.3.5</a>
PWR	8 美元	电源控制寄存器	<a href="#">6.3.6</a>
		矜持的	
CLKOUT	\$A	CLKO 选择注册	<a href="#">6.3.7</a>
PCR	B 美元	外围时钟速率寄存器	<a href="#">6.3.8</a>
PCE0	\$C	外围时钟启用寄存器 0	<a href="#">6.3.9</a>
PCE1	美元 D	外围时钟启用寄存器 0	<a href="#">6.3.10</a>
SD0	\$E	停止禁用注册 0	<a href="#">6.3.11</a>
SD1	\$F	停止禁用寄存器 1	<a href="#">6.3.12</a>
IOSAHI	10 美元	I/O 短地址位置高寄存器	<a href="#">6.3.13</a>
IOSALO	11 美元	I/O 短地址位置低寄存器	<a href="#">6.3.14</a>
普罗特	12 美元	保护登记册	<a href="#">6.3.15</a>
GPSA0	13 美元	GPIO 外围选择寄存器 0 用于 GPIOA	<a href="#">6.3.16</a>
		矜持的	
GPSB0	15 美元	GPIOB 的 GPIO 外围选择寄存器 0	<a href="#">6.3.17</a>
GPSB1	16 美元	GPIOB 的 GPIO 外围设备选择寄存器 1	<a href="#">6.3.18</a>
		矜持的	
ISS0	18 美元	PWM 的内部源选择寄存器 0	<a href="#">6.3.19</a>
国际空间站 1	19 美元	DAC 的内部来源选择寄存器 1	<a href="#">6.3.20</a>
ISS2	1A 美元	四边形计时器 A 的内部源选择寄存器 2	<a href="#">6.3.21</a>
		矜持的	

添加。 抵消	地址首字母缩 略词		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0 美元	SIM_ CTRL	字母 R	0	0	0	0	0	0	0	0	0	0	一次 EBL	SW RST	停止_禁用		等待_禁用		
		罗马字母的第23个字母																	
1 美元	SIM_ RSTAT	字母 R	0	0	0	0	0	0	0	0	0	0	SWR	COP_ TOR	COP_ LOR	EXTR	波尔	0	0
		罗马字母的第23个字母																	
2 美元	SIM_ SWC0	字母 R	软件控制数据 0																
		罗马字母的第23个字母																	
3 美元	SIM_ SWC1	字母 R	软件控制数据 1																
		罗马字母的第23个字母																	
4 美元	SIM_ SWC2	字母 R	软件控制数据 2																
		罗马																	

		字母 的 第 23 个 字 母																
5 美元	SIM_SWC3	字母 R	软件控制数据 3															
		罗 马 字 母 的 第 23 个 字 母																
6 美元	SIM_MSHID	字母 R	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1	0
		罗 马 字 母 的 第 23 个 字 母																
7 美元	SIM_LSHID	字母 R	1	0	0	0	0	0	0	0	0	0	1	1	1	0	1	
		罗 马 字 母 的 第 23 个 字 母																
8 美元	SIM_PWR	字母 R	0	0	0	0	0	0	0	0	0	0	0	0	0	LRSTDBY		
		罗 马 字 母 的 第 23 个 字 母																

		矜持的																
\$A	SIM_CLKOUT	字母 R	0	0	0	0	0	0					CLK DIS	CLKOSEL				
		罗马字母的第23个字母								PWM3	PWM2	PWM1	PWM0					
B 美元	SIM_PCR	字母 R	0	TMRA_CR	PWM_CR	I2C_CR	0	0	0	0	0	0	0	0	0	0	0	
		罗马字母的第23个字母																
\$C	SIM_PCE0	字母 R					0		0	0	0		0		0		0	
		罗马字母的第23个字母	CMPB	CMPA	DAC1	DAC0		ADC				I2C		QSCI0		QSPI0		PWM
美元 D	SIM_PCE1	字母 R	0	0	0	0	0	0	0	0	0	0						
		罗马字母的第23个字母				PIT0									TA3	TA2	TA1	TA0
\$E	SIM_SD0	字母 R	CMPB_SD	CMPA_SD	DAC1_SD	DAC0_SD	0	ADC_SD	0	0	0	I2C_SD	0	QSCI0_SD	0	QSPI0_SD	0	PWM_SD
		罗马字母																

		的第23个字母																	
\$F	SIM_SD1	字母R	0	0	0	PIT0_SD	0	0	0	0	0	0	0	0	TA3_SD	TA2_SD	TA1_SD	TA0_SD	
		罗马字母的第23个字母																	
10 美元	SIM_IOSAHI	字母R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	伊萨尔[23:22]		
		罗马字母的第23个字母																	
11 美元	SIM_IOSALO	字母R	ISAL[21:6]																
		罗马字母的第23个字母																	
12 美元	SIM_PROT	字母R	0	0	0	0	0	0	0	0	0	0	0	PCEP			GIPSP		
		罗马字母的第23个字母																	
13 美元	SIM_GPSA0	字母R	0	0	0	GPS_A6	GPS_A5		GPS_A4		0	0	0	0	0	0	0	0	

		罗马字母的第23个字母															
		矜持的															
15美元	SIM_GPSB0	字母R	0											0	GPS_B1	0	GPS_B0
		罗马字母的第23个字母		GPS_B6	GPS_B5	GPS_B4	GPS_B3	GPS_B2									
16美元	SIM_GPSB1	字母R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	GPS_B7
		罗马字母的第23个字母															
		矜持的															
18美元	SIM_IPS0	字母R	0	0	IPS0_故障2	0	IPS0_故障1	0	0								
		罗马字母的第23个字母								IPS0_PSRC2	IPS0_PSRC1	IPS0_PSRC0					
19美元	SIM_IPS1	字母R	0	0	0	0	0	0	0	0	0	0	0	0			
		罗马字母															IPS1_DSYNCO

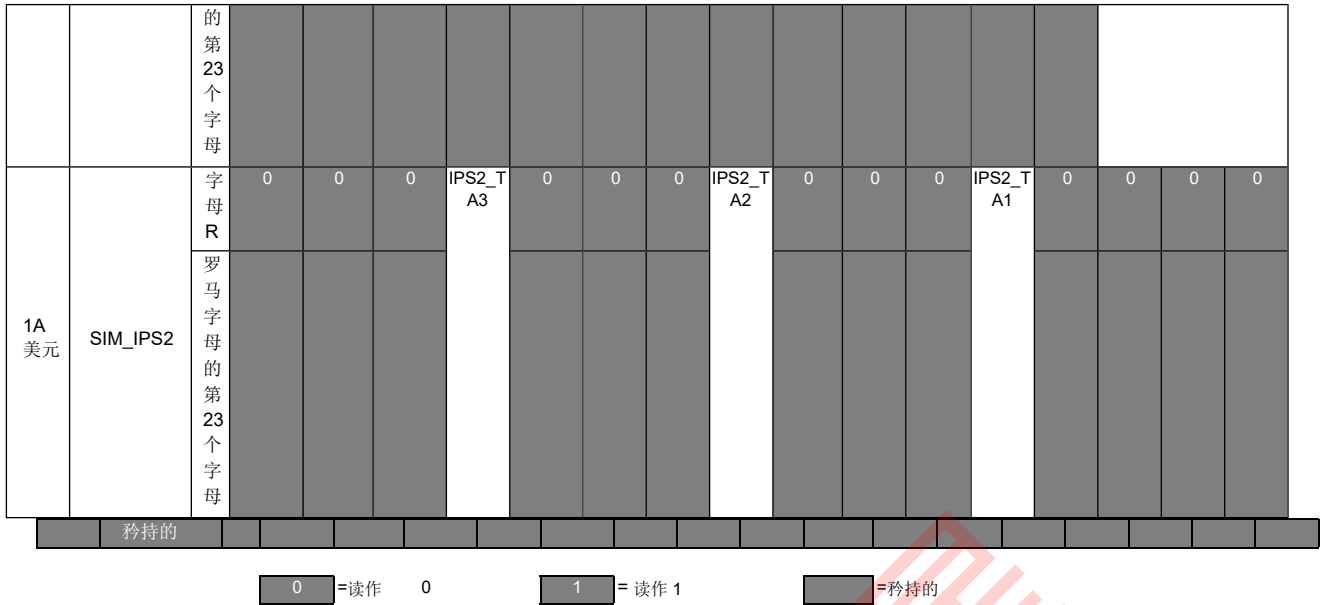


图 6-1 SIM 卡注册地图摘要

### 6.3.1 SIM 控制寄存器 (SIM\_CTRL)

基数 + 0 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	一次 EBL	SW RST	停止_禁用		等待_禁用	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-2 SIM 控制寄存器 (SIM\_CTRL)

#### 6.3.1.1 保留一位 15-6

这个位字段是保留的。每个位必须设置为 0。

#### 6.3.1.2 OnCE 启用 (ONCEEBL) 一位 5

- 0 = 当启用核心 TAP 时，启用 OnCE 时钟到 56800E 核心
- 1 = OnCE 时钟到 56800E 核心始终启用 **注意：** 建议使用默认状态“0”。

#### 6.3.1.3 软件重置 (SWRST) 一位 4

- 在此字段中写入 1 将导致设备重置
- 阅读为零

#### 6.3.1.4 停止禁用 (STOP\_DISABLE) 一位 3-2

- 00 = 当 56800E 内核执行 STOP 指令时，将进入停止模式
- 01 = 56800E STOP 指令不会导致进入停止模式

- 10 = 当 56800E 内核执行 STOP 指令时，将进入停止模式，并且 STOP\_DISABLE 字段受写保护，直到下一次重置
- 11 = 56800E STOP 指令不会导致进入停止模式，在下次重置之前，STOP\_DISABLE 字段受写保护

### 6.3.1.5 等待禁用 (WAIT\_DISABLE) 一位 1-0

- 00 = 当 56800E 核心执行 WAIT 指令时，将进入等待模式
- 01 = 56800E WAIT 指令不会导致进入等待模式
- 10 = 当 56800E 内核执行 WAIT 指令时，将进入等待模式，WAIT\_DISABLE 字段受写保护，直到下一次重置
- 11 = 56800E WAIT 指令不会导致进入等待模式，WAIT\_DISABLE 字段受写保护，直到下一次重置

### 6.3.2 SIM 重置状态寄存器 (SIM\_RSTAT)

此只读寄存器在任何系统重置时都会更新，并指示最近一次重置的原因。它指示是否使用矢量表中的 COP 重置矢量或常规重置矢量（包括开机重置、外部重置、软件重置）。此寄存器在开机重置期间异步重置，随后根据重置输入的优先级同步更新。如果发生多次重置，将只显示最新重置源。如果多个重置源同时断言，将指明优先级最高的来源。从最高到最低的优先级是开机重置、外部重置、COP 引用丢失重置、COP 超时重置和软件重置。开机重置始终在开机重置期间设置；但是，如果外部重置引脚被断言或在开机重置解除后仍然被断言，则将清除开机重置并设置外部重置。

基数+1 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	SWR	COP_TOR	COP_LOR	EXTR	波尔	0	0
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0

图 6-3 SIM 重置状态寄存器 (SIM\_RSTAT)

#### 6.3.2.1 保留一位 15-7

这个位字段是保留的。每个位必须设置为 0。

#### 6.3.2.2 软件重置 (SWR) 一位 6

设置后，此位表示之前的系统重置是软件重置的结果（在 SIM\_CTRL 寄存器中写入 1 到 SWRST 位）。

#### 6.3.2.3 COP 超时重置 (COP\_TOR) 一位 5

设置后，此位表示之前的系统重置是由计算机正常运行 (COP) 模块引起的，该模块发出 COP 超时重置信号。如果在代码开始执行时设置了 COP\_TOR，则将使用向量表中的 COP 重置向量。其他 wIse，使用正常重置向量。

### 6.3.2.4 COP 引用丢失重置 (COP\_LOR) 一位 4

设置时，此位表示之前的系统重置是由计算机正常运行 (COP) 模块引起的，该模块发出 COP 参考时钟复位的丢失信号。如果 COP\_LOR 设置为代码开始执行，则将使用矢量表中的 COP 重置向量。否则，将使用正常重置向量。

### 6.3.2.5 外部重置 (EXTR) 一位 3

设置时，此位表示之前的系统重置是由外部重置引起的。

### 6.3.2.6 开机重置 (POR) 一位 2

此位在开机重置期间设置。

### 6.3.2.7 保留一位 1-0

这个位字段是保留的。每个位必须设置为 0。

## 6.3.3 SIM 软件控制寄存器 (SIM\_SWC0、SIM\_SWC1、SIM\_SWC2 和 SIM\_SWC3)

这些寄存器是通用寄存器。它们仅在开机时重置，因此可以监控软件执行流程。

基础+2 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	软件控制数据 0-3															
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-4 SIM 软件控制寄存器 0 (SIM\_SWC0-3)

### 6.3.3.1 软件控制寄存器 0-3 (FIELD) -位 15-0

此寄存器仅通过开机重置 (POR) 重置。它旨在供软件开发人员使用，以包含不受其他重置源 (外部重置、软件重置和 COP 重置) 影响的数据。

## 6.3.4 JTAG ID (SIM\_MSHID) 最重要的一半

这个只读寄存器显示芯片 JTAG ID 最重要的一半。此寄存器显示为 01F2 美元。

基数+6 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1	0
写																
调整	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1	0

图 6-5 JTAG ID (SIM\_MSHID) 的最重要一半

### 6.3.5 JTAG ID 的最小有效半部分 (SIM\_LSHID)

此只读寄存器显示芯片 JTAG ID 的最不重要的一半。此寄存器为 801D 美元。

基数+7 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	1	0	0	0	0	0	0	0	0	0	0	1	1	1	0	1
写																
调整	1	0	0	0	0	0	0	0	0	0	0	1	1	1	0	1

图 6-6 JTAG ID 的最不重要半部分 (SIM\_LSHID)

### 6.3.6 SIM 电源控制暂存器 (SIM\_PWR)

此寄存器控制大型片上调节器的待机模式。大型片上调节器从 IO 电源中提取核心数字逻辑电源。在 200kHz 的系统总线频率下，大型调节器可能会降低功率待机模式不干扰设备操作，以降低设备功耗。有关使用大型调节器待机的更多信息，请参阅断电模式概述和时钟生成概述。

基数+8 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	0	0	0	LRSTDBY	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-7 SIM 电源控制寄存器 (SIM\_PWR)

#### 6.3.6.1 保留—比特 15-2

这个位字段是保留的。每个位必须设置为 0。

#### 6.3.6.2 大型调节器待机模式[1:0] (LRSTDBY) —位 1-0

- 00 = 大型调节器处于正常模式
- 01 = 大型调节器处于待机（降低功率）模式
- 10 = 大型调节器处于正常模式，LRSTDBY 字段受写保护，直到下一次重置
- 11 = 大型调节器处于待机模式，LRSTDBY 字段受写保护，直到下一次重置

### 6.3.7 时钟输出选择寄存器 (SIM\_CLKOUT)

时钟输出选择寄存器可用于将时钟生成和 SIM 模块内生成的选定时钟源多路复用到混合时钟输出引脚上。所有功能仅用于测试目的。当时钟启用或切换时，可能会产生故障。从时钟源到输出的延迟未指定。输出垫上 CLK0 时钟输出信号的可观察性受相关 IO 单元的频率限制。

GPIOA[3:0] 可以作为 GPIO、PWM 或时钟输出引脚。如果 GPIOA[3:0] 被编程为作为外围输出运行，那么在 PWM 和时钟输出之间做出选择。默认状态是对 GPIOA[3:0] 的外围功能进行编程作为 PWM（由时钟输出选择寄存器的位数[9:6]选择）。

GPIOB4可以作为GPIO，也可以作为其他外围输出，包括时钟输出（CLKO）。如果GPIOB4被编程为作为外围输出运行，并且在SIM\_GPSB0寄存器中选择了CLKO，则位[4:0]决定是否启用或禁用CLKO，以及哪个如果启用了CLKO，则选择时钟源。看见图6-8了解详情。

基数 + \$A	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	PWM ____3	PWM ____2	PWM ____1	PWM ____0	CLK DIS	CLKOSEL				
写																
调整	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0

图 6-8 CLKO 选择寄存器（SIM\_CLKOUT）

### 6.3.7.1 保留一位 15-10

这个位字段是保留的。每个位必须设置为 0。

### 6.3.7.2 PWM3一位 9

- 0 = GPIOA[3]的外围输出函数被定义为 PWM3
- 1 = GPIOA[3]的外围输出功能被定义为松弛振荡器时钟

### 6.3.7.3 PWM2一位 8

- 0 = GPIOA[2]的外围输出函数被定义为 PWM2
- 1 = GPIOA[2]的外围输出函数被定义为系统时钟

### 6.3.7.4 PWM1一位 7

- 0 = GPIOA[1]的外围输出函数被定义为 PWM1
- 1 = GPIOA[1]的外围输出功能被定义为 2X 系统时钟

### 6.3.7.5 PWM0一位 6

- 0 = GPIOA[0]的外围输出函数被定义为 PWM0
- 1 = GPIOA[0]的外围输出功能被定义为 3X 系统时钟

### 6.3.7.6 时钟输出禁用（CLKDIS）一位 5

- 0 = CLKOUT 输出功能已启用，并将输出 CLKOSEL 指示的信号
- 1 = CLKOUT 输出功能被禁用

### 6.3.7.7 时钟选择（CLKOSEL）一位 4-0

CLKOSEL 选择要混合在 CLKO 引脚上的时钟，如下定义。CLKO 输出的内部延迟未指定。当 CLKO 信号频率超过 I/O 单元的额定频率时，输出垫上的信号未定义。CLKO 可能不会当 CLKDIS 和 CLKOSEL 设置更改时，按预期运行。

- 00000 = 连续系统时钟
- 00001 = 连续外围时钟
- 00010 = 3X 系统时钟
- 00100.....11111 = 保留用于工厂测试

### 6.3.8 外围时钟速率寄存器 (SIM\_PCR)

默认情况下，所有外围设备都以系统时钟速率计时，最大为 32MHz。如果选择 PLL 输出时钟作为系统时钟，则选定的外围设备时钟可以选择以 3 倍系统时钟速率计时，最高为 96MHz。如果 PLL 被禁用，3X 系统时钟将不可用。此寄存器用于为支持它的外围设备启用高速时钟。

**注意：** 如果在运行时重新配置外围时钟，操作是不可预测的，因此在重新配置外围时钟之前，应禁用外围设备。

基数+\$B	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	TMRA_CR	PWM_CR	I2C_CR	0	0	0	0	0	0	0	0	0	0	0	0
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-9 外围时钟速率寄存器 (SIM\_PCR)

#### 6.3.8.1 保留—第 15 位

这个位字段是保留的。它必须设置为 0。

#### 6.3.8.2 四计时器 A 时钟速率 (TMRA\_CR) —位 14

此位选择四计时器 A 模块的时钟速度。

- 0 = 四倍计时器 时钟速率等于系统时钟速率，最大 32MHz (默认)
- 1 = 四计时器 A 时钟速率等于 3X 系统时钟速率，最大为 96MHz

#### 6.3.8.3 脉冲宽度调制器时钟速率 (PWM\_CR) —位 13

此位选择 PWM 模块的时钟速度。

- 0 = PWM 模块时钟速率等于系统时钟速率，最大 32MHz (默认)
- 1 = PWM 模块时钟速率等于 3 倍系统时钟速率，最高可达 96MHz

#### 6.3.8.4 集成电路运行时钟速率 (I2C\_CR) —位 12

这个位为 I 选择时钟速度 <sup>2</sup>C 运行时钟。

- 0 = 我 <sup>2</sup>C 模块运行时钟速率等于系统时钟速率，最高可达 32MHz (默认)
- 1 = 我 <sup>2</sup>C 模块运行时钟速率等于 3X 系统时钟速率，最大 96MHz

### 6.3.8.5 保留一位 11-0

这个位字段是保留的。每个位必须设置为 0。

## 6.3.9 外围时钟启用寄存器 0 (SIM\_PCE0)

外围时钟启用寄存器启用或禁用外围设备的时钟，作为省电功能。通过仅启用正在使用的外围时钟，可以显著节省电力。当外围设备的时钟被禁用时，该外围设备处于停止模式。访问已禁用时钟的模块将不起作用。当时钟关闭时，相应的外围设备本身应该被禁用。IPBus 写入是不可能的。

设置 PCE 位并不能保证外围设备的时钟正在运行。启用的外围设备时钟仍将在停止模式下被禁用，除非外围设备的停止在 SD 中禁用控制 *第十四* 个英文字母寄存器设置为 1。

基数 + \$C	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读					0		0	0	0		0		0		0	
写	CMPB	CMPA	DAC1	DAC0		ADC				I2C		QSCI0		QSPI0		PWM
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-10 外围时钟启用寄存器 0 (SIM\_PCE0)

### 6.3.9.1 比较器 B 时钟启用 (CMPB) 一位 15

- 0 = 时钟未提供给比较器 B 模块 (比较器 B 模块已禁用)
- 1 = 时钟已启用比较器 B 模块

### 6.3.9.2 比较器 A 时钟启用 (CMPA) 一位 14

- 0 = 时钟未提供给比较器 A 模块 (比较器 A 模块已禁用)
- 1 = 时钟已启用比较器 A 模块

### 6.3.9.3 数字到模拟时钟启用 1 (DAC1) 一位 13

- 0 = 时钟未提供给 DAC1 模块 (DAC1 模块已禁用)
- 1 = 时钟已启用 DAC1 模块

### 6.3.9.4 数字到模拟时钟启用 0 (DAC0) 一位 12

- 0 = 时钟未提供给 DAC0 模块 (DAC0 模块已禁用)
- 1 = 时钟已启用 DAC0 模块

### 6.3.9.5 保留一位 11

这个位字段是保留的。它必须设置为 0。

### 6.3.9.6 模数转换器时钟启用 (ADC) 一位 10

- 0 = 时钟未提供给 ADC 模块 (ADC 模块已禁用)
- 1 = 时钟已启用 ADC 模块

### 6.3.9.7 保留一位 9-7

这个位字段是保留的。每个位必须设置为 0。

### 6.3.9.8 集成电路 I2C 时钟启用 (I2C) 一位 6

- 0 = 时钟没有提供给 I2C 模块 (I2C 模块已禁用)
- 1 = 时钟已启用 I2C 模块

### 6.3.9.9 保留一位 5

这个位字段是保留的。它必须设置为 0。

### 6.3.9.10 QSCI 0 时钟启用 (QSCI0) 一位 4

- 0 = 时钟未提供给 QSCI0 模块 (QSCI0 模块已禁用)
- 1 = 时钟已启用 QSCI0 模块

### 6.3.9.11 保留一位 3

这个位字段是保留的。它必须设置为 0。

### 6.3.9.12 QSPI 0 时钟启用 (QSPI0) 一位 2

- 0 = 未向 QSPI0 模块提供时钟 (QSPI0 模块已禁用)
- 1 = 时钟已启用 QSPI0 模块

### 6.3.9.13 保留一位 1

这个位字段是保留的。它必须设置为 0。

### 6.3.9.14 PWM 时钟启用 (PWM) 一位 0

- 0 = 时钟未提供给 PWM 模块 (PWM 模块已禁用)
- 1 = 时钟已启用 PWM 模块

## 6.3.10 外围时钟启用寄存器 1 (SIM\_PCE1)

看见第 6.3.9 节有关外围时钟启用寄存器的一般信息。

基数 + \$D	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0		0	0	0	0	0	0	0	0				
写				PITO									TA3	TA2	TA <sub>1</sub>	TA0
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-11 外围时钟启用寄存器 1 (SIM\_PCE1)

### 6.3.10.1 保留一位 15 - 13

这个位字段是保留的。每个位必须设置为 0。

### 6.3.10.2 可编程间隔计时器 0 时钟启用 (PIT0) 一位 12

- 0 = 时钟未提供给 PIT0 模块 (PIT0 模块已禁用)
- 1 = 时钟已启用 PIT0 模块

### 6.3.10.3 保留-位 11-4

这个位字段是保留的。每个位必须设置为 0。

### 6.3.10.4 四定时器 A, 通道 3 时钟启用 (TA3) 一位 3

- 0 = 计时器 A3 模块未提供时钟 (计时器 A3 模块已禁用)
- 1 = 时钟已启用计时器 A3 模块

### 6.3.10.5 四定时器 A, 通道 2 时钟启用 (TA2) 一位 2

- 0 = 计时器 A2 模块未提供时钟 (计时器 A2 模块已禁用)
- 1 = 时钟已启用计时器 A2 模块

### 6.3.10.6 四计时器 A, 通道 1 时钟启用 (TA1) 一位 1

- 0 = 计时器 A1 模块未提供时钟 (计时器 A1 模块已禁用)
- 1 = 时钟已启用计时器 A1 模块

### 6.3.10.7 四定时器 A, 通道 0 时钟启用 (TA0) 一位 0

- 0 = 计时器 A0 模块未提供时钟 (计时器 A0 模块已禁用)
- 1 = 时钟已启用计时器 A0 模块

## 6.3.11 停止禁用寄存器 0 (SD0)

默认情况下, 外围时钟在停止模式下被禁用, 以最大限度地节省电力。此寄存器将允许单个外围设备在停止模式下运行。由于断言中断会导致系统返回运行模式, 因此此功能是提供, 以便选定的外围设备可以在停止模式下运行, 以生成唤醒中断。

对于有电源意识的应用程序, 建议只配置一组最低限度的外围设备, 以便在停止模式下保持运行。

在进入停止模式之前, 外围设备应置于非操作 (禁用) 配置, 除非其相应的停止禁用控制设置为 1。参考 **56F802X** 和 **56F803X** 外围参考手册了解更多详情。不能对禁用时钟的模块进行读取和写入。

基数 + \$E	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读					0		0	0	0		0		0		0	
写	CMPB_ SD	CMPA_ SD	DAC1_ SD	DAC0_ SD		ADC_ SD				I2C_S D		QSCI0_ SD		QSPI0_ SD		PWM_ SD

调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
----	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

图 6-12 停止禁用寄存器 0 (SD0)

### 6.3.11.1 比较器 B 时钟停止禁用 (CMPB\_SD) 一位 15

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.2 比较器 A 时钟停止禁用 (CMPA\_SD) 一位 14

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.3 数字到模拟转换器 0 时钟停止禁用 (DAC1\_SD) 一位 13

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.4 数字到模拟转换器 0 时钟停止禁用 (DAC0\_SD) 一位 12

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.5 保留一位 11

这个位字段是保留的。它必须设置为 0。

### 6.3.11.6 模拟数字转换器时钟停止禁用 (ADC\_SD) 一位 10

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.7 保留一位 9-7

这个位字段是保留的。每个位必须设置为 0。

### 6.3.11.8 集成电路时钟停止禁用 (I2C\_SD) 一位 6

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.9 保留一位 5

这个位字段是保留的。它必须设置为 0。

### 6.3.11.10 QSCI0 时钟停止禁用 (QSCI0\_SD) 一位 4

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.11 保留一位 3

这个位字段是保留的。它必须设置为 0。

### 6.3.11.12 QSPI0 时钟停止禁用 (QSPI0\_SD) 一位 2

每个位控制指示外围设备的时钟。

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.11.13 保留一位 1

这个位字段是保留的。它必须设置为 0。

### 6.3.11.14 PWM 时钟停止禁用 (PWM\_SD) 一位 0

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE0 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

## 6.3.12 停止禁用寄存器 1 (SD1)

看见第 6.3.11 节有关停止禁用寄存器的一般信息。

基数 + \$F	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	PIT0_ SD	0	0	0	0	0	0	0	0	TA3_ SD	TA2_ SD	TA1_ SD	TA0_ SD
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-13 停止禁用寄存器 1 (SD1)

### 6.3.12.1 保留一位 15-13

这个位字段是保留的。每个位必须设置为 0。

### 6.3.12.2 可编程间隔计时器 0 时钟停止禁用 (PIT0\_SD) 一位 12

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE1 寄存器中启用此外围设备的时钟，则在停止模式下启用时钟

### 6.3.12.3 保留一位 11-4

这个位字段是保留的。每个位必须设置为 0。

### 6.3.12.4 四定时器 A，通道 3 时钟停止禁用 (TA3\_SD) 一位 3

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE1 寄存器中启用此外围设备的时钟，则在停止模式下启用时钟

### 6.3.12.5 四计时器 A，通道 2 时钟停止禁用（TA2\_SD）一位 2

- 0 = 时钟在停止模式下被禁用

深圳南天星

- 1 = 如果在 SIM\_PCE1 寄存器中启用了此外围设备的时钟，则在停止模式下启用时钟

### 6.3.12.6 四计时器 A，通道 1 时钟停止禁用 (TA1\_SD) 一位 1

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE1 寄存器中启用此外围设备的时钟，则在停止模式下启用时钟

### 6.3.12.7 四计时器 A，通道 0 时钟停止禁用 (TA0\_SD) 一位 0

- 0 = 时钟在停止模式下被禁用
- 1 = 如果在 SIM\_PCE1 寄存器中启用此外围设备的时钟，则在停止模式下启用时钟

### 6.3.13 I/O 短地址位置寄存器高 (SIM\_IOSAHI)

在 I/O 短地址模式下，该指令仅指定有效地址的 6 个 LSB；上 18 位被“硬编码”到特定内存区域。该方案允许通过单个单词指令高效访问外围空间中的 64 个位置区域。短地址位置寄存器指定上 18 位的 I/O 地址，这些地址是“硬编码的”。这些寄存器允许使用 I/O 短地址模式访问外围设备，无论外围设备的物理位置如何，如图所示图 6-14。

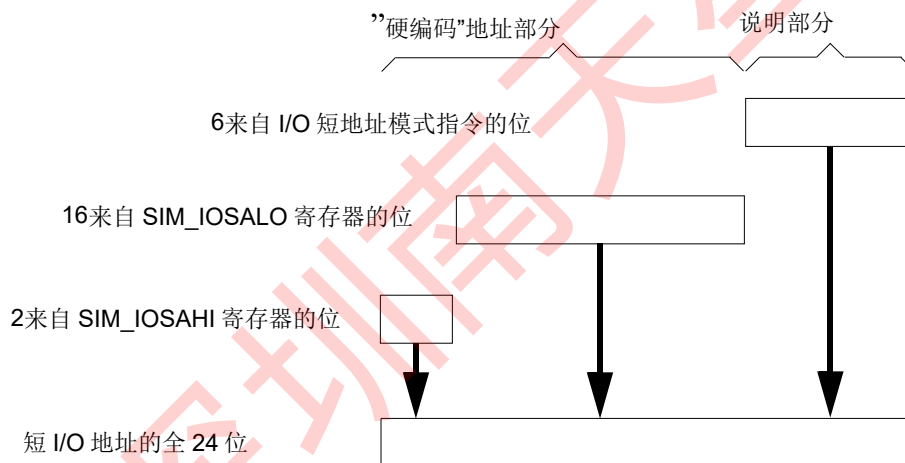


图 6-14 I/O 短地址确定

使用此寄存器集，软件可以将 SIM\_IOSAHI 和 SIM\_IOSALO 寄存器设置为指向其外围寄存器，然后使用 I/O 短寻址模式访问它们。

**注意：** 此寄存器集的默认值指向 EOnCE 寄存器。

**注意：** 设置此寄存器集和使用新值的短 I/O 寻址之间的管道延迟是五个指令周期。

基数+10 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	0	0	0	伊萨尔 [23:22]	
写																

调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
----	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

图 6-15 I/O 短地址位置高寄存器 (SIM\_IOSAHI)

### 6.3.13.1 保留一位 15—2

这个位字段是保留的。每个位必须设置为 0。

### 6.3.13.2 输入/输出短地址位置 (ISAL[23:22]) -位 1-0

此字段表示“硬编码”I/O 短地址的上两个地址位。

## 6.3.14 I/O 短地址位置寄存器低 (SIM\_IOSALO)

看见第 6.3.13 节有关 I/O 短地址位置寄存器的一般信息。

基数+11 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	ISAL[21:6]															
写	ISAL[21:6]															
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 6-16 I/O 短地址位置低寄存器 (SIM\_IOSALO)

### 6.3.14.1 输入/输出短地址位置 (ISAL[21:6]) 一位 15—0

此字段表示“硬编码”I/O 短地址的下 16 个地址位。

## 6.3.15 保护寄存器 (SIM\_PROT)

此寄存器为安全关键型应用程序的选定控制字段提供写入保护。主要目的是防止由于代码失控开始和 COP 监督机构重置之间无意中修改这些字段而导致的不安全条件。GPIO 和内部外围选择保护 (GIPSP) 字段保护 SIM 和 GPIO 模块中的寄存器内容，这些模块控制外围信号混合和 GPIO 配置。外围时钟启用保护 (PCEP) 字段保护 SIM 寄存器的内容，包含外围时钟控制。一些外围设备提供了额外的安全功能。参考 56F802X 和 56F803X 外围参考手册了解详情。

提供了灵活性，以便写保护控制值本身可以选择性地锁定（受写保护）。此寄存器中的保护控件有两个位值，这些值决定了控件的设置以及该值是否被锁定。同时 E 保护控件保持解锁状态，软件可以禁用和重新启用保护。一旦保护控件被锁定，其值只能通过芯片重置来更改，从而恢复其默认的非锁定值。

基数+12 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	0	PCEP		GIPSP	
写													PCEP		GIPSP	
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-17 保护寄存器 (SIM\_PROT)

### 6.3.15.1 保留一位 15-4

这个位字段是保留的。每个位必须设置为 0。

### 6.3.15.2 外围时钟启用保护 (PCEP) 一位 3-2

这些位实现了 PCE 中所有字段的写保护 *第十四个英文字母*, SD *第十四个英文字母*, 以及 SIM 模块中的 PCR 寄存器。

- 00 = 写保护关闭 (默认)
- 01 = 写保护
- 10 = 写入保护关闭并锁定, 直到芯片重置
- 11 = 写保护并锁定, 直到芯片重置

### 6.3.15.3 GPIO 和内部外围选择保护 (GIPSP) 一位 1-0

这些位可实现 GPS 的写保护 *第十四个英文字母*和 IPS *第十四个英文字母*在 SIM 模块中寄存器和写入保护所有 GPIO *英语字母中的第二十四字母*\_PEREN, GPIO *英语字母中的第二十四字母*\_PPOUTM 和 GPIO *英语字母中的第二十四字母*\_DRIVE 在 GPIO 模块中寄存器。

- 00 = 写保护关闭 (默认)
- 01 = 写保护
- 10 = 写入保护关闭并锁定, 直到芯片重置
- 11 = 写保护并锁定, 直到芯片重置

**注意:** CLKOUT 寄存器中的 PWM 字段也受 GIPSP 保护。它们仅用于内部测试。

### 6.3.16 适用于 GPIOA 的 SIM GPIO 外围选择寄存器 0 (SIM\_GPSA0)

大多数 I/O 引脚都有相关的 GPIO 功能。除了 GPIO 功能外, I/O 还可以配置为几个外围功能之一。GPIO *英语字母中的第二十四字母* GPIO 模块中的 \_PEREN 寄存器控制 I/O 引脚的外围或 GPIO 控制之间的选择。当 GPIO 时选择 GPIO 功能 *英语字母中的第二十四字母* I/O 的 \_PEREN 位为 0。当 GPIO *英语字母中的第二十四字母*\_GPIO 的 PEREN 位是 1, GPS 中的字段 *第十四个英文字母*寄存器选择哪个外围功能可以控制 I/O。图 6-18 说明当 I/O 具有两个外围功能时, I/O 引脚的输出路径。外围功能输入需要类似的混合, 才能从正确的 sel 接收输入 Ected I/O 引脚。

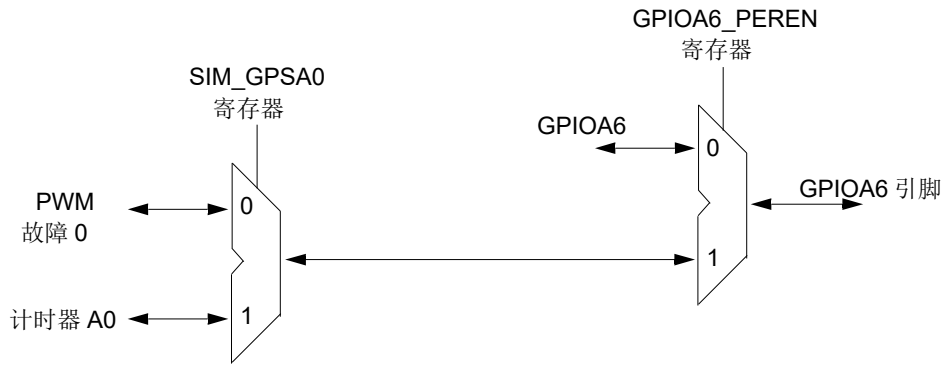


图 6-18 使用 SIM\_GPS 对信号源的总体控制  $Nn$  控制

在某些情况下，用户可以在几个 I/O 之间选择外围功能，每个 I/O 都可以选择编程以控制特定的外围功能。如果用户希望使用该功能，则必须仅配置其中一个 I/O 来控制该外围功能。如果多个 I/O 被配置为控制外围功能，外围输出信号将扇出到每个 I/O，但外围输入信号将是所有 I/O 信号的逻辑 OR 和 AND。

I/O 混合的完整列表在表 2-3。

全球定位系统第十四个英文字母在正常操作期间可以更改设置，但必须在一个功能被禁用和另一个功能被启用之间插入延迟。

**注意：** 重置后，除 JTAG 引脚和 RESET 引脚外，所有 I/O 引脚都是  $\overline{\text{GPIO}}$ 。

基础+13 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0						0	0	0	0	0	0	0	0
写				GPS_A6	GPS_A5		GPS_A4									
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-19 GPIO 外围设备选择寄存器 0 用于 GPIOA (SIM\_GPS\_A0)

### 6.3.16.1 保留一位 15-13

这个位字段是保留的。每个位必须设置为 0。

### 6.3.16.2 配置 GPIOA6 (GPS\_A6) 一位 12

此字段选择 GPIOA6 的备用功能。

- 0 = FAULT0 - PWM FAULT0 输入 (默认)
- 1 = TA0 - 计时器 A0

### 6.3.16.3 配置 GPIOA5 (GPS\_A5) 一位 11-10

此字段选择 GPIOA5 的备用功能。

- 00 = PWM5 - PWM5 (默认)
- 01 = FAULT2 - PWM FAULT2 输入
- 10 = TA3 - 计时器 A3
- 11 = 保留

### 6.3.16.4 配置 GPIOA4 (GPS\_A4) 一位 9-8

此字段选择 GPIOA4 的替代功能。

- 00 = PWM4 - PWM4 (默认)
- 01 = FAULT1 - PWM FAULT1 输入
- 10 = TA2 - 计时器 A2
- 11 = 保留

### 6.3.16.5 保留-位 7-0

这个位字段是保留的。每个位必须设置为 0。

## 6.3.17 适用于 GPIOB 的 SIM GPIO 外围设备选择寄存器 0 (SIM\_GPSB0)

看见第 6.3.16 节有关 GPIO 外围选择寄存器的一般信息。

基本+15 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0											0		GPS_B 1	0	GPS_B 0
写		GPS_B6		GPS_B5		GPS_B4		GPS_B3		GPS_B2						
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-20 GPIO 外围设备选择寄存器 0 用于 GPIOB (SIM\_GPSB0)

### 6.3.17.1 保留一位 15

这个位字段是保留的。它必须设置为 0。

### 6.3.17.2 配置 GPIOB6 (GPS\_B6) 一位 14-13

此字段为 GPIOB6 选择备用功能。

- 00 = RXD0 - QSCI0 接收数据 (默认)
- 01 = SDA - I2C 串行数据
- 10 = CLKIN - 外部时钟输入
- 11 = 保留

### 6.3.17.3 配置 GPIOB5 (GPS\_B5) 一位 12-11

此字段选择 GPIOB5 的备用功能。

- 00 = TA1 - 计时器 A1 (默认)
- 01 = FAULT3 - PWM FAULT3 输入
- 10 = CLKIN - 外部时钟输入
- 11 = 保留

### 6.3.17.4 配置 GPIOB4 (GPS\_B4) 一位 10-8

此字段选择 GPIOB4 的替代功能。

- 000 = TA0 - 计时器 A0 (默认)
- 001 = CLKO - 时钟输出
- 010 = 保留
- 011 = TB0 - 计时器 B0
- 100 = PSRC2 - PWM4 / PWM5 对外部源
- 11x = 保留 • 1x1 = 保留

### 6.3.17.5 配置 GPIOB3 (GPS\_B3) 一位 7-6

此字段选择 GPIOB3 的替代功能。

- 00 = MOSI0 - QSPI0 Master Out/Slave In (默认)
- 01 = TA3 - 计时器 A3
- 10 = PSRC1 - PWM2 / PWM3 对外部源
- 11 = 保留

### 6.3.17.6 配置 GPIOB2 (GPS\_B2) 一位 5-4

此字段选择 GPIOB2 的备用功能。

- 00 = MISO0 QSPI0 Master In/Slave Out (默认)
- 01 = TA2 - 计时器 A2
- 10 = PSRC0 - PWM0 / PWM1 对外部源
- 11 = 保留

### 6.3.17.7 保留一位 3

这个位字段是保留的。它必须设置为 0。

•

### 6.3.17.8 配置 GPIOB1 (GPS\_B1) 一位 2

此字段选择 GPIOB1 的替代功能。

- 0 =  $\overline{SS0}$  - QSPI0 从属选择 (默认) 1 = SDA - I2C 串行数据

### 6.3.17.9 保留一位 1

这个位字段是保留的。它必须设置为 0。

### 6.3.17.10 配置 GPIOB0 (GPS\_B0) 一位 0

此字段选择 GPIOB0 的替代函数。

- 0 = SCLK0 - QSPI0 串行时钟 (默认)
- 1 = SCL - I<sup>2</sup>C 串行时钟

## 6.3.18 适用于 GPIOB 的 SIM GPIO 外围设备选择寄存器 1 (SIM\_GPSB1)

看见第 6.3.16 节有关 GPIO 外围选择寄存器的一般信息。

基数+16 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
读	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	GPS_B7
写																	
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-21 GPIO 外围设备选择寄存器 1 用于 GPIOB (SIM\_GPSB1)

### 6.3.18.1 保留一位 15-1

这个位字段是保留的。每个位必须设置为 0。

### 6.3.18.2 配置 GPIOB7 (GPS\_B7) 一位 0

此字段选择 GPIOB7 的替代功能。

- 0 = TXD0 - QSCI0 传输数据 (默认)
- 1 = SCL - I<sup>2</sup>C 串行时钟

## 6.3.19 脉冲宽度调制器的内部外围源选择寄存器 0 (SIM\_IPS0)

外围设备的内部集成为外围设备提供了输入信号源选择，其中外围设备的输入信号可以从多个源之一馈入。这些寄存器按外围类型组织，并为 e 提供选择列表非常外围的输入信号，具有多个替代源，以指示选择了哪个源。

如果其中一个替代来源是 GPIO，则这些寄存器中的设置必须与 GPS 中的设置保持一致。第十四个英文字母和 GPIO 英语字母中的第二十四字母 PEREN 寄存器。具体来说，当 IPS 第十四个英文字母字段配置为选择一个 I/O 引脚作为源，然后选择 GPS 第十四个英文字母寄存器设置必须仅配置一个 I/O 引脚来提供此外围输入功能。此外，GPIO 英语字母中的第二十四字母该 I/O 引脚的 PEREN 位必须设置为 1，以启用 I/O 的外围控制。

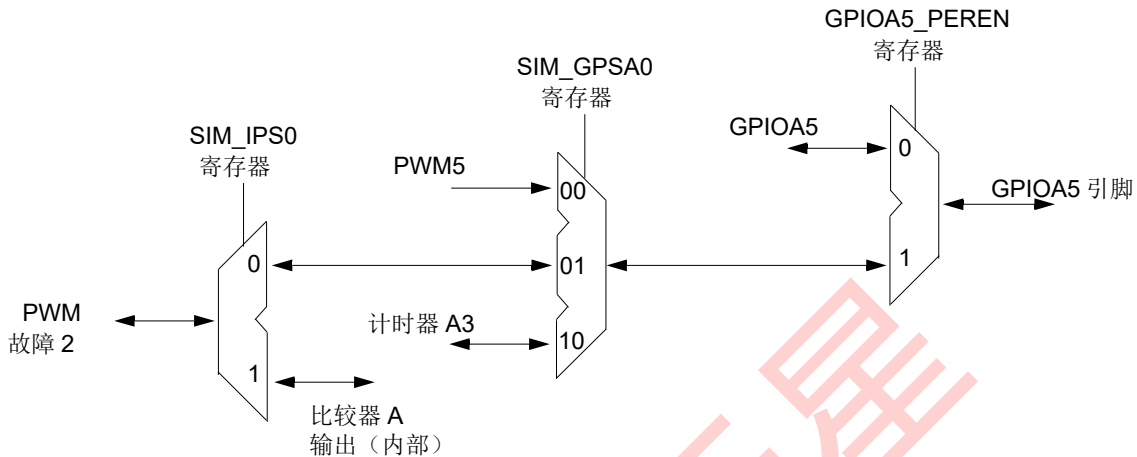


图 6-22 使用 SIM\_IPS 对信号源进行总体控制 第十四个英文字母控制

IPS 第十四个英文字母当受影响的外围设备处于启用（操作）配置时，不应更改设置。看到 56F802X 和 56F803X 外围参考手册了解详情。

基础+18 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	IPS0_故障 2	0	IPS0_故障 1	0	0	IPS0_PSRC2			IPS0_PSRC1			IPS0_PSRC0		
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-23 PWM 的内部外围源选择寄存器 (SIM\_IPS0)

### 6.3.19.1 保留一位 15-14

这个位字段是保留的。每个位必须设置为 0。

### 6.3.19.2 为 FAULT2 (IPS0\_FAULT2) 选择外围输入源一位 13

此字段选择备用输入源信号来输入 PWM 输入 FAULT2。

- 0 = I/O 引脚（外部）-使用 PWM FAULT2 输入引脚（默认）
- 1 = CMPBO（内部）-使用比较器 B 输出
-

### 6.3.19.3 保留一位 12

这个位字段是保留的。它必须设置为 0。

### 6.3.19.4 为 FAULT1 选择外围输入源 (IPS0\_FAULT1) 一位 11

此字段选择备用输入源信号来馈送 PWM 输入 FAULT1。

- 0 = I/O 引脚（外部）-使用 PWM FAULT2 输入引脚（默认）
- 1 = CMPAO（内部）-使用比较器 A 输出

### 6.3.19.5 保留一位 10-9

这个位字段是保留的。每个位必须设置为 0。

### 6.3.19.6 为 PWM4/PWM5 对源选择外围输入源 (IPS0\_PSRC2) 一位 8-6

此字段选择备用输入源信号，将 PWM 输入 PSRC2 作为 PWM4/PWM5 对源。

- 000 = 保留（默认）
- 001 = TA3（内部）-使用计时器 A3 输出作为 PWM 源
- 010 = ADC SAMPLE2（内部）-使用 ADC SAMPLE2 结果作为 PWM 源
  - 如果 SAMPLE2 中的 ADC 转换结果大于编程到高极限寄存器 HLMT2 的值，则 PWM4 设置为 0，PWM5 设置为 1
  - 如果 SAMPLE2 中的 ADC 转换结果小于编程到低限寄存器 LLMT2 的值，则 PWM4 设置为 1，PWM5 设置为 0
- 011 = CMPAO（内部）-使用比较器 A 输出作为 PWM 源
- 100 = CMPBO（内部）-使用比较器 B 输出作为 PWM 源
- 11x = 保留
- 1x1 = 保留

### 6.3.19.7 为 PWM2/PWM3 对源选择外围输入源 (IPS0\_PSRC1) 一位 5-3

此字段选择备用输入源信号，将 PWM 输入 PSRC1 作为 PWM2/PWM3 对源。

- 000 = I/O 引脚（外部）-使用 PSRC1 输入引脚作为 PWM 源（默认）
- 001 = TA2（内部）-使用计时器 A2 输出作为 PWM 源
- 010 = ADC SAMPLE1（内部）-使用 ADC SAMPLE1 结果作为 PWM 源
  - 如果 SAMPLE1 中的 ADC 转换结果大于编程到高极限寄存器 HLMT1 中的值，则 PWM2 设置为 0，PWM3 设置为 1
  - 如果 SAMPLE1 中的 ADC 转换结果小于编程到低限寄存器 LLMT1 的值，则 PWM2 设置为 1，PWM3 设置为 0
- 011 = CMPAO（内部）-使用比较器 A 输出作为 PWM 源

- 100 = CMPBO (内部) -使用比较器 B 输出作为 PWM 源
- 11x = 保留
- 1x1 = 保留

### 6.3.19.8 为 PWM0/PWM1 对源 (IPS0\_PSRC0) 选择外围输入源—位 2-0

此字段选择备用输入源信号，将 PWM 输入 PSRC0 作为 PWM0/PWM1 对源。

- 000 = I/O 引脚 (外部) -使用 PSRC0 输入引脚作为 PWM 源 (默认)
- 001 = TA0 (内部) -使用计时器 A0 输出作为 PWM 源
- 010 = ADC SAMPLE0 (内部) -使用 ADC SAMPLE0 结果作为 PWM 源  
—如果 SAMPLE0 中的 ADC 转换结果大于编程到高限寄存器 HLMT0 的值，则 PWM0 设置为 0，PWM1 设置为 1  
—如果 SAMPLE0 中的 ADC 转换结果小于编程到低限寄存器 LLMT0 的值，则 PWM0 设置为 1，PWM1 设置为 0
- 011 = CMPAO (内部) -使用比较器 A 输出作为 PWM 源
- 100 = CMPBO (内部) -使用比较器 B 输出作为 PWM 源
- 11x = 保留
- 1x1 = 保留

### 6.3.20 数字到模拟转换器的内部外围源选择寄存器 1 (SIM\_IPS1)

看见第 6.3.19 节有关内部外围源选择寄存器的一般信息。

基数+19 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	IPS1_DSINC1			0	IPS1_DSINC0		
写										IPS1_DSINC1				IPS1_DSINC0		
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-24 DAC 的内部外围源选择寄存器 (SIM\_IPS1)

#### 6.3.20.1 保留—位 15–7

这个位字段是保留的。每个位必须设置为 0。

#### 6.3.20.2 选择将 SYNC 输入到 DAC 1 的外围输入源 (ISS1\_DSINC1) -位 6-4

此字段选择备用输入源信号以输入 DAC1 SYNC 输入。

- 000 = PIT0 (内部) —使用可编程间隔计时器 0 输出作为 DAC SYNC 输入 (默认)
- 001 = 保留
-

- 010 = 保留
- 011 = PWM SYNC (内部) -使用 PWM 重新加载同步信号作为 DAC SYNC 输入
- 100 = TA0 (内部) -使用计时器 A0 输出作为 DAC SYNC 输入 101 = TA1 (内部) -使用计时器 A1 输出作为 DAC SYNC 输入
- 11x = 保留

### 6.3.20.3 选择外围输入源，将同步输入到 DAC 0 (ISS1\_DSINC0) 一位 2-0

此字段选择备用输入源信号来输入 DAC0 SYNC 输入。

- 000 = PIT0 (内部) -使用可编程间隔计时器 0 输出作为 DAC SYNC 输入 (默认)
- 001 = 保留
- 010 = 保留
- 011 = PWM SYNC (内部) -使用 PWM 重新加载同步信号作为 DAC SYNC 输入
- 100 = TA0 (内部) -使用计时器 A0 输出作为 DAC SYNC 输入
- 101 = TA1 (内部) -使用计时器 A1 输出作为 DAC SYNC 输入
- 11x = 保留

### 6.3.21 四计时器 A 的内部外围源选择寄存器 2 (SIM\_IPS2)

看见第 6.3.19 节有关内部外围源选择寄存器的一般信息。

基数 + 1A 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	IPS2_TA3	0	0	0	IPS2_TA2	0	0	0	IPS2_TA1	0	0	0	0
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-25 TMRA 的内部外围源选择寄存器 (SIM\_IPS2)

#### 6.3.21.1 保留一位 15-13

这个位字段是保留的。每个位必须设置为 0。

#### 6.3.21.2 为 TA3 选择外围输入源 (IPS2\_TA3) 一位 12

此字段选择备用输入源信号，以输入四计时器 A，输入 3。

- 0 = I/O 引脚 (外部) -使用计时器 A3 输入/输出引脚
- 1 = PWM SYNC (内部) -使用 PWM 重新加载同步信号

#### 6.3.21.3 保留一位 11-9

这个位字段是保留的。每个位必须设置为 0。

#### 6.3.21.4 为 TA2 选择输入源 (ISS2\_TA2) 一位 8

此字段选择备用输入源信号，以输入四计时器 A，输入 2。

- 0 = I/O 引脚（外部）-使用计时器 A2 输入/输出引脚
- 1 = CMPBO（内部）-使用比较器 B 输出

深圳南天星

### 6.3.21.5 保留一位 7-5

这个位字段是保留的。每个位必须设置为 0。

### 6.3.21.6 为 TA1 选择外围输入源 (IPS2\_TA1) 一位 4

此字段选择备用输入源信号，以输入四计时器 A，输入 1。

- 0 = I/O 引脚（外部）-使用计时器 A1 输入/输出引脚
- 1 = CMPAO（内部）-使用比较器 A 输出

### 6.3.21.7 保留一位 3-0

这个位字段是保留的。每个位必须设置为 0。

为了使计时器 A 检测 PWM SYNC 信号，PWM 模块和计时器 A 模块的时钟速率必须相同，在系统时钟速率或 3X 系统时钟速率下。

## 6.4 时钟生成概述

SIM 使用 OCCS 模块中最大 64MHz 的主时钟（2X 系统时钟）为外围设备、核心和内存产生最大 32MHz 的系统时钟。它将主时钟除以二，并用适当的电源模式和时钟门控件进行门控。来自 OCCS 的 3X 系统高速外围时钟输入以系统时钟的三倍运行，最大为 96MHz，可以是 PWM、计时器 A 和 I 的可选时钟<sup>2</sup>C 模块。这些时钟是通过具有适当电源模式和时钟门控控制的 3X 系统高速外围时钟生成的。

OCCS 配置控制 SIM 主时钟的工作频率。在 OCCS 中，可以选择外部时钟（CLKIN）、晶体振荡器或松弛振荡器作为主时钟源（MSTR\_OSC）。外部时钟 c 在高达 64MHz 的任何频率下运行。晶体振荡器只能在最大 8MHz 下运行。松弛振荡器可以全速（8MHz）、待机速度（使用 ROSB200kHz）或关机（使用 ROPD）下运行。8MHz MSTR\_OSC 可以使用 PLL 乘以 196MHz，并进行后缩放，以提供各种高速时钟速率。可以选择后缩放的 PLL 输出或 MSTR\_OSC 信号来生成 SIM 卡的主时钟。当选择 PLL 时，3X 系统启用了 tem 时钟和 2X 系统时钟。如果未选择 PLL，3X 系统时钟将被禁用，主时钟为 MSTR\_OSC。

结合 OCCS 模块，SIM 卡提供电源模式（请参阅第 6.5 节），时钟启用，时钟速率控制到提供对时钟和功率利用率的灵活控制。时钟速率控制为两个四计时器（TMRA 和 TMRB）和 PWM 启用高速时钟选项，但需要打开并选择 PLL。参考 56F802X 和 56F803X 外围参考手册了解更多详情。当不使用单个外围时钟时，外围时钟启用控件可用于禁用单个外围时钟。

节电模式

## 6.5 节省电量 模式

56F8033/56F8023 在五种节省电模式之一下运行，如图所示 表 6-2。

表 6-2 节电模式下的时钟操作

形式	核心时钟	外围时钟	描述
跑步	启用核心和内存时钟	启用外围时钟	设备功能齐全
等待	核心和内存时钟被禁用	启用外围时钟	Core 执行 WAIT 指令以进入此模式。通常用于有电源意识的应用程序。从等待模式到运行模式的可能恢复是： <ol style="list-style-type: none"> <li>任何中断</li> <li>在 56800E 核心 JTAG 接口 3 中执行调试模式输入命令。任何重置（POR、外部、软件、COP）</li> </ol>
阻止	OCCS 中的主时钟生成仍然可运行，但 SIM 卡禁用了系统和外围时钟的生成。		Core 执行 STOP 指令进入此模式。从停止模式到运行模式的可能恢复是： <ol style="list-style-type: none"> <li>从配置的任何外围设备中断</li> </ol> CTRL 寄存器在停止模式下运行（TA0-3, QSCI0, PIT0-1, CAN, CMPA-B） <ol style="list-style-type: none"> <li>低压中断</li> <li>使用 56800E 核心 JTAG 接口 4 执行调试模式进入命令。任何重置（POR、外部、软件、COP）</li> </ol>
备用物	OCCS 以简化频率（400kHz）生成主时钟。PLL 已禁用，高速外围设备选项不可用。系统和外围时钟以 200kHz 运行。		用户配置 OCCS 和 SIM 以选择松弛振荡器时钟源（PRECS），关闭 PLL（PLLPD），将松弛振荡器置于待机模式（ROSB），并将大型调节器置于待机（LRSTDBY）。该设备已全面运行 aL，但以最低频率和功率配置运行。恢复需要反转用于进入此模式的顺序（允许 PLL 锁定时间）。
断电	OCCS 的主时钟生成已完全关闭。所有系统和外围时钟都已禁用。		用户将 OCCS 和 SIM 卡配置为进入待机模式，如上述描述所示，然后关闭振荡器（ROPD）。从这种模式中唯一可能的恢复是： <ol style="list-style-type: none"> <li>外部重置</li> <li>开机重置</li> </ol>

节电模式通过禁用时钟、重新配置电压调节器时钟生成来管理电力利用率来提供额外的电源管理选项，如图所示表 6-2。运行、等待和停止模式提供了作为组启用/禁用外围和/或核心时钟的方法。SD 中提供了单个外围设备的停止禁用控件 *第十四* 个英文字母寄存器以覆盖停止模式的默认行为。通过断言外围设备的停止禁用位，外围时钟继续在停止模式下运行。这对于生成中断非常有用，中断将设备从停止模式恢复到运行模式。待机模式提供正常操作，但速度非常低 D 和电力利用。在待机模式下可以调用停止或等待模式，以获得更高的功率降低水平。400kHz 外部时钟可以选择在待机模式下使用，以产生所需的待机 200kHz 系统时钟速率。Power-down 模式，选择 ROSC 时钟源但将其关闭，完全禁用设备并最大限度地减少其功耗，但只能通过重置恢复。

当未选择 PLL 且系统总线在 200kHz 或以下运行时，大型调节器可以置于待机模式（LRSTDBY），以降低该调节器的功率利用率。

除 COP/watchdog 计时器外，所有外围设备都以系统时钟频率运行，或 PWM、计时器和 I 的可选 3X 系统时钟<sup>2</sup>C.COP 计时器在 OSC\_CLK / 1024 运行。最大工作频率为 32MHz。

## 6.6 重置

SIM 卡支持五个重置源，如图所示 [图 6-26](#)。两个异步源是外部复位引脚和开机复位（POR）。三个同步源是软件重置（SW 重置），它通过在 SIM 本身中写入 SIM\_CTRL 寄存器生成 [第 6.3.1 节](#)，COP 超时重置（COP\_TOR）和 COP 引用丢失重置（COP\_LOR）。重置生成模块有三个重置检测器，这些检测器分解为四个主重置。这些概述在 [表 6-3](#)。JTAG 电路由 Power-On Res 重置 Et.

**表 6-3 主系统重置**

重置信号	重置源				评论
	波尔	外在的	软件	警察	
扩展_POR	英语字母中的第二 十四个字母				PO 的拉伸版本 R re 租赁 64 POR desasserts 后的 OSC_CLK 循环
CLKGEN_RST	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	发布 32 个 OSC_CLK 周期 a 后所有重置源， 包括 EXTENDED_POR，都已发布
PERIP_RST	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	发布 32 SCLKGEN_RST 发布后的 YS_CLK 循环
核心_RST	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	释放 S 32PERIP_RST 发布后 SYS_CLK 循环

[图 6-26](#) 提供细节的图形插图 [表 6-3](#)。请注意，POR\_Delay 块使用 OSC\_CLK 作为其时间基础，因为其他系统时钟在此重置阶段处于非活动状态。

时钟

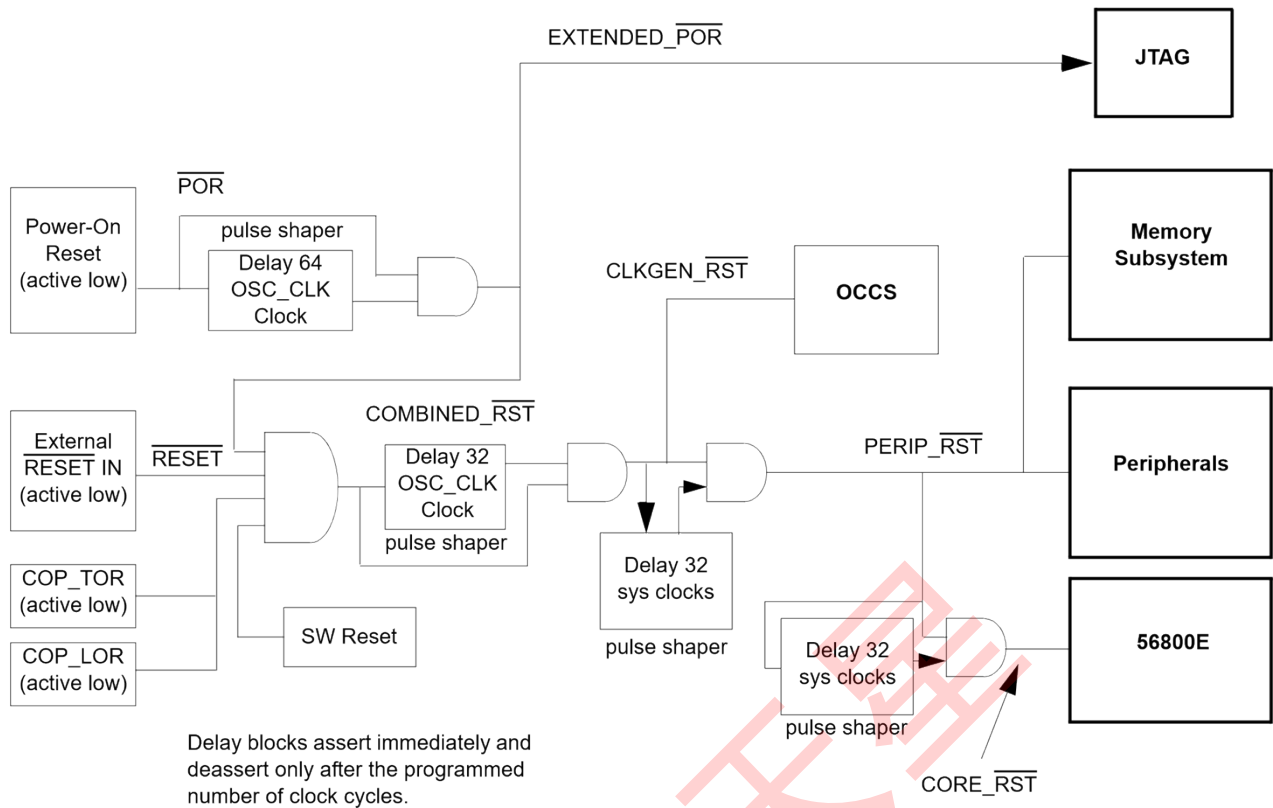


图 6-26 重置功能图的来源（不包括测试模式）

POR 重置扩展了 64 个 OSC\_CLK 时钟，以稳定电源和时钟源。随着各种内部重置控制的发布，所有重置随后都会扩展到额外的 32 个 OSC\_CLK 时钟和 64 个系统时钟。考虑到正常的松动振荡器速率为 8MHz，从开机到代码运行时的 POR 重置持续时间为 28 $\mu$ S。也可以使用外部重置生成电路。说明如何使用这些重置来初始化计时系统和系统模块包含在 [第 6.7 节](#)。

## 6.7 时钟

内存、外围和核心时钟都以相同的频率（最大 32MHz）运行，但四计时器 TMRA 和 TMRB 和 PWM 的外围时钟除外，它们可以选择在 3X 系统时钟下运行。SIM 卡负责时钟分配。

虽然 SIM 以生成所有其他外围时钟的方式生成 ADC 外围时钟，但 ADC 待机和转换时钟是由 ADC 和 OCCS 模块之间的直接接口生成的。

内部重置的去断言序列协调设备启动，包括时钟系统启动。该序列在以下步骤中描述：

1. 当通电时，松弛振荡器开始运行。当达到有效的工作电压时，POR 复位将释放。
2. POR 重置的发布允许 POR 重置扩展器的操作。POR 扩展器生成扩展的 POR 重置，在 POR 重置后释放 64 个 OSC\_CLK 周期。这为时钟源和电源的稳定提供了额外的时间。

3. 组合重置由扩展 POR 重置、外部重置、COP 重置和软件重置组成。只要断言组合重置，除 POR 扩展器外，整个设备都会保持重置。联合重置许可证的发布 CTRL 寄存器、同步重置生成器和 CLKGEN 重置扩展器的操作。
4. 同步重置生成器生成对软件和 COP 重置逻辑的重置。组合重置解除后，COP 和软件重置逻辑会释放三个 OSC\_CLK 周期。这为这些特殊功能的重置提供了合理的最小持续时间。
5. CLKGEN 重置扩展器生成时钟生成逻辑使用的 CLKGEN 重置。CLKGEN 重置在合并重置解除后释放 32 个 OSC\_CLK 周期。这提供了一个窗口，其中 SIM 卡将主时钟输入稳定到时钟发生器。
6. CLKGEN 重置的发布允许时钟生成逻辑和外围重置扩展器的操作。外围设备重置扩展器生成外围设备重置，在 CLKGEN 重置后释放 32 个 SYS\_CLK 周期。这提供了一个窗口，在此期间外围和核心逻辑保持时钟，但处于重置状态，因此可以解决同步重置问题。
7. 外围复位的发布允许外围逻辑和核心复位扩展器的操作。核心重置扩展器生成核心重置，在外围重置后释放 32 个 SYS\_CLK 周期。这提供了一个窗口，其中批评可以实现外围启动功能，例如闪存中的 Flash 安全。
8. 核心重置的发布允许 56800E 核心执行代码，并标志着系统启动序列的结束。

**图 6-27** 说明了设备重置时彼此之间的时钟关系以及各种重置关系。RST 被认为是所有主动-低系统重置（例如，POR、外部重置、COP 和软件重置）的逻辑和。在 56F8033/56F80 中，该信号将被 SIM 卡拉伸一段时间（最多 96 OSC\_CLK 周期，取决于状态针 R）创建时钟生成重置信号（CLKGEN\_RST）。SIM 卡应该取消 CLKGEN\_RST 与同步 OSC\_CLK 的负边缘，以避免 skew problems。字母 CLKGEN\_RST 延迟了 32 个 SYS\_CLK 周期来创建 perIPher 重置信号（每 IP\_RST）。PERIP\_RST 然后，\_RST 延迟 32 个 SYS\_CLK 周期以创建 CORE\_RST。如图所示，PERIP\_RST 和 CORE\_RST 都应在 SYS\_CLK\_D 的负边缘上发布。这种分阶段释放系统重置是必要的，以提供一些外围设备（例如，Flash 在 terface 单元）在 56800E 核心激活之前的设置时间。

中断

最大延迟 = POR 重置扩展的 64 个 OSC\_CLK 周期和组合重置扩展的 32 个 OSC\_CLK 周期

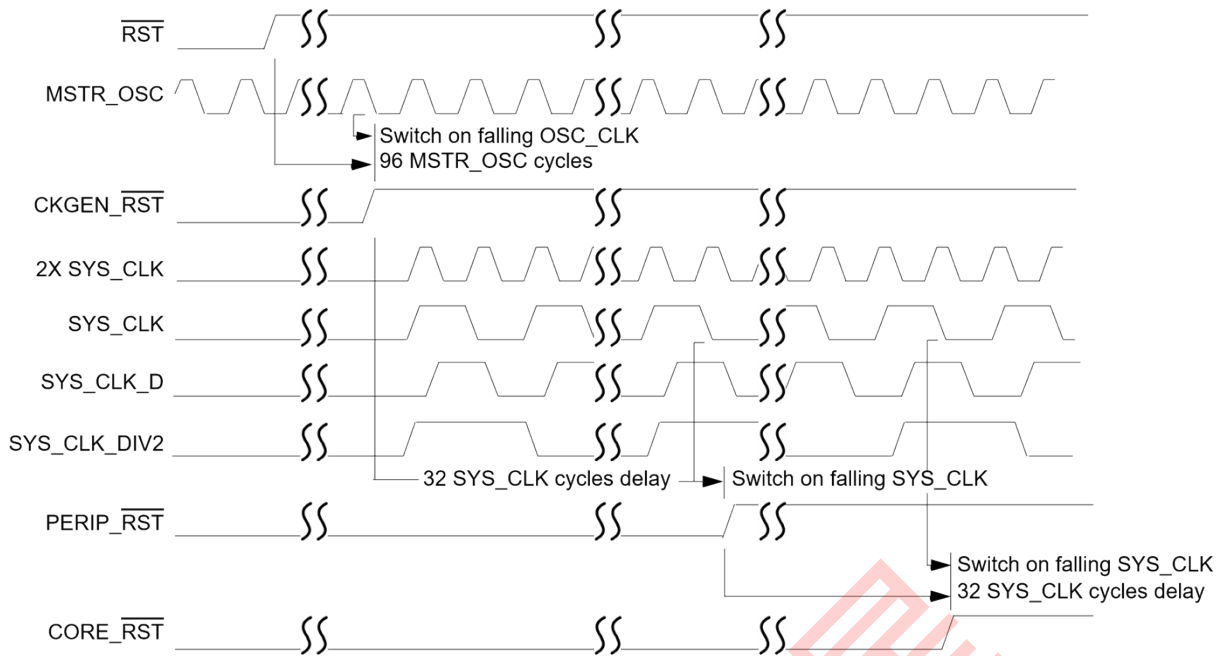


图 6-27 重置信号与时钟的时序关系

## 6.8 中断

SIM 卡不会产生中断。

## 第 7 部分安全功能

56F8023 提供安全功能，旨在防止未经授权的用户读取闪存（FM）阵列的内容。56F8023 的闪存安全性由几个硬件互锁组成，可防止未经授权的用户访问闪存阵列。

设置闪存安全性后，如果应用程序软件中包含用户定义的软件子程序，该子程序通过串行通信外围设备读取和传输内部内存的内容，则授权用户仍然能够访问片上内存。

### 7.1 启用安全性的操作

在用户使用应用程序代码编程闪存后，56F8023 可以通过将安全字 0002 编程到程序内存位置 00 美元 7FF7 来保护。这个非易失性单词将通过重置和设备断电来保持设备安全。请参阅闪存章节 **56F802x 和 56F803x 外围参考手册** 了解细节。启用闪存安全模式时，56F8023 将禁用核心 EOnCE 调试功能。否则，正常程序执行不受影响。

### 7.2 闪存访问锁定和解锁机制

有几种方法可以有效地锁定或解锁片上闪光灯。

## 7.2.1 禁用 EOnCE 访问

片上闪存可以通过 EOnCE 端口发出命令来读取，EOnCE 端口是 56800E CPU 的调试接口。TCK、TMS、TDO 和 TDI 引脚由一个 JTAG 接口组成，EOnCE 端口功能被映射到该接口上。当设备启动时，chip 级 JTAG TAP（测试访问端口）处于活动状态，并提供芯片的边界扫描功能和对 ID 寄存器的访问，但正确实施闪存安全将阻止任何通过 EOnCE 端口访问内部闪存的尝试。Curity 已启用。

## 7.2.2 使用 JTAG 恢复闪存锁定

如果设备安全，一种锁定恢复机制是完全擦除内部闪存内容，包括配置字段，从而禁用安全性（清除保护寄存器）。这不会危及安全，因为 enti 在下次重置或开机序列中在设备上禁用安全性之前，存储在闪存中的用户安全代码的内容将被删除。

去 开始足够的 闭厂 恢复 序列 经由 JTAG，足够的 JTAG 同好 教导（LOCKOUT\_RECOVERY）必须首先移到芯片级 TAP 控制器的指令寄存器中。一旦 LOCKOUT\_RECOVERY 指令移入指令寄存器，时钟分频器值必须移入相应的 7 位数据寄存器。数据寄存器更新后，用户必须将 TAP 控制器过渡到 RUN-TEST/IDLE 状态，才能开始锁定序列。控制器必须保持此状态，直到擦除序列完成。参考 t 他 56F802x 和 56F803x 外围参考手册有关更多详细信息，或联系 Freescale。

**注意：** 锁定恢复序列完成后，用户必须同时重置 JTAG-TAP 控制器和设备恢复正常不安全操作。开机重置也会重置两者。

## 7.2.3 使用 CodeWarrior 进行闪存锁定恢复

CodeWarrior 可以通过选择解锁设备 *排除...的错误菜单*，然后选择 *DSP56800E*，然后是 *解锁闪光灯*。另一个机制也使用设备的内存配置文件内置在 CodeWarrior 中。命令“Unlock\_Flash\_on\_Connect I”在。Cfg 文件完成的任务与使用相同的任务 *排除...的错误菜单*。

这种锁定恢复机制是完全擦除内部闪存内容，包括配置字段，从而禁用安全性（保护寄存器被清除）。

## 7.2.4 闪存锁定恢复，无需批量擦除

用户可以通过将单词 0000 美元编程到程序内存位置 00 美元 7FF7 中来取消安全设备的安全。完成编程后，必须重置 JTAG TAP 控制器和设备

为了恢复正常的操作。 开机重置也会重置两者。

用户负责指导设备调用闪存编程子程序将\$0000 一词重新编程到程序内存位置\$00 7FF7。 例如，通过切换特定引脚或通过串行接口下载用户定义的密钥来做到这一点。

**注意：** Flash 内容只能编程为 1s 到 0s。

## 7.3 产品分析

用于现场故障产品分析的安全设备的推荐方法是通过第 7.2.4 节中描述的方法。 客户需要向技术支持提供协议的详细信息，以访问闪存中的子程序。 在安全设备上进行分析的另一种方法是用原始代码大规模擦除和重新编程闪存，但修改安全词或不编程安全词。

## 第 8 部分通用输入/输出 (GPIO)

### 8.1 简介

本节旨在补充 GPIO 信息 **56F802X 和 56F803X 外围参考手册** 并仅包含特定于芯片的信息。 此信息取代了中的一般信息 **56F802X 和 56F803X 外围参考手册**。

### 8.2 配置

56F8033/56F8023 上有四个 GPIO 端口。 每个端口的宽度、相关的外围设备和重置功能显示在**表 8-1**。 GPIO 端口引脚的具体映射显示在**表 8-2**。 其他细节显示在**桌子 2-2 和 2-3**。

**表 8-1 GPIO 端口配置**

GPIO 端口	可用 Pins in 56F8033/56F8023	外围功能	重置功能
罗马字母的第一个字母	8	PWM, 计时器, QSPI, 比较器, 重置	GPIO, 重置
字母 b	8	QSPI, I <sup>2</sup> C、PWM、时钟、比较器、定时器	GPIO
字母 C	6	ADC、比较器、QSCI	GPIO
D	4	时钟、振荡器、JTAG	GPIO, JTAG

表 8-2 GPIO 外部信号地图

GPIO 功能	外围功能	LQFP 包装别针	笔记
GPIOA0	PWM0	29	默认为 A0
GPIOA1	PWM1	28	默认为 A1
GPIOA2	PWM2	23	默认为 A2
GPIOA3	PWM3	24	默认为 A3
GPIOA4	PWM4/TA2/故障 1	22	SIM 寄存器 SIM_GPS 用于在 PWM4、TA2 和 FAULT1 之间进行选择。 默认为 A4
GPIOA5	PWM5 / TA3/故障 2	20	SIM 寄存器 SIM_GPS 用于在 PWM5、TA3 和 FAULT2 之间进行选择。 默认为 A5
GPIOA6	FAULT0 / TA0	18	SIM 寄存器 SIM_GPS 用于在 FAULT0 和 TA0 之间进行选择。默认为 A6
GPIOA7	重置	15	默认为重置
GPIOB0	SCLK0 / SCL	21	SIM 寄存器 SIM_GPS 用于在 SCLK 和 SCL 之间选择。默认为 B0
GPIOB1	SS0 / SDA	2	SIM 寄存器 SIM_GPS 用于在 SS0 和 SDA 之间进行选择。默认为 B1
GPIOB2	MISO0 / TA2 / PSRC0	17	SIM 寄存器 SIM_GPS 用于在 MISO0、TA2 和 PSRC0 之间进行选择。 默认为 B2
GPIOB3	MOSI0 / TA3 / PSRC1	16	SIM 寄存器 SIM_GPS 用于在 MOSI0、TA3 和 PSRC1 之间进行选择。 默认为 B3
GPIOB4	TA0 / CLKO / PSRC2	38	SIM 寄存器 SIM_GPS 用于选择 TA0、CLKO 和 PSRC2。 默认为 B4

GPIOB5	TA1 / FAULT3 / CLKIN	4	SIM 卡寄存器 SIM_GPS 用于在 TA1、FAULT3 和 CLKIN 之间进行选择。 CLKIN 功能使用 OCCS 块内的 PLL 控制寄存器启用。 默认为 B5
--------	----------------------	---	---

表 8-2 GPIO 外部信号图 (续)

GPIO 功能	外围功能	LQFP 包装别针	笔记
GPIOB6	RXD0 / SDA / CLKIN	1	SIM 寄存器 SIM_GPS 用于在 RXD0、SDA 和 CLKIN 之间进行选择。 CLKIN 功能使用 OCCS 块内的 PLL 控制寄存器启用。 默认为 B6
GPIOB7	TXD0 / SCL	3	SIM 寄存器 SIM_GPS 用于选择 TXD0 和 SCL 之间。默认为 B7
GPIOC0	ANA0 & CMPAI3	12	默认为 C0
GPIOC1	ANA1	11	默认为 C1
GPIOC2	ANA2 / V <sub>REFHA</sub>	10	SIM 寄存器 SIM_GPS 用于在 ANA2 和 V 之间进行选择 <sub>REFHA</sub> 。默认为 C2
GPIOC4	ANB0 / CMPBI3	5	SIM 寄存器 SIM_GPS 用于在 ANB0 和 CMPBI3 之间进行选择。默认为 C4
GPIOC5	ANB1	6	默认为 C5
GPIOC6	ANB2/V <sub>REFHB</sub>	7	SIM 寄存器 SIM_GPS 用于在 ANB2 和 V 之间进行选择 <sub>REFHB</sub> 。默认为 C6
GPIOD0	TDI	30	默认为 TDI
GPIOD1	TDO	32	默认为 TDO
GPIOD2	TCK	14	默认为 TCK
GPIOD3	TMS	31	默认为 TMS

### 8.3 重置值

桌子 8-1 和 8-2 56F8033/56F8023 的详细寄存器；数字 8-1 通过 8-4 总结寄存器地图并重置值。

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0 美元	GPIOA_PUPEN	字母 R																
		罗马字母的第23个字母																
		RS	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1 美元	GPIOA_DATA	字母 R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2 美元	GPIOA_DDIR	字母 R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3 美元	GPIOA_PEREN	字母 R																
		RS																

W  
RS  
—

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
4 美元	GPIOA_IASSRT	字母 R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
5 美元	GPIOA_IEN	字母 R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
6 美元	GPIOA_IEPOL	字母 R																
		罗马字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

~~W~~  
~~RS~~  
 —

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		的 第 23 个 字 母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7 美元	GPIOA_IPEND	字 母 R									IPR[15:0]							
		罗 马 字 母 的 第 23 个 字 母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOA_IEDGE	字 母 R																
		罗 马 字 母 的 第 23 个 字 母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
\$9	GPIOA_PPOUTM	字 母 R																
		罗 马 字 母 的 第 23 个 字 母																
		RS																

W  
RS  
—

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		字母																
		RS	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
\$A	GPIOA_RDATA	字母 R	原始数据[15:0]															
		罗马字母的第23个字母																
		RS	0	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
\$B	GPIOA_DRIVE	字母 R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
		字母 R	0															
		<del>W</del>																
		<del>RS</del>																

读成 0  
 保留

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
-------------	------------------	--	----	----	----	----	----	----	---	---	---	---	---	---	---	---	---	---

调整

图 8-1 GPIOA 注册地图摘要

0 美元	GPIOB_PUPEN	字母 R									PU[15:0]							
		罗马字母的第 23 个字母																
		RS	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1 美元	GPIOB_DATA	字母 R									D[15:0]							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2 美元	GPIOB_DDIR	字母 R									DD[15:0]							
		罗马字母的第 23 个字母																

W  
RS  
 —

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3 美元	GPIOB_PEREN	字母 R									PE[15:0]							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0								
4 美元	GPIOB_IASSRT	字母 R									IA[15:0]							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0								
5 美元	GPIOB_IEN	字母 R									IEN[15:0]							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0								
6 美元	GPIOB_IEPOL	字母 R								IEPOL[15:0]								

~~W~~

~~RS~~

—

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7 美元	GPIOB_IPEND	字母 R									IPR[15:0]							
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOB_IEDGE	字母 R									IES[15:0]							
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
\$9	GPIOB_PPOUTM	字母 R									OEN[15:0]							
		罗马字母																

W  
RS  
—

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
		的 第 23 个 字 母																	
		RS	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
\$A	GPIOB_RDATA	字 母 R	0	0							原始数据[15:0]								
		罗 马 字 母 的 第 23 个 字 母																	
		RS	0	0	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母	英 语 字 母 中 的 第 二 十 四 个 字 母
\$B	GPIOB_DRIVE	字 母 R									开车[15:0]								
		罗 马 字 母 的 第 23 个 字 母																	

—W—  
—RS—  
—

		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
		字母 R	0	读成 0														
Add. Offset	Register Acronym			14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
				保留调整														

图 8-2 GPIOB 注册地图摘要

0 美元	GPIOC_PUPEN	字母 R											PU[15:0]			PU		
		罗马字母的第 23 个字母																
		RS	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1 美元	GPIOC_DATA	字母 R											D[15:0]			D		
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2 美元	GPIOC_DDIR	字母 R											DD[15:0]			女儿		
		罗马字母的第 23 个字母																

W  
RS  
—

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3 美元	GPIOC_PEREN	字母																
		R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
4 美元	GPIOC_IASSRT	字母																
		R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
5 美元	GPIOC_IEN	字母																
		R																
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

~~W~~

~~RS~~

—

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
6 美元	GPIOC_IEPOL	字母 R										IEPOL[15:0]				IEPOL		
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7 美元	GPIOC_IPEND	字母 R										IPR[15:0]				IPR		
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOC_IEDGE	字母 R										IES[15:0]				IES		
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
\$9	GPIOC_PPOUTM	字母 R									OEN[15:0]				OEN			

W  
RS  
—

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		罗马字母的第23个字母																
		RS	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
\$A	GPIOC_RDATA	字母R										原始数据[15:0]				原始数据		
		罗马字母的第23个字母																
		RS	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
\$B	GPIOC_DRIVE	字母R																
		罗马字母的第											开车[15:0]				驱动器	

~~W~~  
~~RS~~  
 —

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
		字母	0	读成 0														
		R		保留														
				调整														

图 8-3 GPIOC 登记册地图摘要

深圳南天星

W  
RS  
—

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0 美元	GPIOD_PUPEN	字母 R																	
		罗马字母的第23个字母																	
		RS	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
1 美元	GPIOD_DATA	字母 R																	
		罗马字母的第23个字母																	
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2 美元	GPIOD_DDIR	字母 R																	
		罗马字母的第23个字母																	
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3 美元	GPIOD_PEREN	字母 R																	
		罗马																	

~~RS~~

		字母的 第23个 字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
4 美元	GPIOD_IASSRT	字母 R													IA[15:0]			
		罗马 字母的 第23个 字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
5 美元	GPIOD_IEN	字母 R													IEN[15:0]			
		罗马 字母的 第23个 字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
6 美元	GPIOD_IEPOL	字母 R													IEPOL[15:0]			
		罗马 字母的 第23个 字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
7 美元	GPIOD_IPEND	字母 R													IPR[15:0]			
		罗马 字母																

		的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOD_IEDGE	字母 R												IES[15:0]			
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
\$9	GPIOD_PPOUTM	字母 R												OEN[15:0]			
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
\$A	GPIOD_RDATA	字母 R												原始数据[15:0]			
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	英语字母中的第二十四	英语字母中的第二十四	英语字母中的第二十四	英语字母中的第二十四	英语字母中的第二十四	英语字母中的第二十四	英语字母中的第二十四	英语字母中的第二十四

										个字母	个字母	个字母	个字母	个字母	个字母	个字母	个字母	
\$B	GPIO_DRIVE	字母 R																
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

字母 R  
罗马字母的第 23 个字母  
RS  
字母 R  
罗马字母的第 23 个字母

0 读成 0 保留调整

开车[15:0]

图 8-4 GPIO\_DRIVE 寄存器地图摘要

## 第 9 部分联合

### 9.1

有关特定于设备/包装的

### 56F8033/56F8023 信息

BSDL 信息，请联系您的飞思卡尔销售代表或授权分销商。

TRST 引脚在此包装中不可用。销子绑在 V 上女儿在包裹里。

JTAG 状态机在 POR 期间重置，也可以通过软重置来重置，方法是将 TMS 高高地固定 TCK 的五个上升边缘，如 56F802X 和 56F803X 外围参考手册。

## 第 10 部分规格

### 10.1 一般特征

56F8033/56F8023 采用高密度 CMOS 制造，具有 5V 耐受 TTL 兼容的数字数字 inputs。“5V 耐受”一词是指建立在 3.3V 兼容工艺技术基础上的 I/O 引脚能够承受高达 5.5V 的电压而不损坏设备的能力。许多系统都有为 3.3V 和 5V 电源设计的混合设备。在此类系统中，总线可以携带 3.3V 和 5V 兼容的 I/O 电压电平（标准的 3.3V I/O 设计为接收 3.3V 的最大电压±在正常运行期间 10%，不会造成损害）。因此，这种 5V 耐受能力节省了 3.3V I/O 电平的功率，以及接收 5V 电平而不造成伤害的能力。

额定值的 Absolute 最大评级表 10-1 仅是压力评级，不能保证最大功能运行。超出这些额定值的压力可能会影响设备的可靠性或对设备造成永久性损坏。

除非另有说明，否则本章中的所有规格适用于以下供应范围内-40°C 至 125°C 的环境温度范围：

$$V_{SS} = V_{SSA} = 0V, V_{DD} = V_{DDA} = 3.0\text{--}3.6V, C_L \leq 50pF, f_{OP} = 32MHz$$

**谨慎**

该设备包含保护电路，以防止高静态电压或电场造成的损坏。然而，建议采取正常的预防措施，以避免对这种高阻抗电路施加任何高于最大额定电压的电压。如果未使用的投入与适当的电压水平绑定，操作的可靠性就会提高。

一般特征

**表 10-1 Absolute Maximum Ratings**

(V<sub>纳粹党卫军</sub> = 0V, V<sub>SSA</sub> = 0V)

特征	标志	笔记	分钟	Max	单位
电源电压范围	V <sub>女儿</sub>		-0.3	4.0	V
Analog Supply Voltage Range	V <sub>DDA</sub>		-0.3	4.0	V
ADC 高压参考	V <sub>REFHx</sub>		-0.3	4.0	V
电压差 V <sub>DD</sub> 到 V <sub>DDA</sub>	$\Delta V_{女儿}$		-0.3	0.3	V
电压差 V <sub>SS</sub> 到 V <sub>SSA</sub>	$\Delta V_{纳粹党卫军}$		-0.3	0.3	V
数字输入电压范围	V <sub>钢</sub>	Pin Groups 1, 2	-0.3	6.0	V
振荡器电压范围	V <sub>Osc</sub>	Pin Group 4	-0.4	4.0	V
输入电压范围	V <sub>INA</sub>	Pin Group 3	-0.3	4.0	V
输入夹电流，每针 (V <sub>在 &lt; 0</sub> ) <sup>1</sup>	V <sub>ic</sub>		—	-20.0	妈
输出夹具电流，每针 (V <sub>O &lt; 0</sub> ) <sup>1</sup>	V <sub>oc</sub>		—	-20.0	妈
输出电压范围 (正常推拉模式)	V <sub>在外面</sub>	Pin Group 1	-0.3	4.0	V
输出电压范围 (开放式排水模式)	V <sub>OUTOD</sub>	Pin Group 2	-0.3	6.0	V

环境温度 工业的	字母 T 罗马字母的 第一个字母		- 40	105	°C
存储温度范围（扩展工业）	字母 TSTG		- 55	150	°C

1. 每个引脚的连续夹紧电流为-2.0mA

#### 默认模式

Pin Group 1: GPIO、TDI、TDO、TMS、TCK

Pin Group 2: RESET, GPIOA7

Pin Group 3: ADC 和比较器类似输入

Pin Group 4: XTAL, EXTAL

## 10.1.1 静电放电（ESD）模型

表 10-2 56F8033/56F8023 ESD 保护

特征	分钟	类型	Max	单位
ESD 人体模型（HBM）	2000	—	—	V

表 10-2 56F8033/56F8023 ESD 保护

特征	分钟	类型	Max	单位
机器模型（MM）的 ESD	200	—	—	V
ESD 充电设备模型（CDM）	750	—	—	V

表 10-3 LQFP 封装热特性<sup>6</sup>

特征	评论	标志	价值 (LQFP)	单位	笔记
连接环境自然对流	单层板（1s）	字母 R <sub>ΘJA</sub>	41	°C/W	2
连接环境自然对流	四层板（2s2p）	字母 R <sub>ΘJMA</sub>	34	°C/W	1, 2
与环境的连接处（@200 英尺/分钟）	单层板（1s）	字母 R <sub>ΘJMA</sub>	34	°C/W	2
与环境的连接处（@200 英尺/分钟）	四层板（2s2p）	字母 R <sub>ΘJMA</sub>	29	°C/W	1, 2
接线到登机		字母 R <sub>ΘJB</sub>	24	°C/W	4

连接到案例		字母 $R_{\theta JC}$	8	$^{\circ}C/W$	3
连接到包裹顶部	自然对流	$\Psi_{JT}$	2	$^{\circ}C/W$	5

- 在 2s2p 测试板上确定的  $\Theta_{JA}$  通常低于应用程序中观察到的水平。在 2s2p 热测试板上确定。
- 与环境热阻的连接处， $\Theta_{JA}$  ( $R_{\theta JA}$ )，在自然对流的水平配置中被模拟为等同于 JEDEC 规范 JESD51-2。 $\Theta_{JA}$  还在带有两个内部平面的热测试板上进行了模拟 (2s2p，其中“s”是信号层的数量和“p”是 JESD51-6 和 JESD51-7 的飞机数量)。用于强制对流或非单层板的  $\Theta_{JA}$  的正确名称是  $\Theta_{JMA}$ 。
- 结点到外壳的热阻， $\Theta_{JC}$  ( $R_{\theta JC}$ )，被模拟为等同于使用冷板技术测量值，冷板温度作为“案例”温度。基本冷板测量技术由 MIL-STD 883D，方法 1012.1 描述。这是那个 corr 当包装与散热器一起使用时，用于计算热性能的等热指标。
- 连接到板的热电阻， $\Theta_{JB}$  ( $R_{\theta JB}$ )，是根据 JESD51-8 确定的从连接点到印刷电路板的热阻的度量。板的温度测量在包装附近的板的顶部表面。
- 热表征参数， $\Psi_{JT}$  ( $Y_{JT}$ )，是 JESD51-2 中定义的外壳顶部中心从接点到参考点热电偶的“电阻”。第 25 个字母 JT 是用于估计稳定状态客户环境中的联系温度的有用值。
- 结点温度是模具尺寸、片上功耗、封装热阻、安装现场 (板) 温度、环境温度、气流、电路板上其他组件功耗和电路板热阻的函数。
- 看 12.1 节有关热设计考虑的更多详细信息。

一般特征

表 10-4 建议的操作条件 ( $V_{REFLx} = 0V$ ,  $V_{SSA} = 0V$ ,  $V$  纳粹党卫军 = 0V)

特征	标志	笔记	分钟	类型	Max	单位
电源电压	$V_{DD}$ , $V_{DDA}$		3	3.3	3.6	V
ADC 参考电压高	$V_{REFHx}$		3.0		$V_{DDA}$	V
电压差 $V_{DD}$ 到 $V_{DDA}$	$\Delta V$ 女儿		-0.1	0	0.1	V
电压差 $V_{SS}$ 到 $V_{SSA}$	$\Delta V$ 纳粹党卫军		-0.1	0	0.1	V
设备时钟频率 使用放松气 cillator 使用外部时钟源	FSYSCLK		1 0		32 32	MHz
输入电压高 (数字输入)	$V_{IH}$	Pin Groups 1, 2	2.0		5.5	V
输入电压低 (数字输入)	$V_{IL}$	Pin Groups 1, 2	-0.3		0.8	V
振荡器输入电压高 XTAL 由外部时钟源驱动	$V_{IHOSC}$	Pin Group 4	2.0		$V_{DDA} + 0.3$	V
振荡器输入电压低	$V_{ILOSC}$	Pin Group 4	-0.3		0.8	V

V 处的高输出源电流(啊 Min.) <sup>1</sup> 当编程为低驱动强度时 当为高驱动强度编程时	我啊	Pin Group 1 Pin Group 1	— —		-4 -8	妈
输出源电流低 (在 V <sub>OL</sub> 最大。) <sup>1</sup> 当编程为低驱动强度时 当为高驱动强度编程时	我 OL	Pin Groups 1, 2 Pin Groups 1, 2	— —		4 8	妈
环境工作温度 (扩展工业)	字母 T 罗马字母的第一个字母		-40		105	°C
闪光耐力 (程序擦除周期)	第十四个 英文字母 第六个罗马字母	字母 T <sub>A</sub> = -40°C 到 125°C	10,000		—	周期
闪存数据保留	字母 T 字母 R	字母 T <sub>J</sub> ≤ 85°C Avg	15		—	寿命
<100 个程序/擦除周期的闪存数据保留	字母 T <sub>FLRET</sub>	字母 T <sub>J</sub> ≤ 85°C Avg	20	—	—	寿命

1. 总芯片源或接收器电流不能超过 75mA

#### 默认模式

Pin Group 1: GPIO、TDI、TDO、TMS、TCK

Pin Group 2: RESET, GPIOA7

Pin Group 3: ADC 和比较器类似输入

Pin Group 4 XTAL, EXTAL

## 10.2 直流电气特性

表 10-5 直流电气特性

在建议的操作条件下

特征	标志	笔记	分钟	类型	Max	单位	测试条件
输出电压高	V <sub>啊</sub>	Pin Group 1	2.4	—	—	V	我啊 = I <sub>OHmax</sub>
输出电压低	V <sub>OL</sub>	Pin Groups 1, 2	—	—	0.4	V	我 OL = I <sub>OLmax</sub>
数字输入电流高 (a) 启用或禁用上拉	我 IH	Pin Groups 1, 2	—	0	+/- 2.5	M 罗马字母的第	V <sub>钢</sub> = 2.4V 至 5.5V

						一个字母	
比较器输入电流高	我 IHC	Pin Group 3	—	0	+/- 2	M 罗马字母的第一个字母	$V_{在} = V_{DDA}$
振荡器输入电流高	我 IHOSC	Pin Group 3	—	0	+/- 2	M 罗马字母的第一个字母	$V_{在} = V_{DDA}$
数字输入电流低 <sup>1</sup> 启用引体向上的引体向上禁用	我 IL	Pin Groups 1, 2	-15 —	-30 0	-60 +/- 2.5	M 罗马字母的第一个字母	$V_{钢} = 0V$
比较器输入电流低	我 ILC	Pin Group 3	—	0	+/- 2	M 罗马字母的第一个字母	$V_{在} = 0V$

						字母	
振荡器输入电流低	我 ILOSC	Pin Group 3	—	0	+/- 2	M 罗马字母的 第一个字母	$V_{在} = 0V$
DAC 输出电压范围	VDAC	里面的	通常 VSSA+ 40mV	—	通常 VSSA- 40mV	V	—
输出电流 <sup>1</sup> 高阻抗状态	我 IOUT	Pin Groups 1, 2	—	0	+/- 2.5	M 罗马字母的 第一个字母	—
Schmitt Trigger Input Hysteresis	VHYS	Pin Groups 1, 2	—	0.35	—	V	—
输入电容	字母 C 输入		—	10	—	pF	—
输出电容	字母 C 在外面		—	10	—	pF	—

1. 参见图 10-1

#### 默认模式

Pin Group 1: GPIO、TDI、TDO、TMS、TCK

Pin Group 2:  $\overline{\text{RESET}}$ , GPIOA7

Pin Group 3: ADC 和比较器类似输入

Pin Group 4: XTAL, EXTAL

DC 电气特性

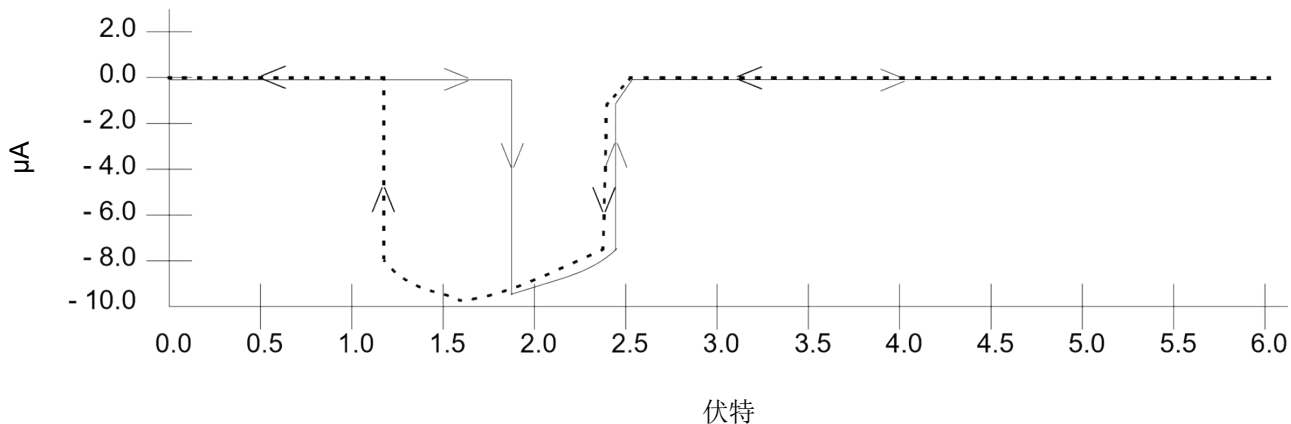


图 10-1 I 钢/I 盎司 Vs. V 钢 (典型; 上拉禁用)

表 10-6 每个电源销的电流消耗

形式	情景	典型@3.3V, 25°C		最大@ 3.6V, 25°C	
		我 DD1	我 DDA	我 DD1	我 DDA
跑步	32MHz 设备时钟 放松振荡器 PLL 开机 连续的 MAC 指令, 从程序闪存 所有外围模块都已启用。使用 1X 时钟的 TMR 和 PWM ADC/DAC 已开机并计时 比较器开机	48mA	18.8mA	—	—
等待	32MHz 设备时钟 放松振荡器 PLL 开机 处于等待状态的处理器核心 所有外围模块都已启用。使用 1X 时钟的 TMR 和 PWM ADC/DAC/Comparator 已关闭	29mA	0M 罗马字母的第一个字母	—	—
阻止	4MHz 设备时钟 放松振荡器 PLL 关机 处于停止状态的处理器核心 所有外围模块和核心时钟都已关闭 ADC/DAC/Comparator 已关闭	5.4mA	0µ 罗马字母的第一个字母	—	—

表 10-6 每个电源引脚的电流消耗 (续)

形式	情景	典型@3.3V, 25°C	最大@ 3.6V, 25°C
----	----	---------------	----------------

		我 DD1	我 DDA	我 DD1	我 DDA
待机 > 停止	100kHz 设备时钟 待机模式下的放松振荡器 PLL 关机 处于停止状态的处理器核心 所有外围模块和核心时钟都已关闭 ADC/DAC/Comparator 已关闭 待机模式下的电压调节器	540M 罗马字母的第一个字母	0M 罗马字母的第一个字母	650M 罗马字母的第一个字母	1M 罗马字母的第一个字母
关机	设备时钟已关闭 放松振荡器已关闭 PLL 关机 处于停止状态的处理器核心 所有外围模块和核心时钟都已关闭 ADC/DAC/Comparator 已关闭 待机模式下的电压调节器	440M 罗马字母的第一个字母	0M 罗马字母的第一个字母	550M 罗马字母的第一个字母	1M 罗马字母的第一个字母

1. 无输出切换 所有端口配置为输出  
所有 inputs 低  
无直流负载

表 10-7 开机重置低压参数

特征	标志	分钟	类型	Max	单位
3.3V 电源的低压中断 <sup>1</sup>	VEI3.3	2.58	2.7	—	V
用于 2.5V 供电的低压中断 <sup>2</sup>	VEI2.5	—	2.15	—	V
低电压中断恢复滞后滞	VEIH	—	50	—	毫伏
开机重置 <sup>3</sup>	POR	—	1.8	1.9	V

1. 当 V<sub>女儿</sub> 下降到 V 以下 EI3.3，会产生中断。
2. 当 V<sub>女儿</sub> 下降到 V 以下 EI2.5，会产生中断。
3. 每当内部调节的 2.5V 数字电源低于 1.8V 时，就会进行开机重置。当功率增加时，只要内部 2.5V 低于 2.15V 或 3.3V I/O 电压低于 2.7V，无论提升率有多长，该信号就会保持活跃。内控电压通常小于 V 100mV<sub>女儿</sub> 在斜坡期间，直到达到 2.5V，此时它自我调节。

## 10.2.1 电压调节器规格

56F8033/56F8023 有两个片上调节器。一个提供 PLL 和放松发泡器。它没有外部引脚，因此没有必须保证的外部特性（除了设备的正常运行）。第二个监管机构供应大约 2 个。5V 到 56F8033/56F8023 的核心逻辑。该监管机构需要外部 4.4mF 或更大的电容，用于正常操作。陶瓷和钽电容器往往能提供更好的性能公差。输出电压可以是

交流电气特性

直接在 V 上测量便帽别针。该调节器的规格显示在表 10-8。

表 10-8. 监管机构参数

特征	标志	分钟	典型的	Max	单位
短路电流	我纳粹党卫军	—	450	650	妈
短路公差 (V 便帽短路接地)	字母 TRSC	—	—	30	分

### 10.3 交流电气特性

测试使用指定的输入电平进行表 10-5。除非另有说明，否则繁殖延迟从 50%到 50%点测量，上升和下降时间测量在 10%至 90%点之间，如图所示图 10-2。

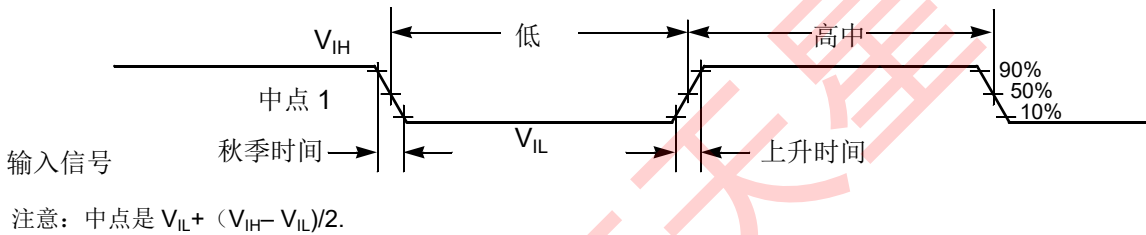


图 10-2 输入信号测量参考

图 10-3 显示以下信号状态的定义：

- 活动状态，当总线或信号被驱动并进入低阻抗状态时
- 三态，当总线或信号置于高阻抗状态时
- 数据有效状态，当信号电平达到  $V_{OL}$  或者  $V_{OH}$
- 当信号电平在  $V$  之间过渡时，数据处于不称状态  $OL$  和  $V_{OH}$

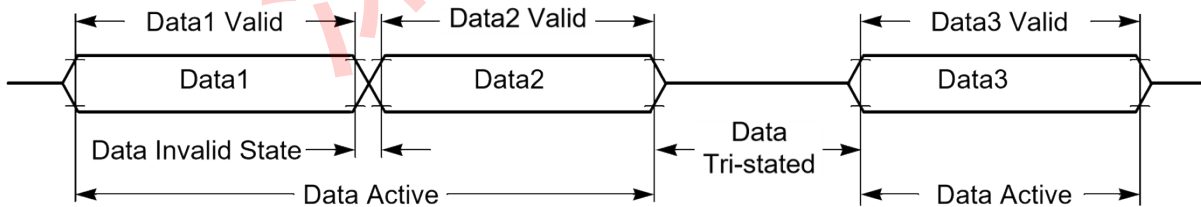


图 10-3 信号状态

### 10.4 闪存特性

表 10-9 闪存定时参数

特征	标志	Min	类型	Max	单位

节目时间 <sup>1</sup>	字母 TProg	20	—	40	M 罗马字母的第十九个
抹掉时间 <sup>2</sup>	字母 T 擦掉	20	—	—	女士
大规模擦除时间	字母 T 我	100	—	—	女士

1. 还有额外的开销，这是编程序列的一部分。看那个 **56F802X 和 56F803X 外围参考手册** 了解详情。

2. 指定页面擦除时间。程序闪存中每页有 512 字节。

## 10.5 外部时钟操作时间

表 10-10 外部时钟操作时间要求<sup>1</sup>

特征	标志	分钟	类型	Max	单位
操作频率（外部时钟驱动器） <sup>2</sup>	第六个罗马字母 Osc	4	8	8	MHz
时钟脉冲宽度 <sup>3</sup>	字母 T 每周	6.25	—	—	Ns
外部时钟输入上升时间 <sup>4</sup>	字母 T 增强	—	—	3	Ns
外部时钟输入秋季时间 <sup>5</sup>	字母 T 坠落	—	—	3	Ns

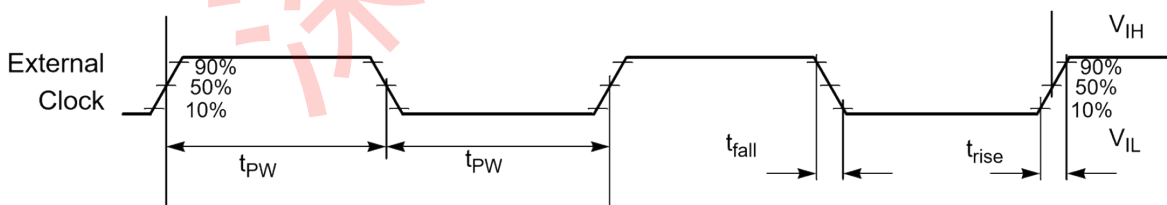
1. 列出的参数由设计保证。

2. 看 **图 10-4** 有关使用外部时钟驱动程序的推荐连接的详细信息。

3. 如果高或低脉冲宽度小于 6.25ns，芯片可能无法工作。

4. 外部时钟输入上升时间测量为 10% 至 90%。

5. External clock input fall time is measured from 90% to 10%.



Note: The midpoint is  $V_{IL} + (V_{IH} - V_{IL})/2$ .

图 10-4 外部时钟定时

相锁环定时

## 10.6 相锁环计时

表 10-11 PLL 计时

特征	标志	分钟	类型	Max	单位
PLL 的外部参考晶体频率 <sup>1</sup>	第六个罗马字母 Osc	4	8	—	MHz
PLL 的内部参考松弛振荡器频率	第六个罗马字母 Roscs	—	8	—	MHz
PLL 输出频率 <sup>2</sup> (24 x 参考频率)	第六个罗马字母 Osc	96	192	—	MHz
PLL 锁定时间 <sup>3</sup>	字母 TPlis	—	40	100	Ms
使用 8MHz 外部晶体作为 PLL 源累积抖动 <sup>4</sup>	第十个英文字母 J 罗马字母的 第一个字母	—	—	0.37	%
周期对周期的抖动	字母 TJitterpll	—	350	—	后记

1. 外部提供的参考时钟应尽可能远离任何相位抖动，以便 PLL 正常工作。PLL 针对 8MHz 输入进行了优化。
2. 核心系统时钟将在 PLL 输出频率的 1/6 下运行。
3. 这是启用 PLL 后确保可靠运行所需的时间。
4. 这是在 264 个系统时钟上测量的 CLK0 信号（编程为系统时钟），频率为 32MHz 系统时钟频率，并使用 8MHz 振幅频率。

## 10.7 放松振荡器计时

表 10-12 放松振荡器定时

特征	标志	最小值	典型的	最大程度	单位
放松振荡器输出频率 <sup>1</sup> 正常模式 待机模式	第六个罗马字母 Osc	—	8.05 200	—	MHz kHz
放松振荡器稳定时间 <sup>2</sup>	字母 TRoscs	—	1	3	女士
周期到周期的抖动。这是在 264 个时钟上的 CLK0 信号（编程预 scaler_clock）上测量的 <sup>3</sup>	字母 TJitterrosc	—	400	—	后记
最小调谐步长		—	.08	—	%
最大调谐步长		—	40	—	%

温度变化-40°C 至 150°C <sup>4</sup>		—	+1.0 到-1.5	+3.0 到-3.0	%
温度变化 0°C 到 105°C <sup>4</sup>		—	0 到+1	+2.0 到-2.0	%

1. 工厂修剪后的输出频率。
2. 这是从待机模式过渡到正常模式所需的时间。
3. 第十个英文字母 J 罗马字母的第一个字母需要满足 QSCI 的要求。
4. 看图 10-5

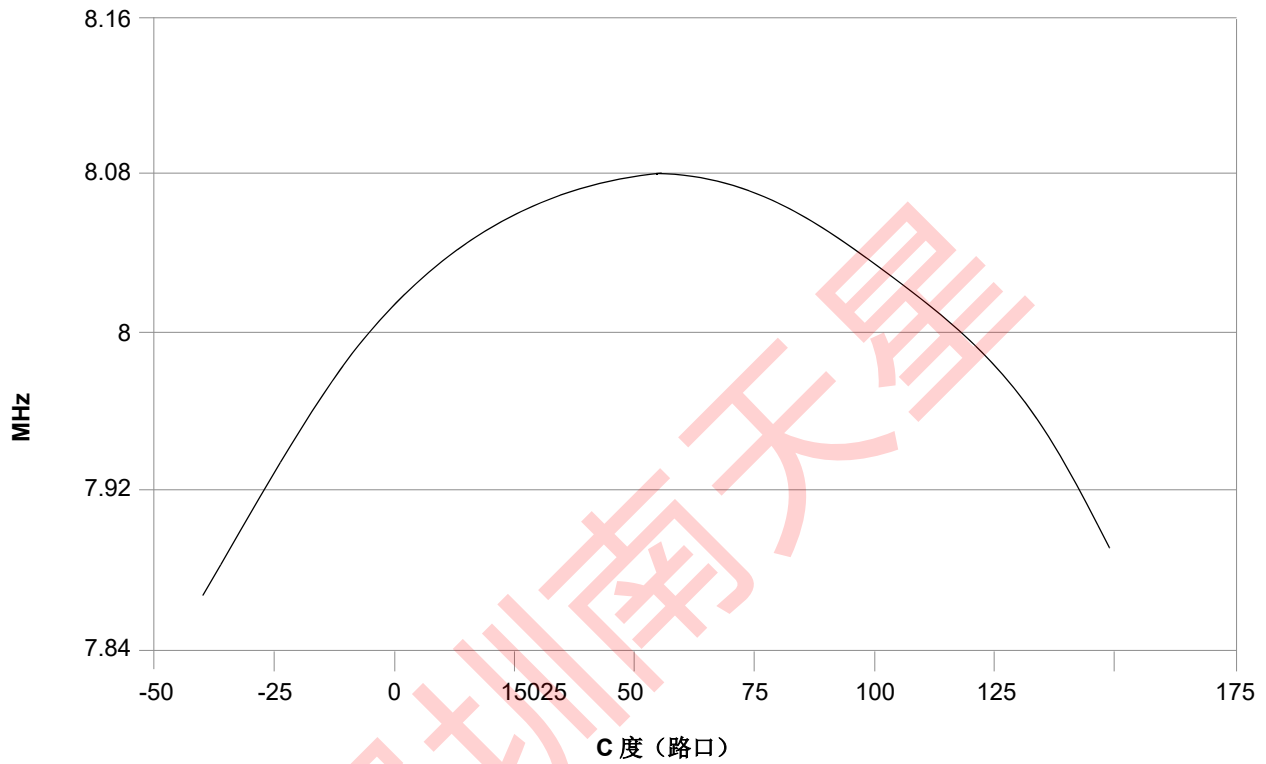


图 10-5 修剪后的放松振荡器温度变化（典型）

## 10.8 重置、停止、等待、模式选择和中断计时

**注意：** 这里描述的所有地址和数据总线都是内部的。

**表 10-13 重置、停止、等待、模式选择和中断计时<sup>1,2</sup>**

特征	标志	典型的最小值	典型的最大值	单位	见图
最小重置断言持续时间	字母 T 锚	4T	—	Ns	—
中断的最小 GPIO 引脚断言	字母 TIW	2T	—	Ns	10-6
_____重置取消对第一个地址获取的断言 <sup>3</sup>	字母 TRDA	$96T_{Osc} + 64T$	$97T_{Osc} + 65T$	Ns	—
从中断断言到获取第一个指令的延迟（退出停止）	字母 T 假如	—	6 吨	Ns	—

1. 在公式中，T = 系统时钟周期和  $T_{Osc}$  = 振荡器时钟周期。对于 32MHz 的工作频率， $T = 31.25ns$ 。在 8MHz（在重置和停止模式下使用）， $T = 125ns$ 。
2. 列出的参数由设计保证。
3. 在开机重置期间，可以使用 56F8033/56F8023 内部复位拉伸电路将此时间延长至  $2^{*}21T$ 。



**图 10-6 GPIO 中断定时（负边缘敏感）**

## 10.9 串行外围接口（SPI）定时

**表 10-14 SPI 时间<sup>1</sup>**

特征	标志	分钟	麦克斯	单位	见图
循环时间 大师 奴隶	字母 T 字母 C	125 62.5	— —	Ns ns	10-7, 10-8, 10-9, 10-10
启用交货时间 大师 奴隶	字母 T 年龄	— 31	— —	Ns ns	10-10

启用滞后时间 大师 奴隶	字母 T 埃 尔格	— 125	— —	Ns ns	10-10
时钟 (SCK) 高时间 大师 奴隶	字母 TCH	50 31	— —	Ns ns	10-7, 10-8, 10-9, 10-10
时钟 (SCK) 低时间 大师 奴隶	字母 T 厘 升	50 31	— —	Ns ns	10-10
输入所需的数据设置时间 大师 奴隶	字母 T 鐘	20 0	— —	Ns ns	10-7, 10-8, 10-9, 10-10
输入所需的数据保留时间 大师 奴隶	字母 T 丈 夫	0 2	— —	Ns ns	10-7, 10-8, 10-9, 10-10
访问时间 (从数据激活的时间 高阻抗状态) 奴隶	字母 T 罗 马字母的第 一个字母	4.8	15	Ns	10-10
禁用时间 (保持时间到高阻抗状态) 从	字母 TD	3.7	15.2	Ns	10-10
数据对输出有效 大师 从 (启用边缘后)	字母 TDV	— —	4.5 20.4	Ns ns	10-7, 10- 8, 10-9, 10-10
数据无效 大师 奴隶	字母 TDI	0 0	— —	Ns ns	10-7, 10-8, 10-9, 10-10
上升时间 奴隶主	字母 T 字 母 R	— —	11.5 10.0	Ns ns	10-7, 10-8, 10-9, 10-10
秋季时间 大师 奴隶	字母 T 第 六个罗马字 母	— —	9.7 9.0	Ns ns	10-7, 10-8, 10-9, 10-10

串行外围接口 (SPI) 定时 1. 列出的参

数由设计保证。

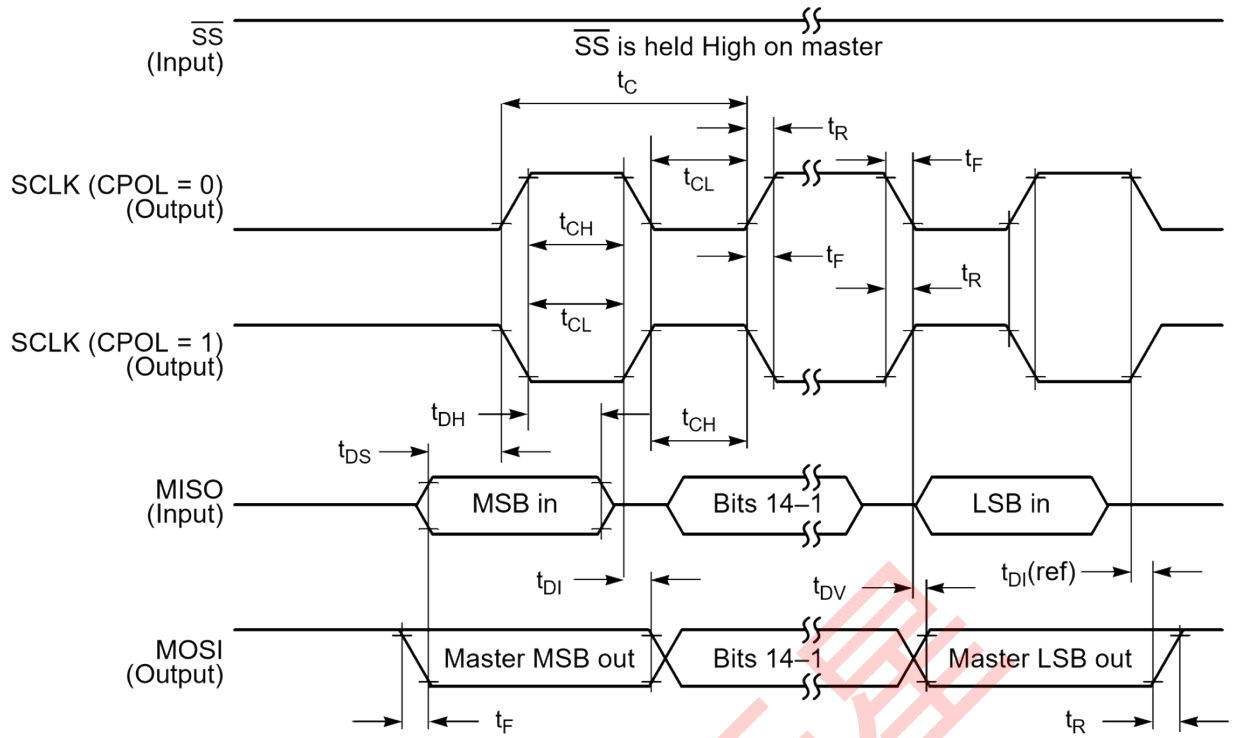


图 10-7 SPI 主定时 (CPHA = 0)

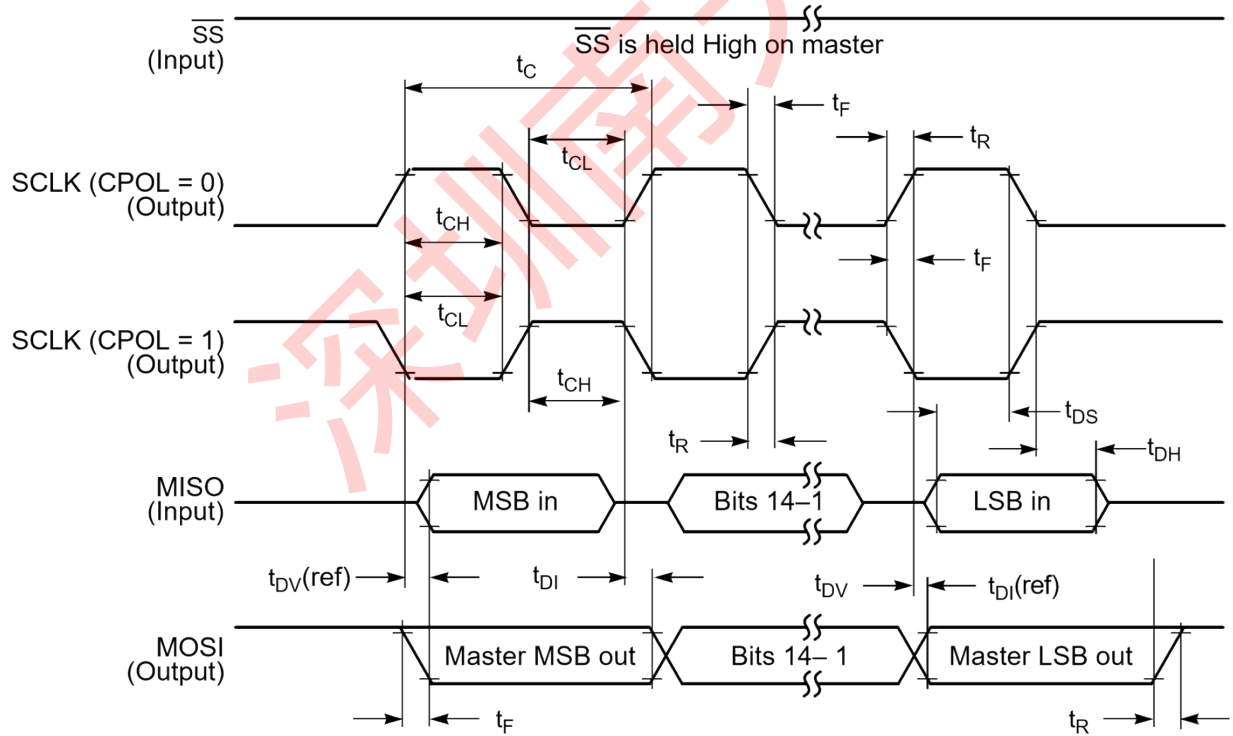
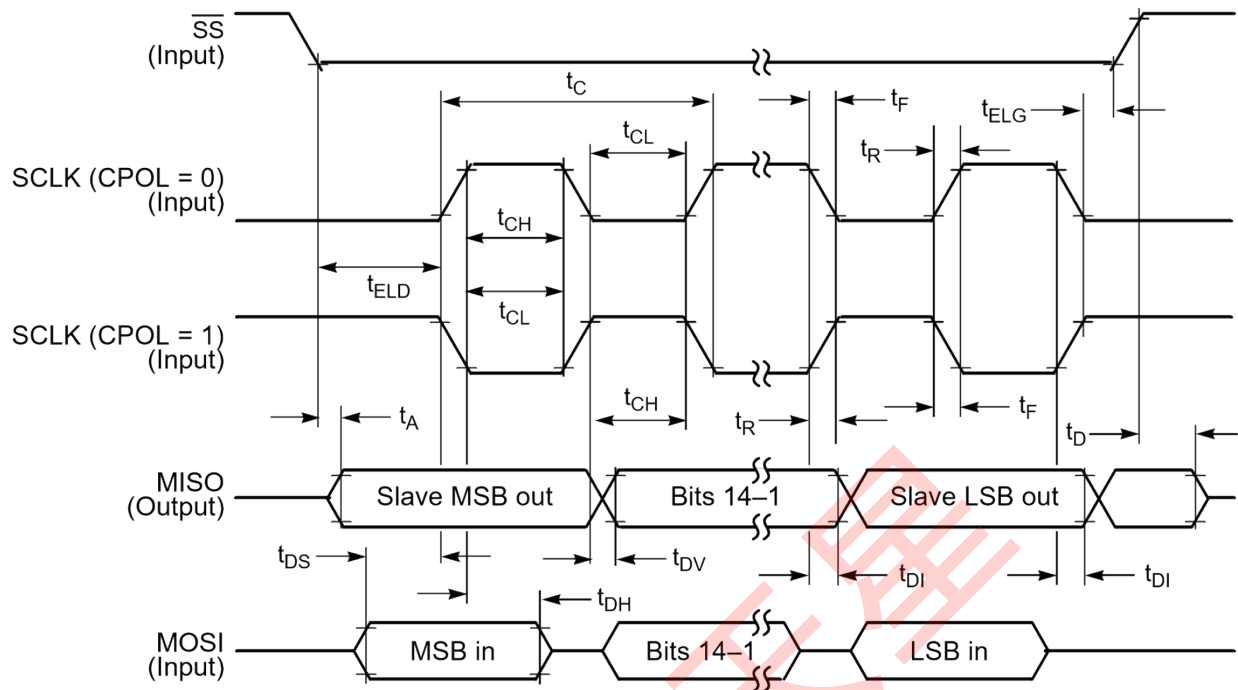
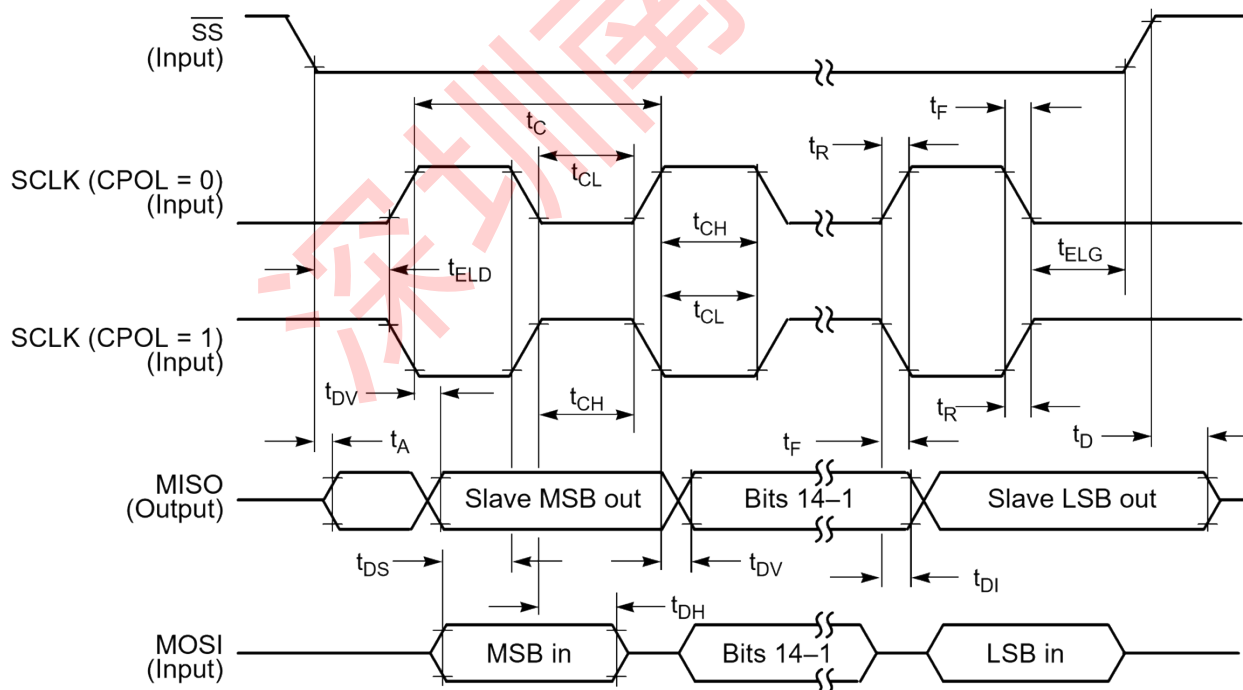


图 10-8 SPI 主定时 (CPHA = 1)


 图 10-9 SPI 从属时间 ( $CPHA = 0$ )

 图 10-10 SPI 从属时序 ( $CPHA = 1$ )

## 10.10 四倍计时器定时

表 10-15 计时器计时<sup>1, 2</sup>

特征	标志	分钟	麦克斯	单位	见图
计时器输入周期	P 钢	$2T + 6$	—	Ns	10-11
计时器输入高/低周期	P <sub>INHL</sub>	$1T + 3$	—	Ns	10-11
计时器输出周期	P 在外面	125	—	Ns	10-11
计时器输出高/低周期	P <sub>OUTH</sub>	50	—	Ns	10-11

1. 在列出的公式中，T = 时钟周期。对于 32MHz 的操作，T = 31.25ns。

2. 列出的参数由设计保证。

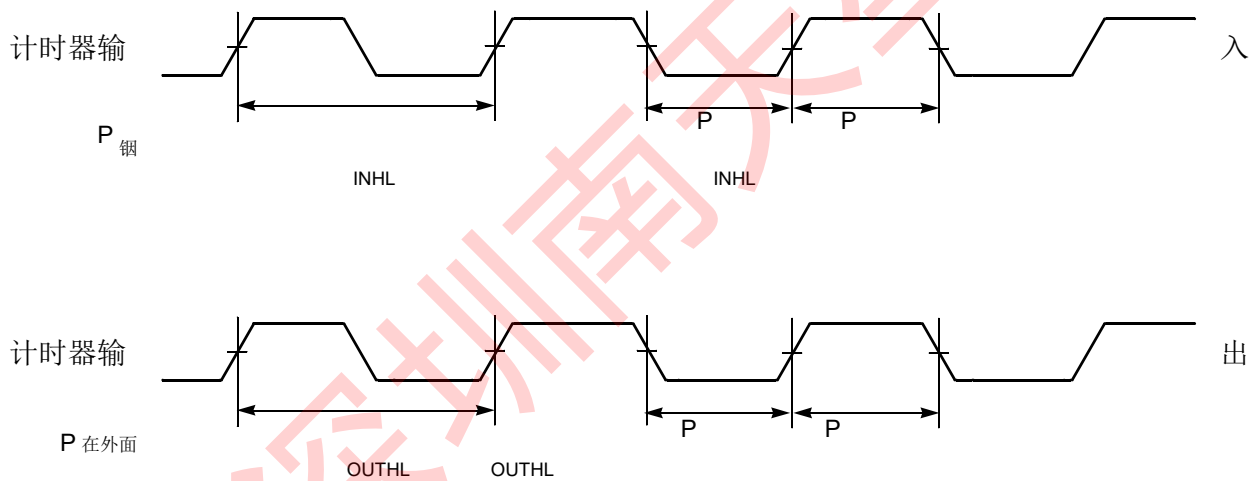


图 10-11 计时器计时

串行通信接口 (SCI) 计时

## 10.11 串行通信接口 (SCI) 定时

表 10-16 SCI 时间<sup>1</sup>

特征	标志	分钟	麦克斯	单位	见图
波特率 <sup>2</sup>	溴	—	(F 最大值 /16)	每秒兆比特	—

RXD <sup>3</sup> 脉冲宽度	RXD 每周	0.965/BR	1.04/BR	Ns	10-12
TXD <sup>4</sup> 脉冲宽度	TXD 每周	0.965/BR	1.04/BR	Ns	10-13
LIN 从属模式					
同步前从节点时钟与标称时钟速率的偏差	第六个罗马字母 TOL_UNSYNCH	-14	14	%	—
之后, 从节点时钟相对于主节点时钟的偏差校准	第六个罗马字母 TOL_同步	-2	2	%	—
最小中断字符长度	字母 T 休息	13	—	主节点位周期	—
		11	—	从节点位周期	—

1. 列出的参数由设计保证。
2. 第六个罗马字母最大值是系统时钟的运行频率, 以 MHz 为单位, 56F8033/56F8023 设备为 32MHz。
3. QSCI0 中的 RXD 引脚被命名为 RXD0, QSCI1 中的 RXD 引脚被命名为 RXD1。
4. QSCI0 中的 TXD 引脚命名为 TXD0, QSCI1 中的 TXD 引脚命名为 TXD1。



图 10-12 RXD 脉冲宽度



图 10-13 TXD 脉冲宽度

## 10.12 集成电路接口 (I<sup>2</sup>C) 时机

表 10-17 I<sup>2</sup>C 时机

特征	标志	标准模式	快速模式	单位
----	----	------	------	----

		最小值	最大程度	最小值	最大程度	
SCL 时钟频率	第六个罗马字母 SCL	0	100	0	400	千赫
保留时间（重复）启动条件。这段时间过后，会产生第一个时钟脉冲。	字母 T 高清：STA	4.0	—	0.6	—	M 罗马字母的第十九个
SCL 时钟的低周期	字母 T 低	4.7	—	1.3	—	M 罗马字母的第十九个
SCL 时钟的高周期	字母 T 高中	4.0	—	0.6	—	M 罗马字母的第十九个
重复 START 条件的设置时间	字母 T <sub>SU</sub> ：STA	4.7	—	0.6	—	M 罗马字母的第十九个
I 的数据保留时间 <sup>2</sup> C 总线设备	字母 T 高清：DAT	0 <sub>1</sub>	3.45 <sup>2</sup>	0 <sub>1</sub>	0.9 <sup>2</sup>	M 罗马字母的第十九个
数据设置时间	字母 T <sub>SU</sub> ：DAT	250 <sup>3</sup>	—	100 <sub>3, 4</sub>	—	Ns
SDA 和 SCL 信号的上升时间	字母 T 字母 R	—	1000	20 + 0.1C <sub>字母 b<sup>5</sup></sub>	300	Ns
SDA 和 SCL 信号的下降时间	字母 T 第六个罗马字母	—	300	20 + 0.1C <sub>字母 b<sup>5</sup></sub>	300	Ns
STOP 条件的设置时间	字母 T <sub>SU</sub> ：STO	4.0	—	0.6	—	M 罗马字母的第十九个
STOP 和 START 之间的巴士空闲时间状况	字母 T <sub>BUF</sub>	4.7	—	1.3	—	M 罗马字母的第十九个
尖峰的脉冲宽度必须被压制输入过滤器	字母 T <sub>SP</sub>	不适用的	不适用的	0	50	Ns

1. 主模式 I<sup>2</sup>C 与 SCL 的下降边缘同时断开地址字节的 ACK。如果没有从服务器承认此地址字节，则可能导致负保留时间，具体取决于 SDA 和 SCL 行的边缘速率。
2. 最大 t<sub>高清</sub>：DAT 只有当设备没有延长 LOW 周期时，才必须满足 (t<sub>低</sub>) 的 SCL 信号。
3. 如果 TX FIFO 为空，则在从服务器传输器模式下的设置时间为 1 个 IPBus 时钟周期。
4. 快速模式 I<sup>2</sup>C 总线设备可以在标准模式 I 中使用<sup>2</sup>C 总线系统，但要求 t<sub>SU</sub>：DAT > = 然后必须满足 250ns。如果设备没有延长 SCL 信号的低周期，情况将自动出现这种情况。如果此类设备确实延长了 SCL 信号的 LOW 周期，它必须将下一个数据位输出到 SDA 线 t<sub>Rmax</sub> + t<sub>SU</sub>：DAT = 1000 + 250 = 1250ns（根据标准模式 I<sup>2</sup>C 总线规范）在 SCL 线路发布之前。
5. 字母 C 字母 b = 一条公交线路的总电容（pF）。

JTAG 计时

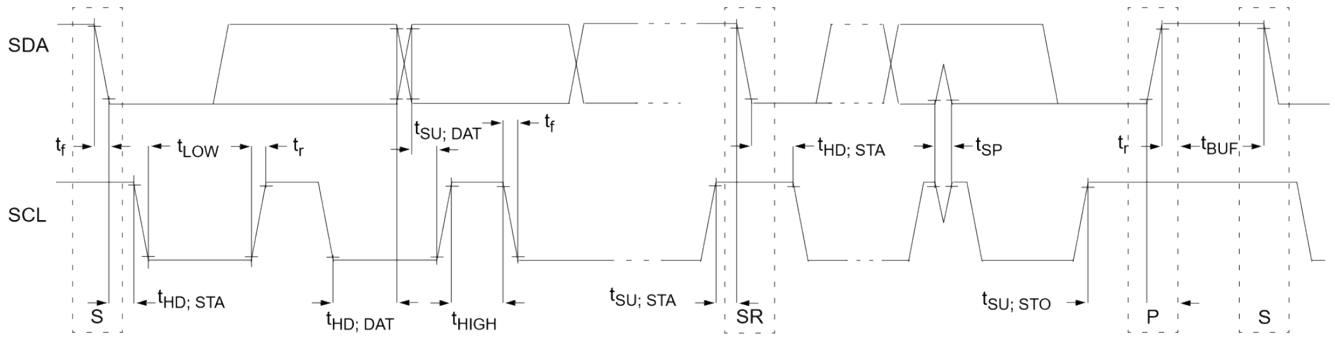


图 10-14 I 上快速和标准模式设备的定时定义<sup>2</sup>C 巴士

### 10.13 JTAG 时间

表 10-18 JTAG 时间

特征	标志	分钟	麦克斯	单位	见图
TCK 操作频率 <sup>1</sup>	第六个罗马字母手	直流电	SYS_CLK/8	兆赫	10-15
TCK 时钟脉冲宽度	字母 T 每周	50	—	Ns	10-15
TMS, TDI 数据设置时间	字母 T 键	5	—	Ns	10-16
TMS, TDI 数据保留时间	字母 T 丈夫	5	—	Ns	10-16
TCK 低到 TDO 数据有效	字母 T <sub>DV</sub>	—	30	Ns	10-16
TCK 低到 TDO 三态	字母 T <sub>TS</sub>	—	30	Ns	10-16

1. TCK 运行频率必须小于处理器速率的 1/8。

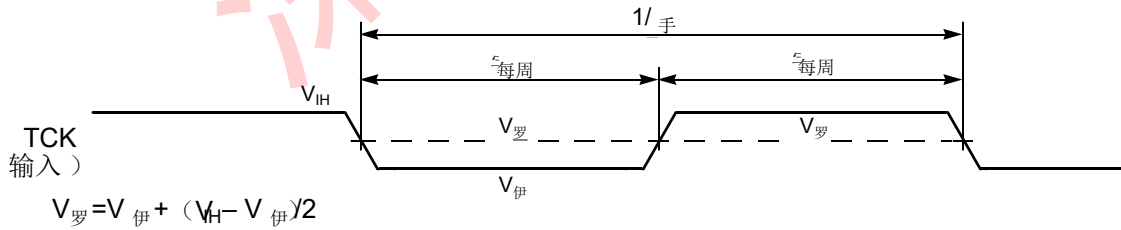


图 10-15 测试时钟输入定时图

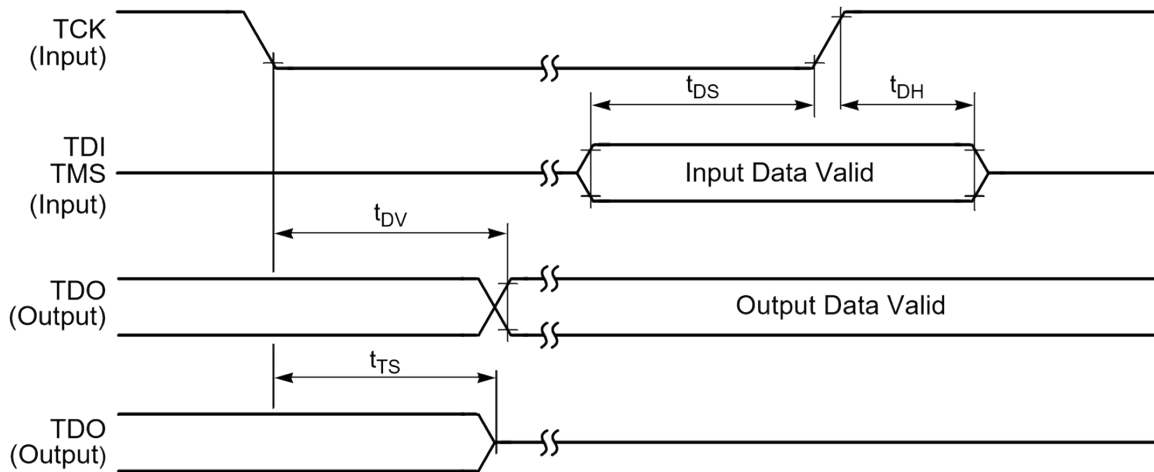


图 10-16 测试访问端口定时图

深圳南天星

## 10.14 模数转换器 (ADC) 参数

**表 10-19 ADC 参数<sup>1</sup>**

参数	标志	分钟	类型	麦克斯	单位
<b>直流规格</b>					
分辨率	字母 R 徽	12	—	12	比特
ADC 内部时钟	第六个罗马字母 ADIC	0.1	—	5.33	兆赫
转换范围	字母 R 公元	VREFL	—	VREFH	V
ADC 开机时间 <sup>2</sup>	字母 TADPU	—	6	13	字母 TAIC 周期 <sup>3</sup>
从自动待机中恢复	字母 TREC	—	0	1	字母 TAIC 周期 <sup>3</sup>
转换时间	字母 TADC	—	6	—	字母 TAIC 周期 <sup>3</sup>
采样时间	字母 T 广告	—	1	—	字母 TAIC 周期 <sup>3</sup>
<b>精确度</b>					
积分非线性 <sup>4</sup> (完整的输入信号范围)	INL	—	+/- 3	+/- 5	LSB <sup>5</sup>
微分非线性	DNL	—	+/- .6	+/- 1	LSB <sup>5</sup>
单调性	保证				
偏移电压内部参考	V 抵消	—	+/- 4	+/- 9	毫伏
偏移电压外部参考	V 抵消	—	+/- 6	+/- 12	毫伏
增益错误 (转移增益)	E 增益	—	.998 到 1.002	1.01 到 .99	—
<b>ADC 输入<sup>6</sup> (Pin 组 3)</b>					
输入电压 (外部参考)	VADIN	VREFL	—	VREFH	V
输入电压 (内部参考)	VADIN	VSSA	—	VDDA	V
输入泄漏	我 IA	—	0	+/- 2	M 罗马字母的第一个字母
VREFH 电流	我 VREFH	—	0	—	M 罗马字母的第一个字母
输入注入电流 <sup>7</sup> , 每个针	我 ADI	—	—	3	妈
输入电容	字母 CADI	—	看见图 10-17	—	pF

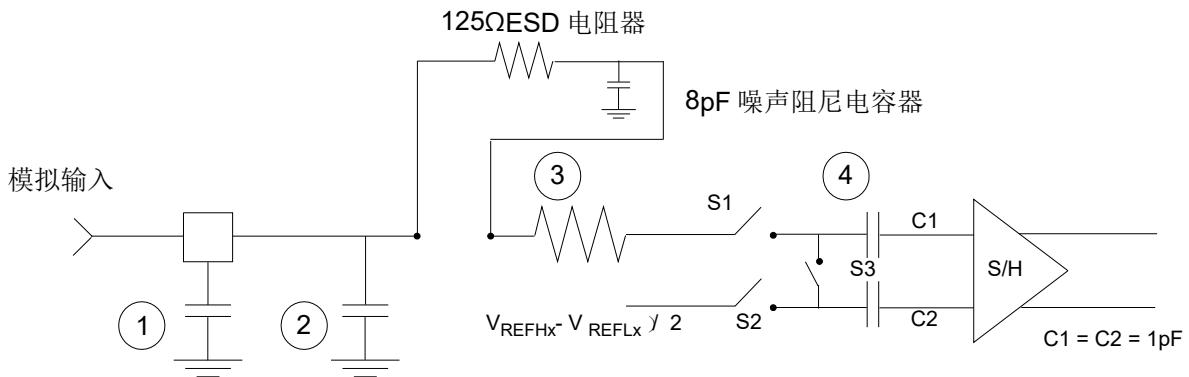
输入阻抗	英语字母中的第二十四 个字母	—	看见图 10-17	—	为女王/国王陛下效劳
<b>AC 规格</b>					
信噪比	SNR	60	65		分贝
总谐波失真	THD	60	64		分贝
虚假自由动态范围	SFDR	61	66		分贝
信号到噪声加失真	西纳德	58	62		分贝
有效位数	ENOB	—	10.0		比特

1. 所有测量都是在 V 处进行的女儿 = 3.3V,  $V_{REFH} = 3.3V$  和  $V_{REFL} =$  地面
2. 包括 ADC 和 V 的电源文件编号
3. ADC 时钟周期
4. 从 V 测量的  $INL_{\text{钳}} = V_{REFL}$  到  $V_{\text{钳}} = V_{REFH}$
5.  $LSB =$  最小有效位 = 0.806mV
6. 引脚组详细如下表 10-1。
7. 可以从未选择的 ADC 信号输入中注入或来源的电流, 而不会影响性能 ADC。

## 用于 ADC 输入的 10.15 等效电路

图 10-17 说明采样和保持期间的 ADC 输入电路。S1 和 S2 总是在 S3 关闭/打开的同时打开/关闭。当 S1/S2 关闭, S3 打开时, 样品和保持电路的一个输入移动到  $(V_{REFHx} - V_{REFLx}) / 2$ , 而其他电荷到模拟输入电压。当开关翻转时, C1 和 C2 的电荷通过 S3 进行平均, 结果是单端模拟输入切换到以 (V) 为中心的差分电压  $(V_{REFHx} - V_{REFLx}) / 2$ 。开关 switADC 时钟每个周期的 ch (打开半 ADC 时钟, 关闭半 ADC 时钟)。请注意, 有与模拟输入板、路由等相关的额外电容, 但这些电容不会过滤到 S/H 输出电压中, 因为 S1 提供电荷分担阶段的 olation。

这个电路的一个方面是有一个持续的输入电流, 这是模拟输入电压的函数, V 文件编号, 以及 ADC 时钟频率。



1. 由于封装、引脚到引脚和引脚到封装底座耦合的寄生电容；1.8pF
2. 芯片粘结垫、ESD 保护装置和信号路由的寄生电容；2.04pF
3. 通道选择 mux 的等效电阻；100 欧姆
4. 在样品和保持电路处采样电容器。电容器 C1 通常与输入断开连接，仅在采样时连接到它；1.4pF

图 10-17 用于 A/D 加载的等效电路

## 10.16 比较器（CMP）参数

表 10-20 CMP 参数

特征	条件/评论	标志	分钟	类型	麦克斯	单位
输入偏移电压 <sup>1</sup>	在 V 范围内 $V_{DDA} - .1V$ 到 $V_{SSA} + .1V$	V 抵消	—	±10	± 35	毫伏

数字到模拟转换器（DAC）参数

表 10-20 CMP 参数

特征	条件/评论	标志	分钟	类型	麦克斯	单位
输入传播延迟		字母 T 付 讠	—	35	45	Ns
开机时间		字母 T <sub>CPU</sub>	—	待定	待定	

1.V 的 0.1V 以内没有保证规格  $V_{DDA}$  或  $V_{SSA}$

## 10.17 数模转换器（DAC）参数

表 10-21 DAC 参数

参数	条件/评论	标志	分钟	类型	麦克斯	单位
<b>直流规格</b>						
分辨率			12		12	碎片
转换时间			待定	—	2	μS
汇率			待定	—	50 万	Conv/秒
开机时间	从释放 PWRDWN 信号到 DACOUT 信号有效的的时间	字母 T <sub>DAPU</sub>	—	—	11	μS
<b>精确度</b>						

积分非线性 <sup>1</sup>	输入数字单词的范围： 410 至 3891 美元（19A-F33 美元） 全范围的 5%到 95%	INL	—	+/- 3	+/- 8.0	LSB <sup>2</sup>
微分非线性 <sup>1</sup>	输入数字单词的范围： 410 至 3891 美元（19A-F33 美元） 全范围的 5%到 95%	DNL	—	+/- .8	< - 1	LSB <sup>2</sup>
单调性	> 6 西格玛单调性， < 3.4 ppm 非单调性		保证			—
偏移错误 <sup>1</sup>	输入数字单词的范围： 410 至 3891 美元（19A-F33 美元） 全范围的 5%到 95%	V 抵消	—	+/- 25	+/- 40	毫伏
增益错误 <sup>1</sup>	输入数字单词的范围： 410 至 3891 美元（19A-F33 美元） 全范围的 5%到 95%	E 增益	—	+/- .5	+/- 1.5	%
<b>DAC 输出</b>						
输出电压范围	在任意一个 V 的 40mV 以内 <sub>REFLX</sub> 奥勒冈州 VREFHX	V 在外面	VREFLX+.04V	—	VREFHX -.04V	V
<b>AC 规格</b>						
信噪比		SNR	—	待定	—	分贝
虚假自由动态范围		SFDR	—	待定	—	分贝
有效位数		ENOB	9	—	—	碎片

1. 在 V 的 5%以内没有保证规格 DDA 或 VSSA

2. LSB = 0.806mV

## 10.18 功耗

看见 [第 10.1 节](#) 获取 56F8033/56F8023 的 IDD 要求清单。本节提供了额外的细节，可用于优化给定应用程序的功耗。

功耗由以下方程给出：

$$\begin{aligned} \text{总功率} = & \quad \text{A: 内部[静态组件]} \\ & + \text{B: 内部[国家依赖组件]} \\ & + \text{C: 内部[动态组件]} \\ & + \text{D: 外部[动态组件]} \\ & + \text{E: 外部[静态组件]} \end{aligned}$$

A, 内部[静态组件], 由振荡器的直流偏置电流、泄漏电流、PLL 和电压参考组成。这些源独立于处理器状态或工作频率运行。

B, 内部[国家依赖组件], 仅当这些资源在使用时, 才反映某些片上资源所需的供应电流。这些包括 RAM、闪存和 ADC。

C, 内部[动态组件], 是经典的  $C \cdot V^2 \cdot F$  CMOS 功耗对应于 56800E 核心和标准电池逻辑。

D, 外部[动态组件], 反映了由于芯片外部引脚上的电容负载而在芯片上耗散的功率。这也通常被描述为  $C \cdot V^2 \cdot F$ , 尽管对 56800E 上使用的两种 I/O 单元类型的模拟显示, 功率对负载曲线确实具有非零 Y 截距。

**表 10-22 10MHz 的 I/O 负载系数**

	拦截	斜率
8mA 驱动器	1.3	0.11mW / pF
4mA 驱动器	1.15mW	0.11mW / pF

输出引脚上电容负载的功率（一阶）是输出变化的电容负载和频率的函数。[表 10-22](#) 提供计算 I/O 单元中耗散功率的系数, 作为电容负载的函数。在这些情况下：

$$\text{总功率} = \sum ((\text{拦截} + \text{斜率} \cdot \text{负载}) \cdot \text{频率} / 10\text{MHz})$$

在哪里：

- 在具有电容负载的所有输出引脚上进行总和 • 总功率以 mW 表示
- Cload 以 pF 表示

由于大多数设备引脚的占空比较低，在一段时间内平均时，电容负载导致的功耗相当低。

E，外部[静态组件]，反映了对设备输出施加电阻负载的影响。将所有  $V$  的总和相加  $^2/R$  或  $IV$  达到电阻负载对功率的贡献。为了这些粗略的计算，假设  $V = 0.5$ 。例如，如果总共有八个 PWM 输出将 10mA 驱动到 LED，那么  $P = 8 * .5 * .01 = 40\text{mW}$ 。

在之前的讨论中，与纯输入引脚相关的寄生虫导致的功耗被忽略了，因为它被认为是可以忽略的。

深圳南天星

## 第 11 部分包装

### 11.1 56F8033/56F8023 软件包和引脚信息

本节包含 56F8033/56F8023 的包装和引脚信息。该设备采用 32 针低调四平装 (LQFP)。图 11-1 显示软件包大纲，图 11-2 显示机械参数和表 11-1 列出引脚输出。

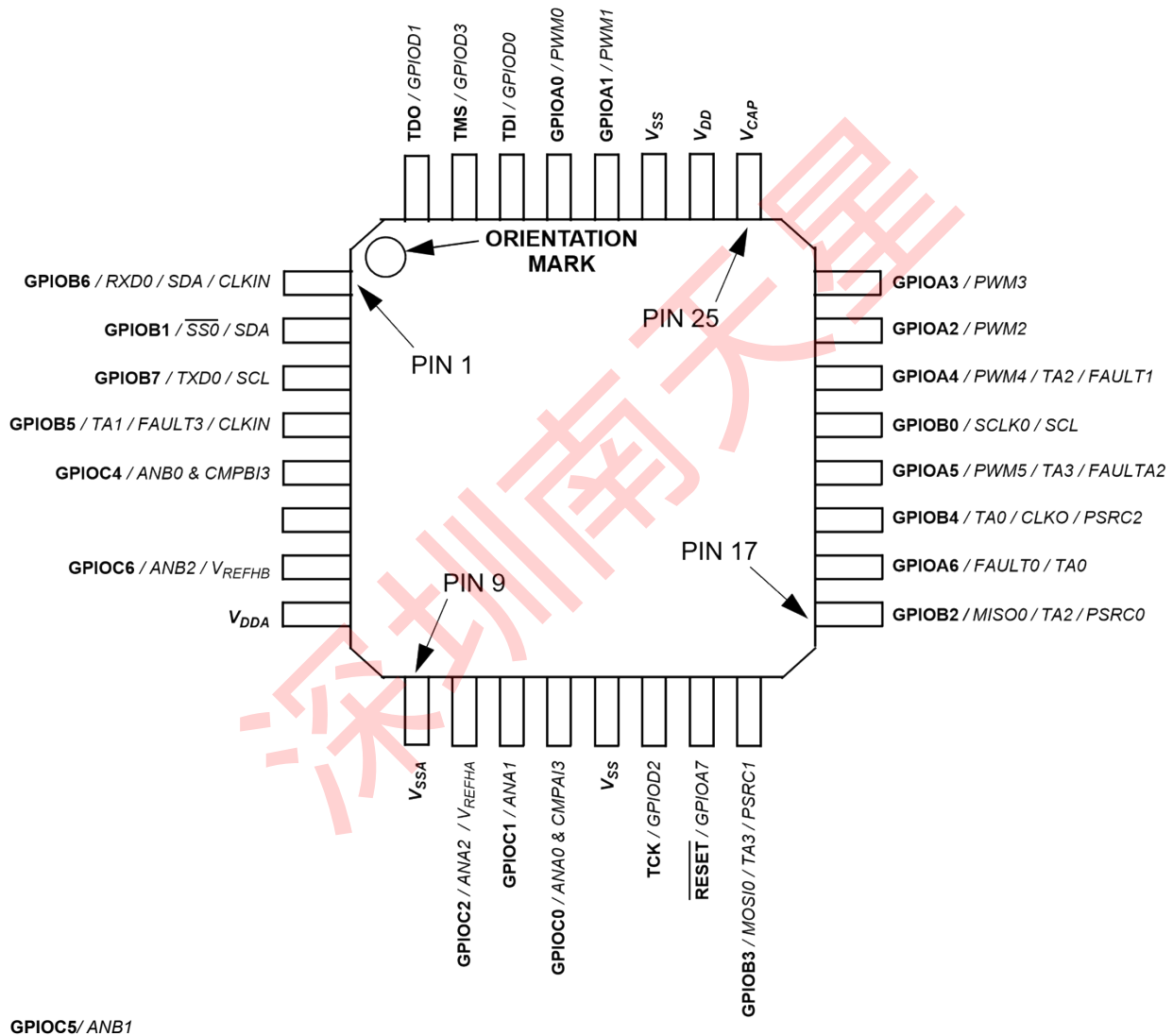


图 11-1 顶视图，56F8033/56F8023 32 针 LQFP 封装

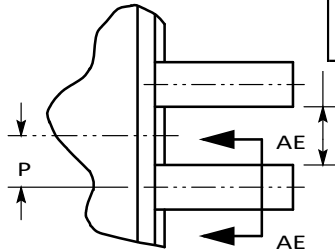
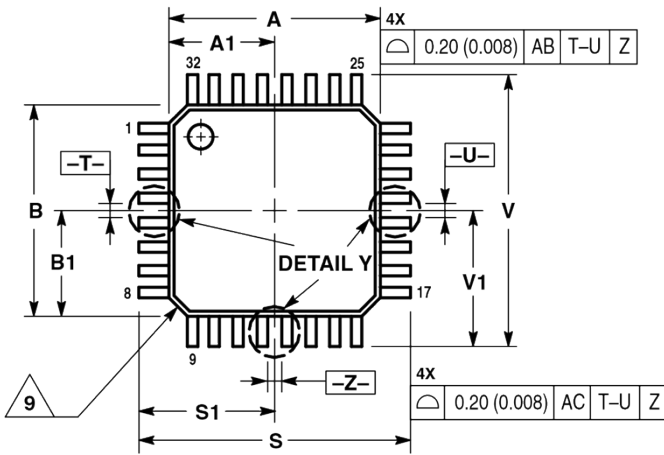
表 11-1 56F8033/56F8023 32 针 LQFP 封装按引脚编号识别<sup>1</sup>

别针#	信号名称	别针#	信号名称	别针#	信号名称	别针#	信号名称
1	<b>GPIOB6</b> <i>RXD0 / SDA / CLKIN</i>	9	<b>VSSA</b>	17	<b>GPIOB2</b> <i>MISO0 / TA2 / PSRC0</i>	25	<b>V 便帽</b>
2	<b>全科医生 IOB1</b> <i>SS0/SDA</i>	10	<b>GPIOC2</b> <i>ANA2 / V<sub>REFHA</sub></i>	18	<b>GPIOA6</b> <i>故障 0 / TA0</i>	26	<b>V 女儿</b>
3	<b>GPIOB7</b> <i>TXD0 / SCL</i>	11	<b>GPIOC1ANA</b> <i>1</i>	19	<b>GPIOB4</b> <i>TA0 / CLKO / PSRC2</i>	27	<b>V 纳粹党卫军</b>
4	<b>GPIOB5</b> <i>TA1 / FAULT3 / CLKIN</i>	12	<b>GPIOC0ANA0</b> <i>和 CMPAI3</i>	20	<b>GPIOA5</b> <i>PWM5 / TA3 / FAULT2</i>	28	<b>GPIOA1PWM</b> <i>1</i>
5	<b>GPIOC4ANB0</b> <i>和 CMPBI3</i>	13	<b>V 纳粹党卫军</b>	21	<b>GPIOB0</b> <i>SCLK0 / SCL</i>	29	<b>GPIOA0PWM0</b>
6	<b>GPIOC5ANB</b> <i>1</i>	14	<b>TCIGPIOD</b> <i>2</i>	22	<b>GPIOA4</b> <i>PWM4 / TA2 / FAULT1</i>	30	<b>TDIGPIOD</b> <i>0</i>
7	<b>GPIOC6</b> <i>ANB2/V<sub>REFHB</sub></i>	15	调整 <b>GPIOA7</b>	23	<b>GPIOA2PWM</b> <i>2</i>	31	<b>TMSGPIOD</b> <i>3</i>
8	<b>VDDA</b>	16	<b>GPIOB3</b> <i>MOSI0 / TA3 / PSRC1</i>	24	<b>GPIOA3PWM</b> <i>3</i>	32	<b>TDOGPIOD</b> <i>1</i>

1.备用信号以白表示

深圳南天星

昏暗的	毫米		英寸	
	分钟	最大值	分钟	最大值
罗马字母的第一个字母	7.000 BSC		0.276 BSC	
A1	3.500 BSC		0.138 BSC	
字母 b	7.000 BSC		0.276 BSC	
B1	3.500 BSC		0.138 BSC	
字母 C	1.400	1.600	0.055	0.063
D	0.300	0.450	0.012	0.018
E	1.350	1.450	0.053	0.057
第六个罗	0.300	0.400	0.012	0.016



1. 尺寸和容忍度每 ANSII14.5M, 1982
2. 控制尺寸: 毫米。
3. 伸平面-AB-位于铅的底部, 与铅从分界部的塑料体退出的铅相吻合。
4. 数据-T-、-U-和-Z-将确定在数据平面-。
5. 尺寸 S 和 V 待确定在设置平面-AC-。
6. 尺寸 A 和 B 不包括模具突出。允许的突出是每面 0.250 (0.010)。尺寸 A 和 B 确实包括模匹配, 并在达图平面-AB-确定。
7. 尺寸 D 不包括 DAMBAR 突出。丹巴突出应不会导致 D 维度超过 0.520 (0.020)。
8. 最小焊板厚度应为 0.0076 (0.0003)。
9. 每个角落的确切形状可能因描述而异。

图 11-2  
56F8033/56F8023 32

LQFP 机械信息

请看 [www.freescale.com](http://www.freescale.com) 获取最新的案例大纲。

马字母					
G	0.800 BSC		0.031 BSC		
H	0.050	0.150	0.002	0.006	
第十个英文字母 J	0.090	0.200	0.004	0.008	
K	0.500	0.700	0.020	0.028	
罗马字母的第十三个字母	12 参考		12 参考		
第十四个英文字母	0.090	0.160	0.004	0.006	
P	0.400 BSC		0.016 BSC		
字母 Q	1	5	1	5	
字母 R	0.150	0.250	0.006	0.010	
罗马字母的第十九个	9.000 BSC		0.354 BSC		
S1	4.500 BSC		0.177 BSC		
V	9.000 BSC		0.354 BSC		
V1	4.500 BSC		0.177 BSC		
罗马字母的二十三个字母	0.200 参考		0.008 参考		
英语字母中的第二十四字母	1.000 参考		0.039 参考		

细节 Y

注:

年。  
线底  
AB-  
具不

针

## 第 12 部分设计注意事项

### 12.1 热设计注意事项

芯片结温度的估计， $T_{\text{J}}$  第十个英文字母 J，可以从等式中获得：

字母  $T_{\text{J}}$  第十个英文字母 J =  $T_{\text{R}}$  罗马字母的第一个字母 + ( $R_{\Theta\text{JA}}$  第十个英文字母 JA 英语字母中的第二十四个字母  $P_{\text{D}}$ )

在哪里：

字母  $T_{\text{R}}$  包装的环境温度 (字母  $^{\circ}\text{C}$ )

马字母的第 结到环境的热阻 (字母  $^{\circ}\text{C}/\text{W}$ )

一个字母 =

字母  $R_{\Theta}$

第十个英文

字母 JA =

$P_{\text{D}}$  = 包装中的功率耗散 (W)

结到环境的热阻是行业标准值，可以快速轻松地估计热性能。不幸的是，通常有两种值：在单层板上确定的值和在有二个平面的板上获得的值。对于 PBGA 等软件包，这些值可以相差两倍。哪个值更接近应用程序取决于电路板上其他组件耗散的功率。在单层上获得的值电路板适用于紧密包装的印刷电路板。如果电路板具有低功耗，并且组件分离良好，则在带有内部平面的电路板上获得的值通常是合适的。

使用散热器时，热阻表示为结到外壳的热阻和外壳到环境的热阻之和：

字母  $R_{\Theta\text{JA}} = R_{\Theta\text{JC}} + R_{\Theta}$  加利

福尼亚州在哪里：

字母  $R_{\Theta\text{JA}}$  = 封装结对环境热阻 ( $^{\circ}\text{C}/\text{W}$ )

字母  $R_{\Theta\text{JC}}$  = 封装结到外壳的热阻 ( $^{\circ}\text{C}/\text{W}$ )  $R_{\Theta}$  加利福尼亚州 = 封装外壳到环境的热阻 ( $^{\circ}\text{C}/\text{W}$ )

字母  $R_{\Theta\text{JC}}$  与设备相关，不能受到用户的影响。用户控制热环境，将外壳更改为环境热阻， $R_{\Theta}$  加利福尼亚州。例如，用户可以更改散热片的尺寸、设备周围的气流、界面材料、印刷电路板上的安装安排，或更改设备周围的印刷电路板上的散热。

为了确定不使用散热器时应用中设备的结温度，热表征参数 ( $\Psi_{\text{JT}}$ ) 可用于确定结点温度，使用以下方程测量包装箱顶部中心的温度：

字母 T 第十个英文字母 J = T 字母 T + ( $\Psi_{JT} \times P_D$ )

在哪里:

字母 T 字 包装顶部的热电偶温度 (字母 °C) 热表征参数

母 T = (字母 °C/W)

$\Psi_{JT}$  =

$P_D$  = 封装中的功率耗散 (W)

热表征参数根据 JESD51-2 规范测量, 使用 40 规格的 T 型热电偶环氧化到包装盒的顶部中心。热电偶的位置应使热电偶结位于包装上。在热电偶结上放置少量环氧树脂, 并从结处延伸约 1 毫米的电线。热电偶线平放在包装盒上, 以避免热电偶冷却效应造成的测量错误电线。

使用散热器时, 从插入包装外壳和接口材料界面的热电偶中确定结温度。散热器通常需要一个间隙槽或孔。最小化...的大小间隙对于最大限度地减少因去除散热器部分热界面而引起热性能变化非常重要。由于这项技术的实验困难, 许多工程师测量散热器温度和母鸡使用界面热阻的单独测量来计算外壳温度。从这种情况的温度, 结温度由结到情况的热阻来确定。

## 12.2 电气设计注意事项

### 谨慎

该设备包含保护电路, 以防止因高静电或电场而损坏。然而, 建议采取正常的预防措施, 以避免对这个高阻抗电路施加任何高于最大额定电压的电压。如果未使用的输入与适当的电压水平绑定, 则操作的可靠性会提高。

使用以下考虑因素清单来确保 56F8033/56F8023 的正确运行:

- 提供从电路板电源到每个 V 的低阻抗路径 女儿 固定在 56F8033/56F8023 上, 从板地面到每个 V 纳粹党卫军 (GND) 别针
- 最低旁路要求是将 0.01-0.1 $\mu$ F 的电容器放置在尽可能靠近封装电源引脚的地方。推荐的旁路配置是在每个 V 上放置一个旁路电容器 女儿/V 纳粹党卫军 对, 包括  $V_{DDA}/V_{SSA}$ 。陶瓷和钽电容器往往提供更好的公差。
- 确保连接到芯片 V 的电容器引线和相关的印刷电路轨迹 女儿 和 V 纳粹党卫军 (GND) 别针尽可能短
- 绕过 V 女儿 和 V 纳粹党卫军 大约 100 $\mu$ F, 加上 0.1 $\mu$ F 陶瓷电容器的数量
- 对于高频信号, PCB 的跟踪长度应最小
- 在计算电容时, 考虑所有设备负载以及 PCB 跟踪引起的寄生电容。这在具有较高电容负载的系统中尤为重要, 这些系统可能会在 V 中产生更高的瞬态电流 女儿 和 V 纳粹党卫军 电路。

- 特别注意将 V 上的噪音水平降到最低文件编号,  $V_{DDA}$ , 和  $V_{SSA}$  别针
- 为 V 使用单独的功率平面女儿和  $V_{DDA}$  和 V 的单独地面飞机纳粹党卫军和  $V_{SSA}$  被推荐。尽可能将单独的模拟和数字电源和接地平面连接到电源输出。如果模拟电路和数字电路都由相同的电源供电, 建议连接一个小电感器或 f 串行中的 errite 珠与两个  $V_{DDA}$  和  $V_{SSA}$  痕迹。
- 非常希望通过地面平面在物理上将模拟组件与嘈杂的数字组件分开。不要将模拟轨迹与数字轨迹并行放置。在模拟信号轨迹周围放置模拟地面轨迹也是可取的将其与数字痕迹隔离开来。
- 因为闪存是通过 JTAG/EOnCE 端口、QSPI、QSCI 或 I 编程的  $^2C$ , 如果需要电路内闪存编程, 设计者应提供此端口的接口。
- 如果需要, 请将外部 RC 电路连接到 RESET 引脚。电阻器值应在以下范围内 4.7k-10k; 电容器值应在 0.22 $\mu$ f-4.7 $\mu$ f 之间。
- 在 JTAG 端口的 TMS 引脚上添加一个 3.3k 外部上拉, 如果 JTAG 转换器不存在, 则在正常运行期间将 EOnce 保持重写状态。
- 在重置期间和重置后, 但在 I/O 初始化之前, 所有 I/O 引脚都处于输入状态, 并启用内部上拉。内部上拉的典型值约为 110K。这些内部引体向上可以通过软件禁用。
- 为了消除 PCB 痕量阻抗效应, 每个 ADC 输入都应该有一个 33pf-10 欧姆 RC 滤波器。
- 设备 GPIO 在 GPIO 电路上只有一个向下 (基板) 二极管。设备没有正钳二极管, 因为 GPIO 使用浮动栅极结构来容忍 5V 输入。绝对最大钳电流在 V 时为 -20mA 小于 0V。连续夹具电流在 V 时为 -2mA 小于 0V。如果正电压尖峰令人担忧, 建议使用正钳。

## 第 13 部分订购信息

表 13-1 列出下订单所需的相关信息。咨询 Freescale Semiconductor 销售办公室或授权分销商, 以确定可用性并订购设备。

表 13-1 56F8033/56F8023 订购信息

装置	电源电压	包装类型	引脚计数	频率 (MHz)	周围的温度范围	订单号
MC56F8033	3.0-3.6 V	低调四平装 (LQFP)	32	32	-40° 至 + 105° C	MC56F8033VLC*
MC56F8023	3.0-3.6 V	低调四平装 (LQFP)	32	32	-40° 至 + 105° C	MC56F8023VLC*

\*此软件包符合 RoHS 标准。

## 第 14 部分附录

寄存器首字母缩略词从以前的设备数据表进行了修订, 以提供更清晰的寄存器描述。下表提供了对遗留和修订首字母缩略词的交叉引用。

**注意：**本表包括 56F803x 和 56F802x 系列中使用的所有外围设备；此处描述的一些外围设备可能不存在于此设备上。

**表 14-1 遗留和修订的首字母缩略词**

注册名称	外围参考手册		数据表		处理器专家首字母缩略词	内存地址	
	新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词		开始	死亡
<b>模数转换器 (ADC) 模块</b>							
控制 1 寄存器	CTRL1	ADCR1	ADC_CTRL1	ADC_ADCR1	ADC_ADCR1	0xF080	
控制 2 寄存器	CTRL2	ADCR2	ADC_CTRL2	ADC_ADCR2	ADC_ADCR2	0xF081	
零交叉控制寄存器	ZXCTRL	ADZCC	ADC_ZXCTRL	ADC_ADZCC	ADC_ADZCC	0xF082	
频道列表 1 寄存器	CLIST1	ADLST1	ADC_CLIST1	ADC_ADLST1	ADC_ADLST1	0xF083	
频道列表 2 寄存器	CLIST2	ADLST2	ADC_CLIST2	ADC_ADLST2	ADC_ADLST2	0xF084	
频道列表 3 寄存器	CLIST3		ADC_CLIST3	ADC_ADCLST3	ADC_ADCLST3	0xF085	
频道列表 4 寄存器	CLIST4		ADC_CLIST4	ADC_ADCLST4	ADC_ADCLST4	0xF086	
样本禁用寄存器	SDIS	ADDIS	ADC_SDIS	ADC_ADSDIS	ADC_ADSDIS	0xF087	
状态登记	统计	ADSTAT	ADC_STAT	ADC_ADSTAT	ADC_ADSTAT	0xF088	
转换准备就绪寄存器	RDY		ADC_CNRDY	ADC_ADCNRDY	ADC_ADCNRDY	0xF089	
限制状态寄存器	LIMSTAT	ADLSTAT	ADC_LIMSTAT	ADC_ADLSTAT	ADC_ADLSTAT	0xF08A	
零交叉状态寄存器	ZXSTAT	ADZCSTAT	ADC_ZXSTAT	ADC_ADZCSTAT	ADC_ADZCSTAT	0xF08B	
结果 0-7 寄存器	RSLT0-7	ADRSLT0-7	ADC_RSLT0-7	ADC_ADRSLT0-7	ADC_ADRSLT0-7	0xF08C	0XF093
结果 8-15 个寄存器	RSLT8-15		ADC_RSLT8-15	ADC_ADRSLT8-15	ADC_ADRSLT8-15	0xF094	0XF09B
最低限额 0-7 寄存器	LOLIM0-7	ADLLMT0-7	ADC_LOLIM0-7	ADC_ADLLMT0-7	ADC_ADLLMT0-7	0XF09C	0XF0A3
高限额 0-7 寄存器	HILIM0-7	ADHLMT0-7	ADC_HILIM0-7	ADC_ADHLMT0-7	ADC_ADHLMT0-7	0XF0A4	0XF0AB
偏移 0-7 寄存器	OFFST0-7	ADOF0-7	ADC_OFFST0-7	ADC_ADOFS0-7	ADC_ADOFS0-7	0XF0AC	0XF0B3
电源控制寄存器	PWR	广告力量	ADC_PWR	ADC_ADPOWER	ADC_ADPOWER	0XF0B4	

**Table 14-1 Legacy and Revised Acronyms (Continued)**

校准寄存器	CAL		ADC_CAL	ADC_ADCAL	ADC_ADCAL	0XF0B5
计算机正常运行 (COP) 模块						
控制寄存器	CTRL	COPCTL	COP_CTRL	COPCTL	COPCTL	0XF120

注册名称	外围参考手册		数据纸张		处理器专家首字母缩略词	内存地址	
	新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词		开始	死亡
超时注册	兜售者	科普托	COP_TOUT	科普托	科普托	0XF121	
柜台寄存器	CNTR	COPCTR	COP_CNTR	COPCTR	COPCTR	0XF122	

深圳南天星

**Table 14-1 Legacy and Revised Acronyms (Continued)**

注册名称	外围参考手册		数据表		处理器专家首字母缩略词	内存地址	
	新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词		开始	死亡
<b>集成电路接口 (I<sup>2</sup>C) 模块</b>							
控制寄存器	CTRL	IBCR	I2C_CTRL	I2C_IBCR	I2C_IBCR		0xF280
目标地址寄存器	柏油		I2C_TAR	I2CTAR	I2C_TAR		0xF282
奴隶地址寄存器	SAR		I2C_SAR	I2CSAR	I2C_SAR		0xF242
数据缓冲区&命令寄存器	数据		I2C_数据	I2C_DATACMD	I2C_DATACMD		0xF288
标准速度时钟 SCL 高计数寄存器	SSHCNT		I2C_SS_SCL_HCNT	I2C_SS_SCLHCNT	I2C_SS_SCLHCNT		0xF28A
标准速度时钟 SCL 低计数寄存器	SSLCNT		I2C_SS_SCL_LCNT	I2C_SS_SCLLCNT	I2C_SS_SCLLCNT		0xF28C
快速时钟 SCL 高计数寄存器	FSHCNT		I2C_FS_SCL_HCNT	I2C_FS_SCLHCNT	I2C_FS_SCLHCNT		0xF28E
快速时钟 SCL 低计数寄存器	FSLCNT		I2C_FS_SCL_LCNT	I2C_FS_SCLLCNT	I2C_FS_SCLLCNT		0xF290
中断状态寄存器	ISTAT		I2C_INTR_STAT	I2C_INTRSTAT	I2C_INTRSTAT		0xF296
中断面具寄存器	IENBL		I2C_INTR_MASK	I2C_INTRMASK	I2C_INTRMASK		0xF298
原始中断状态寄存器	里斯塔		I2C_RAW_INTR_STAT	I2C_RAW_INTRSTAT	I2C_RAW_INTRSTAT		0xF29A
接收 FIFO 阈值水平寄存器	RXFT		I2C_RXTL		I2C_RXTL		0xF29C
传输 FIFO 阈值水平寄存器	TXFT		I2C_TXTL		I2C_TXTL		0xF29E
清除组合&个人中断寄存器	CLRINT		I2C_CLRINTR		I2C_CLRINTR		0xF2A0
清除接收中断注册	CLRRXUND		I2C_CLR_RXUNDER		I2C_CLR_RXUNDER		0xF2A2
清除接收中断注册	CLRRXOVR		I2C_CLROVER		I2C_CLROVER		0xF2A4
清除传输寄存器	CLRTXOVR		I2C_CLR_TXOVER		I2C_CLR_TXOVER		0xF2A6

**Table 14-1 Legacy and Revised Acronyms (Continued)**

需要清晰阅读 中断注册	CLRRDREQ		I2C_CLR_RDREQ		I2C_CLR_RDREQ	0xF2A8
清除传输中止 中断注册	CLRTXABRT		I2C_CLR_TXABRT		I2C_CLR_TXABRT	0xF2AA

注册名称	外围参考 手册		数据表		处理器专家 首字母缩略词	内存地址	
	新首字母缩略 词	遗留首字母 缩略词	新首字母缩略词	遗留首字母缩略 词		开始	死亡
清除接收完成 中断注册	CLRRXDONE		I2C_CLR_RXDONE		I2C_CLR_RXDONE	0xF2AC	
清除活动中断 寄存器	CLRACT		I2C_CLRACTIVITY		I2C_CLRACTIVITY	0xF2AE	
清除停止检测 中断注册	CLRSTPDET		I2C_CLR_停止		I2C_CLR_停止	0xF2B0	
清除启动检测 中断注册	CLRSTDET		I2C_CLR_STAR_DE T		I2C_CLR_STAR_DE T	0xF2B2	
清晰的普通电话 中断注册	CLRGC		I2C_CLR_GENCALL		I2C_CLR_GENCALL	0xF2B4	
启用注册	ENBL		I2C_启用		I2C_启用	0xF2B6	
状态登记	统计		I2C_STAT		I2C_STAT	0xF2B8	
传输 FIFO 级别 寄存器	TXFLR		I2C_TXFLR		I2C_TXFLR	0xF2BA	
获得 FIFO 级别 寄存器	RXFLR		I2C_RXFLR		I2C_RXFLR	0xF2BC	
传输中止 源注册	TXABRTSRC		I2C_TX_ABRTSRC		I2C_TX_ABRTSRC	0xF2C0	
零件 参数 1 寄存器	比较 1		I2C_COMPARM1		I2C_COMPARM1	0xF2FA	
零件 参数 2 寄存器	比较 2		I2C_COMPARM2		I2C_COMPARM2	0xF2FB	
组件版本 1 寄存器	COMVER1		I2C_COMVER1		I2C_COMVER1	0xF2FC	
组件版本 2 寄存器	COMVER2		I2C_COMVER2		I2C_COMVER2	0xF2FD	
组件类型 1 寄存器	COMTYP1		I2C_COMTYP1		I2C_COMTYP1	0xF2FE	
组件类型 2 寄存器	COMTYP2		I2C_COMTYP2		I2C_COMTYP2	0xF2FF	
<b>时钟芯片合成 (OCCS) 模块</b>							
控制寄存器	CTRL	PLLCR	OCCS_CTRL	PLLCR	PLLCR	0xF130	

56F8033/56F8023 Data Sheet, Rev. 6

**Table 14-1 Legacy and Revised Acronyms (Continued)**

按注册划分	DIVBY	PLLDB	OCCS_DIVBY	PLLDB	PLLDB	0xF131
状态登记	统计	PLLSR	OCCS_STAT	PLLSR	PLLSR	0xF132
振荡器控制寄存器	OCTRL	OSCTL	OCCS_OCTRL	OSCTL	OSCTL	0xF135
时钟检查寄存器	CLKCHK		OCCS_CLCHK	PLLCLCHK	OCCS_CLCHK	0xF136
保护登记册	普罗特		OCCS_PROT	PLLPROT	OCCS_PROT	0xF137
时钟分频器寄存器	CLKDIV	FMCLKD	FM_CLKDIV	FMCLKD	FMCLKD	0xF400
布局寄存器	CNFG	快速消费品	FM_CNFG	快速消费品	快速消费品	0xF401
安全高一半寄存器	塞奇	FMSECH	FM_SECHI	FMSECH	FMSECH	0xF403

注册名称	外围参考手册		数据表			内存地址	
	新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词	处理器专家首字母缩略词	开始	死亡
安全低半部寄存器	SECL0	FMSECL	FM_SECL0	FMSECL	FMSECL	0xF404	
保护登记册	普罗特	FMPROT	FM_PROT	FMPROT	FMPROT	0xF410	
用户状态注册	美国国家统计局	FMUSTAT	FM_USTAT	FMUSTAT	FMUSTAT	0xF413	
命令寄存器	CMD	快速消费品	FM_CMD	快速消费品	快速消费品	0xF414	
数据缓冲寄存器	数据	FMDATA	FM_数据	FMDATA	FMDATA	0xF418	
信息可选数据 1 寄存器	OPT1	FMOPT1	FM_OPT1	FMOPT1	FMOPT1	0xF41B	
测试数组签名寄存器	TSTSIG	FMTST_SIG	FM_TSTSIG	FMTST_SIG	FMTST_SIG	0xF41D	
<b>通用输入/输出 (GPIO) 模块</b>							
						英语字母中的第二四个字母= A (第十四个英文字母=0) B (第十四个英文字母=1) C (第十四个英文字母=2) D (第十四个英文字母=3)	
上拉启用寄存器	普彭	PUR	GPIO 英语字母中的第二四个字母_PUPEN	GPIO 英语字母中的第二四个字母_PUR	GPIO_英语字母中的第二四个字母_PUR	0xF1 第十四个英文字母0	
数据寄存器	数据	DR	GPIO 英语字母中的第二四个字母_数据	GPIO 英语字母中的第二四个字母_DR	GPIO_英语字母中的第二四个字母_DR	0xF1 第十四个英文字母1	
数据方向寄存器	DDIR	DDR	GPIO 英语字母中的第二四个字母_DDIR	GPIO 英语字母中的第二四个字母_DDR	GPIO_英语字母中的第二四个字母_DDR	0xF1 第十四个英文字母2	

**Table 14-1 Legacy and Revised Acronyms (Continued)**

外围启用寄存器	佩伦	每一	GPIO 英语字母中的第二十四字母 _PEREN	GPIO 英语字母中的第二十四字母 _PER	GPIO_英语字母中的第二十四字母 _PER	0xF1 第十四个英文字母 3
中断断言寄存器	IASSRT	IAR	GPIO 英语字母中的第二十四字母 _IASSRT	GPIO 英语字母中的第二十四字母_IAR	GPIO_英语字母中的第二十四字母_IAR	0xF1 第十四个英文字母 4
中断启用寄存器	IEN	IENR	GPIO 英语字母中的第二十四字母 _IEN	GPIO 英语字母中的第二十四字母 _IENR	GPIO_英语字母中的第二十四字母 _IENR	0xF1 第十四个英文字母 5
中断极性寄存器	IPOL	IPOLR	GPIO 英语字母中的第二十四字母 _IPOL	GPIO 英语字母中的第二十四字母 _IPOLR	GPIO_英语字母中的第二十四字母 _IPOLR	0xF1 第十四个英文字母 6
中断待定寄存器	IPEND	知识产权	GPIO 英语字母中的第二十四字母 _IPEND	GPIO 英语字母中的第二十四字母_IPR	GPIO_英语字母中的第二十四字母_IPR	0xF1 第十四个英文字母 7
打断边缘敏感寄存器	IEDGE	IESR	GPIO 英语字母中的第二十四字母 _IEDGE	GPIO 英语字母中的第二十四字母 _IESR	GPIO_英语字母中的第二十四字母 _IESR	0xF1 第十四个英文字母 8
推拉模式寄存器	PPOUTM	PPMODE	GPIOx_PPOUTM	GPIO 英语字母中的第二十四字母_PPMODE	GPIO_英语字母中的第二十四字母_PPMODE	0xF1 第十四个英文字母 9
原始数据输入寄存器	RDATA	原始数据	GPIO 英语字母中的第二十四字母 _RDATA	GPIOx_RAWDATA	GPIO_英语字母中的第二十四字母 _RAWDATA	0xF1 第十四个英文字母罗马字母的第一个字母
输出驱动强度寄存器	驱动器	驱动器	GPIO 英语字母中的第二十四字母_驱动	GPIO 英语字母中的第二十四字母_驱动	GPIO_英语字母中的第二十四字母_驱动	0xF1 第十四个英文字母字母 b

注册名称	外围参考手册		数据表		处理器专家首字母缩略词	内存地址	
	新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词		开始	死亡
<b>脉冲宽度调制器 (PWM) 模块</b>							
控制寄存器	CTRL	PMCTL	PWM_CTRL	PWM_PMCTL	PWM_PMCTL	0xF0C0	
故障控制寄存器	FCTRL	PMFCTL	PWM_FCTRL	PWM_PMFCTL	PWM_PMFCTL	0xF0C1	
过错状态/确认注册。	FLTACK	PMFSA	PWM_FLTACK	PWM_PMFSA	PWM_PMFSA	0xF0C2	
输出控制寄存器	在外面	PMOUT	PWM_输出	PWM_PMOUT	PWM_PMOUT	0xF0C3	
柜台寄存器	CNTR	PMCNT	PWM_CNTR	PWM_PMCNT	PWM_PMCNT	0xF0C4	
计数器模块寄存器	CMOD	MCM	PWM_CMOD	PWM_MCM	PWM_MCM	0xF0C5	

**Table 14-1 Legacy and Revised Acronyms (Continued)**

值 0-5 寄存器	VAL0-5	PMVAL0-5	PWM_VAL0-5	PWM_PMVAL0-5	PWM_PMVAL0-5	0xF0C6	0xF0CB
死亡时间 0-1 寄存器	DTIM0-1	PMDEADTM0-1	PWM_DTIM0-1	PWM_PMDEADTM0-1	PWM_PMDEADTM0-1	0xF0CC	0xF0CD
禁用映射 1-2 寄存器	DMAP1-2	PMDISMAP1-2	PWM_DMAP1-2	PWM_PMDISMAP1-2	PWM_PMDISMAP1-2	0xF0CE	0xF0CF
配置寄存器	CNFG	PMCFG	PWM_CNFG	PWM_PMCFG	PWM_PMCFG	0xF0D0	
通道控制寄存器	CCTRL	PMCCR	PWM_CCTRL	PWM_PMCCR	PWM_PMCCR	0xF0D1	
港口登记册	港口	PMPORT	PWM 端口	PWM_PMPORT	PWM_PMPORT	0xF0D2	
内部校正控制寄存器	ICCTRL	PMICCR	PWM_ICCTRL	PWM_PMICCR	PWM_PMICCR	0xF0D3	
源代码控制寄存器	SCTRL	PMSRC	PWM_SCTRL	PWM_PMSRC	PWM_PMSRC	0xF0D4	
校准窗口寄存器	同步		PWM_SYNC	PWM_SYNC	PWM_SYNC	0xF0D5	
故障过滤器 0-3 寄存器	FFILT0-3		PWM_FFILT0-3	PWM_FFILT0-3	PWM_FFILT0-3	0xF0D6	0xF0D9
<b>多可扩展控制器区域网络 (MSCAN) 模块</b>							
控制 0 寄存器	CTRL0		CAN_CTRL0		CANCTRL0	0XF800	
控制 1 寄存器	CTRL1		CAN_CTRL1		CANCTRL1	0XF801	
公交车时间 0 注册	BTR0		CAN_BTR0		CANBTR0	0XF802	
巴士时间 1 注册	BTR1		CAN_BTR1		CANBTR1	0XF803	
接收旗帜寄存器	RFLG		CAN_RFLG		CANRFLG	0XF804	
接收器中断启用注册	里尔		CAN_RIER		坎里尔	0XF805	
发射器标志寄存器	TFLG		CAN_TFLG		CANTFLG	0XF806	
发射器中断启用寄存器。	等级		CAN_TIER		坎蒂尔	0XF807	
发射器 Msg 中止请求注册	TARQ		CAN_TARQ		坎塔克	0XF808	

注册名称	外围参考手册		数据表		处理器专家首字母缩略词	内存地址	
	新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词		开始	死亡

**Table 14-1 Legacy and Revised Acronyms (Continued)**

发射器消息中止确认寄存器	TAAK		CAN_TAAK		坎塔克	0XF809
发射器 FIFO 选择登记册	TBSEL		CAN_TBSEL		坎特塞尔	0XF80A
标识符接受控制寄存器	IDAC		CAN_IDAC		卡尼达克	0XF80B
混杂的寄存器	MISC		CAN_MISC		CANMISC	0XF80D
接收错误寄存器	RXERR		CAN_RXERR		CANRXERR	0XF80E
传输错误寄存器	TXERR		CAN_TXERR		坎特瑟尔	0XF80F
标识符接受 0-3 寄存器	IDAR0-3		CAN_IDAR0-3		CANIDAR0-3	0xF810 0xF813
标识符掩码 0-3 寄存器	IDMR0-3		CAN_IDMR0-3		CANIDMR0-3	0xF814 0xF817
标识符接受 4-7 注册	IDAR4-7		CAN_IDAR4-7		CANIDAR4-7	0xF818 0xF81B
标识符掩码 4-7 寄存器	IDMR4-7		CAN_IDMR4-7		CANIDMR4-7	0xF81C 0xF81F
前景接收 FIFO 注册	RXFG		CAN_RXFG		CANRXFG	0xF82F 0xF820
前景传输 FIFO 注册	TXFG		CAN_TXFG		CANTXFG	0xF830 0xF83F
<b>电源主管 (PS) 模块</b>						
控制寄存器	CTRL	LVICONTROL	PS_CTRL	LVICONTROL	LVICTRL	0xF140
状态登记	统计	LVISTATUS	PS_STAT	LVISTATUS	LVISR	0xF141
<b>排队串行通信接口 (QSCI) 模块</b>						
						第十四个英文字母= 0, 1
鲍德利率寄存器	率		QSCI_RATE		QSCI_SCIBR	0xF2 第十四个英文字母0
控制 1 寄存器	CTRL1		QSCI_CTRL1		QSCI_SCICR	0xF2 第十四个英文字母1
控制 2 寄存器	CTRL2		QSCI_CTRL2		QSCI_SCICR2	0xF2 第十四个英文字母2
状态登记	统计		QSCI_STAT		QSCI_SCISR	0xF2 第十四个英文字母3
数据寄存器	数据		QSCI_数据		QSCI_SCIDR	0xF2 第十四个英文字母4
<b>排队串行外围接口 (QSPI) 模块</b>						

**Table 14-1 Legacy and Revised Acronyms (Continued)**

状态和控制寄存器	SCTRL		QSPI_SCTRL		QSPI_SPSCR	0xF2 第十四个英文字母0
数据大小和控制寄存器	DSCTRL		QSPI_DSCTRL		QSPI_SPDSR	0xF2 第十四个英文字母1
数据接收寄存器	DRCV		QSPI_DRCV		QSPI_SPDRR	0xF2 第十四个英文字母2
数据传输寄存器	DXMIT		QSPI_DXMIT		QSPI_SPDTR	0xF2 第十四个英文字母3

深圳南天星

## 如何联系我们:

主页: [www.freescale.com](http://www.freescale.com)

### 电子邮件:

[Support@freescale.com](mailto:Support@freescale.com)

### 美国/欧洲或未列出的地点:

飞思卡尔半导体

技术信息中心, CH370

1300 N.阿尔玛学校路

亚利桑那州钱德勒 85224 +1-800-521-

6274 或+1-480-768-2130

[support@freescale.com](mailto:support@freescale.com)

### 欧洲、中东和非洲:

Freescale Halbleiter Deutschland GmbH

技术信息中心

沙茨博根 7

81829 Muenchen, 德国

+44 1296 380 456 (英语)

+46 8 52200080 (英语)

+49 89 92103 559 (德语) +33

1 69 35 48 48 (法语)

[support@freescale.com](mailto:support@freescale.com)

### 日本:

飞思卡尔半导体日本有限公司

指挥部

ARCO 塔 15 楼

1-8-1, Shimo-Meguro, Meguro-ku,

东京 153-0064, 日本 0120

191014 或+81 3 5437 9125

[support.japan@freescale.com](mailto:support.japan@freescale.com)

### 亚太地区:

飞思卡尔半导体香港有限公司

技术信息中心

戴王街 2 号

大埔工业区

大埔, 北港, 香港 +800

2666 8080

[support.asia@freescale.com](mailto:support.asia@freescale.com)

### 仅适用于文献请求:

飞思卡尔半导体文献分发中心

邮政信箱 5405

科罗拉多州丹佛市 80217

1-800-441-2447 或 303-675-2140

传真: 303-675-2150

[LDCForFreescaleSemiconductor@hibbertgroup.com](mailto:LDCForFreescaleSemiconductor@hibbertgroup.com)

Freescale 产品的 RoHS 兼容和/或无 Pb 版本具有非 RoHS 兼容和/或

非 Pb 兼容产品的功能和电气特性。有关更多信息, 请参阅

<http://www.freescale.com> 或联系您的 Freescale 销售代表。

有关 Freescale 环境产品计划的信息, 请访问

<http://www.freescale.com/epp>。

本文件中的信息仅用于使系统和软件实施者能够使用飞思卡尔半导体产品。本协议不授予任何明示或暗示的版权许可, 以设计或制造任何集成电路或集成基于本文档中信息的额定电路。

Freescale Semiconductor 保留对此处任何产品进行更改的权利, 恕不另行通知。Freescale Semiconductor 对其产品适合任何特定用途不作任何保证、陈述或担保, 也不 Freescale Semiconductor 承担因应用或使用任何产品或电路而产生的任何责任, 并特别声明不承担任何和所有责任, 包括但不限于后果性或附带损害。“典型”参数可能在 Freescale Semiconductor 数据表和规格中提供, 可以而且确实在不同的应用中有所不同, 实际性能可能会随着时间的推移而变化。所有操作参数, 包括“典型值”, 都必须由客户的技术专家为每个客户应用程序进行验证。Freescale Semiconductor 不根据其专利权或他人权利转让任何许可。飞思卡尔半导体产品不是设计、打算或授权使用系统中的组件身体上的人工植入物, 或旨在支持或维持生命或其他应用, 或用于 Freescale 半导体产品故障可能造成人身伤害或死亡的任何其他应用。应该购买或使用飞思卡尔半导体产品进行任何此类意外或未经授权的应用, 买方应赔偿并使飞思卡尔半导体及其高管、员工、子公司、关联公司和分销商免受任何损害, 成本, 损害赔偿和费用, 以及合理的律师费用, 直接或间接引起的与此类意外或未经授权的使用相关的任何人身伤害或死亡索赔, 即使此类索赔声称 Freescale Semiconductor 是关于零件的设计或制造。



Freescale™ 和 Freescale 徽标是 Freescale Semiconductor, Inc. 的商标。所有其他产品或服务名称均为其各自所有者的财产。该产品采用了 SST 许可的 SuperFlash® 技术。

© Freescale Semiconductor, Inc. 2010. 保留所有权利。

MC56F8023

修订版 6

2010 年 2 月