

56F8013/56F8011

数据表

技术数据

56F8000

16-位数字信号控制器

MC56F8013
Rev. 12
05/2008

Freescale.com



文件修订历史

版本历史	变化的描述
Rev. 0	初始发布。
Rev. 1	更新到 第 10 部分, 规格, 表 10-1 , 增加了最大夹紧电流, 每针 表 10-12 , 澄清了温度表和图标的变化 表 10-16 , 添加了 LIN 从属定时

Rev. 2	添加了备用引脚图 11-1 和表 11-1。
Rev. 3	更正了第 3 页的 ADC 产品，澄清第 1.4.1 节，在计时器通道 3 输入 (TC3_INP) 位 9 中选择校正位，第 6.3.1.7 节，以及简化的笔记表 10-9。
修订版 4	添加了对同步 inputs 的澄清第 1.4.1 节，增加了电压差规格到表 10-1 和表 10-4，删除了环境工作温度的公式表 10-4，也是针组 3 的注释表 10-1，更正了表 8-1，端口 C 外围功能配置错误，删除了笔记中的文本表 10-9 指的是多个闪存块——这个系列有一个闪存块。在封底添加了 RoHs 和“无 pb”语言。
修订版 5	更新到第 10 节 表 10-5，更正了 ADC 输入电流高低的最大值；更正了上拉禁用的数字输入电流低 (a) 的打字值 表 10-6，更正了待机>停止和关机模式的打字并添加了最大值 表 10-7，修正了 3.3V 低电压中断的最小值 表 10-11，更正了 PLL 锁定时间的打字和最大值和单位 表 10-12，更正了放松振荡器输出频率和温度变化的典型值（还将温度范围增加到 150 摄氏度），并增加了 0-105°C 的温度变化更新图 10-5 表 10-19，更新了完整非线性全输入信号范围的最大值，负差分非线性、ADC 内部时钟、偏移电压内部参考、增益误差和偏移电压外部参考；更新了负差分非线性、偏移电压内部参考、增益误差和偏移电压外部参考的类型值；广告 Ded 新的最小值和修正的信号噪声比、总和声调和失真、无性的典型值 动态范围，信号对噪声失真，有效位数
Rev. 6	在第 1 节中添加了详细信息。在重置列中澄清了状态的语言表 2-3；修正了闪存数据保留温度表 10-4；将输入电流高/低移动到表 10-19 和脚注的位置表 10-5；重组表 10-19；澄清的标题图 10-1。
Rev. 7	添加了 56F8013 汽车设备的信息。 添加了 56F8011 设备的信息；编辑以表明 56F8013 和 56F8011 设备的差异。 V 的更新值 $V_{E13.3}$ 和 $V_{E12.5}$ 表 10-7。 表 10-8 中输入和输出电压的删除值。 在表 10-12 中添加了 MC56F8013MFAE 的行。

文件修订历史记录 (续)

版本历史	变化的描述
Rev. 8	<ul style="list-style-type: none"> 在表 10-4，添加了少于 100 个程序/擦除周期（至少 20 年）的闪存数据保留条目。 在表 10-6，将停止模式下的设备时钟速度从 8MHz 更改为 4MHz。 在表 10-12，将待机模式下的典型松弛振子输出频率从 400kHz 更改为 200kHz。
修订版 9	在表 10-19，将 ADC 内部时钟的最大频率从 8MHz 改为 5.33MHz。

56F8013/56F8011 Data Sheet, Rev. 12

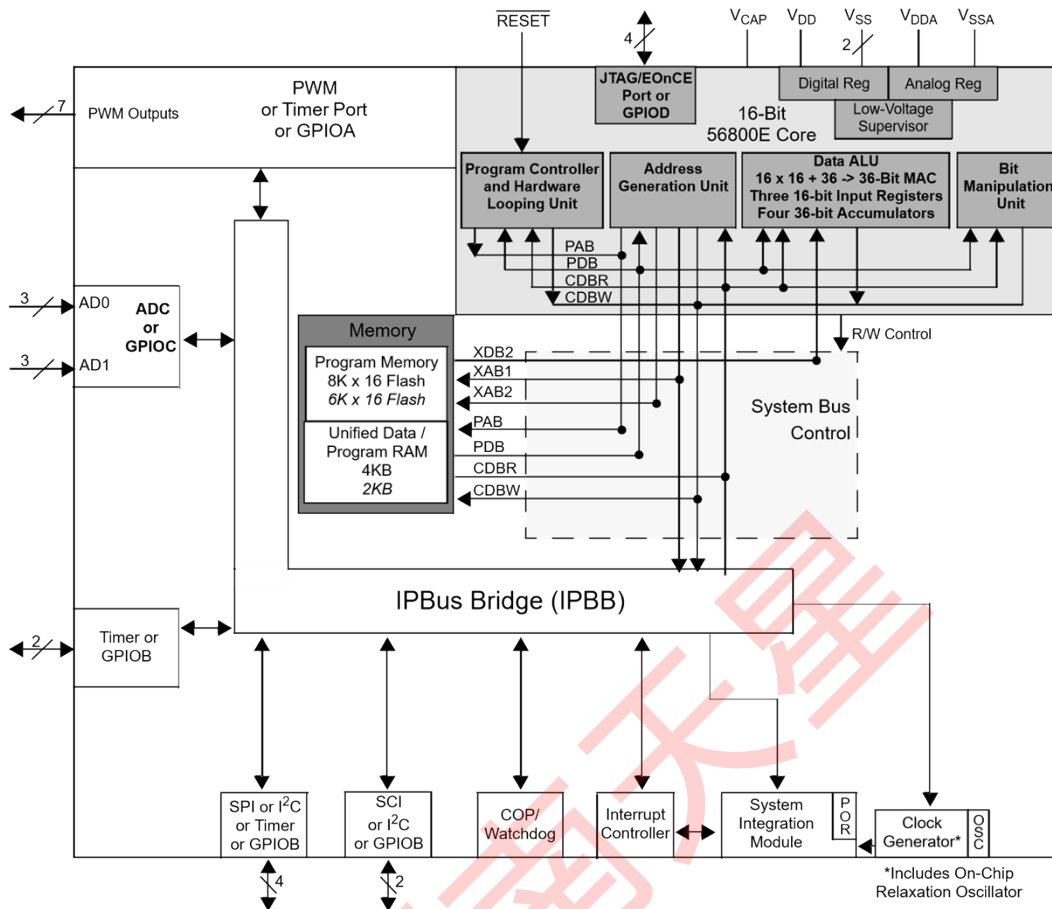
Rev. 10	在 TMS 信号的描述中添加了以下注释 表 2-3:注意 : 始终将 TMS 引脚绑在 V _上 通过 2.2K 电阻。
Rev. 11	<p>删除了“初步”并在整个书中进行了更改, 包括以下部分的更改:</p> <ul style="list-style-type: none"> • 功能添加第 1.1.4 节 • 删除了第 1.4.1 节 • 表 2-3 • 添加了图表第 3.5.1 节 • 将段落添加到第 5.3 节 • 删除了 5.5 节“操作模式” • 添加了功能第 6.2 节 • 第 6.3.8.1 节和第 6.3.8.2 节 • 删除的笔记第 6.3.8.3 节 • 对...的澄清第 6.3 节注册说明 • 从中移除了段落第 6.4 节
修订版 12	<ul style="list-style-type: none"> • 修订第 7 节, 安全功能。 • 更新的温度信息表 10-1和表 10-4。 • 修复了杂项错误。

有关最新的数据表修订, 请参阅 <http://www.freescale.com>。

56F8013/56F8011 一般说明

注意: *斜体特征描述了 56F8011 设备。*

- 32MHz 核心频率下高达 32 MIPS
- 统一、C 效率架构中的 DSP 和 MCU 功能
- 56F8013 设备提供 16KB 程序闪存
56F8011 设备提供 12KB 程序闪存
- 56F8013 设备提供 4KB 统一数据/程序
公羊
56F8011 设备提供 2KB 统一数据/程序
公羊
- 一个 6 通道 PWM 模块
- 两个 3 通道 12 位 ADC
- 一个具有 LIN 从属功能的串行通信接口 (SCI)
- 一个串行外围接口 (SPI)
- 一个 16 位四位计时器
- 一个集成电路 (I²C) 港口
- 电脑正常运行 (COP) /看门狗
- 芯片上的放松振荡器
- 集成开机重置和低电压中断模块
- JTAG/增强芯片仿真 (OnCE™), 用于不引人注意的实时调试
- 多达 26 条 GPIO 线路
- 32 针 LQFP 封装



56F8013/56F8011 方框图

56F8013/56F8011 数据表目录

第 1 部分：概述..... 6	第 3 部分：OCC 26
1.1. 56F8013/56F8011 特色 6	3.1. 概述 26
1.2. 56F8013/56F8011 描述 8	3.2. 特点 26
1.3. 屡获殊荣的发展环境 9	3.3. 操作模式 26
1.4. 建筑方块图 9	3.4. 方图 28
1.5. 将 ADC 与 PWM 同步 9	3.5. 别针描述 29
1.6. 多频 PWM 9	
1.7. 产品文档 13	
1.8. 数据表公约 13	
第 2 部分：信号/连接描述..... 14	第 4 部分：记忆地图 29
2.1. 介绍 14	4.1. 介绍 29
2.2. 56F8013/56F8011 信号引脚 18	4.2. 中断矢量表 29
	4.3. 程序地图 31
	4.4. 数据地图 32

4.5. EOnCE 内存地图	34	4.6. 外围存储器映射寄存器.....	35
第 5 部分：中断控制器 (ITCN)	44		
5.1. 介绍.....	44		
5.2. 特点	44		
5.3. 功能描述	44		
5.4. 方图	47		
5.5. 注册说明	48	5.6. 重置	63
第 6 部分：系统集成模块 (SIM)。 64			
6.1. 介绍.....	64		
6.2. 特点	65		
6.3. 注册说明	66		
6.4. 时钟生成概述	79		
6.5. 关机模式	79		
6.6. 重置	81		
6.7. 时钟	83	6.8. 中断	84
第 7: 安全功能	84		
7.1. 在启用安全的情况下操作.....	84		
7.2. 闪存访问锁定和解锁机制	85	7.3. 产品分析	86
第 8 部分：通用输入/输出 (GPIO)	86		
8.1. 介绍.....	86		
8.2. 配置	86	8.3. 重置值	88
第 9 部分：联合测试行动小组 (JTAG)。 93			
9.1. 56F8013/56F8011 信息.....	93		
第 10 部分：规格..... 93			
10.1. 一般特征	93		
10.2. DC 电气特性	97		
10.3. 交流电气特性	99		
10.4. 闪存特性	100		
10.5. 外部时钟操作时间.....	101		
10.6. 相锁环定时.....	101		
10.7. 放松振荡器计时.....	102	10.8. 重置、停止、等待、模式选择和中断时间	103
10.9. 串行外围接口 (SPI) 计时	105		
10.10. 四定时器计时.....	108	10.11. 串行通信接口 (SCI) 计时	110
10.12. 集成电路接口 (I2C) 计时	111		
10.13. JTAG 时机.....	112	10.14. 模数转换器 (ADC) 参数	114
10.15. ADC 输入的等效电路.....	115	10.16. 功耗	116
第 11 部分：包装..... 118			
11.1. 56F8013/56F8011 包装和引脚信息.....	118		
第 12 部分：设计考虑因素..... 121			
12.1. 热设计考虑因素.....	121	12.2. 电气设计注意事项	122
第 13 部分：订购信息..... 124		第 14 部分：附录..... 124	

第 1 部分概述

1.1 56F8013/56F8011 功能

1.1.1 数字信号控制器核心

- 具有双哈佛架构的高效 16 位 56800E 系列数字信号控制器 (DSC) 引擎
- 32MHz 核心频率下每秒多达 3200 万条指令 (MIPS)
- 单周期 16×16 位并行乘数蓄能器 (MAC)

- 四个 36 位蓄电池，包括扩展位
- 32 位算术和逻辑多位移器
- 具有独特 DSP 寻址模式的并行指令集
- 硬件 DO 和 REP 循环
- 三个内部地址总线
- 四个内部数据总线
- 所述设置支持 DSP 和控制器功能
- 紧凑代码的控制器式寻址模式和指令
- 高效的 C 编译器和局部变量支持
- 仅受内存限制深度的软件子程序和中断堆栈
- JTAG/增强芯片仿真 (OnCE)，用于不引人注目、与处理器速度无关、实时调试

1.1.2 设备之间的差异

表 1-1 概述了 56F8013 和 56F8011 设备之间的主要区别。

表 1-1 设备差异

特征	56F8013	56F8011
程序闪存	16KB	12KB
统一数据/程序 RAM	4KB	2KB

1.1.3 记忆

- 双哈佛架构允许多达三次同时访问程序和数据存储器
- 防止未经授权用户访问内部 Flash 的 Flash 安全和保护
- 片上存储器：
 - 16KB 的程序闪存 (56F8013 设备)
 - 12KB 的程序闪存 (56F8011 设备)
 - 4KB 统一数据/程序 RAM (56F8013 设备)
 - 2KB 统一数据/程序 RAM (56F8011 设备)
- 使用闪存的 EEPROM 仿真能力

56F8013/56F8011 特色

1.1.4 56F8013/56F8011 的外围电路

- 一个多功能六输出脉冲宽度调制器 (PWM) 模块
 - 高达 96MHz 的 PWM 操作时钟
 - 15 位分辨率
 - 中心对齐和边缘对齐 PWM 信号模式
 - 四个带有可编程数字滤波器的可编程故障 inputs

56F8013/56F8011 Data Sheet, Rev. 12

- 双缓冲 PWM 寄存器
- 每个互补的 PWM 信号对可以通过从以下位置选择 PWM 生成源来输出不同的开关频率：
 - PWM 发电机
 - 外部 GPIO
 - 内置计时器
 - ADC 超限/低于限制的转换结果：
 - 当转换结果大于上限时，停用 PWM 信号
 - 当转换结果小于低限时，激活 PWM 信号
- 两个独立的 12 位模数转换器（ADC）——2 x 3 通道的通道
 - 支持同步和顺序转换。
 - ADC 转换可以通过 PWM 和计时器模块同步
 - 采样率高达 2.67MSPS
 - 8 字结果缓冲器寄存器
 - ADC 智能电源管理（自动待机、自动断电）
- 一个 16 位多用途四定时器模块（TMR）
 - 高达 96MHz 的操作时钟
 - 四个独立的 16 位计数器/计时器，具有级联能力
 - 每个计时器都有捕获和比较能力
 - 多达 12 种操作模式
- 一个具有 LIN Slave 功能的串行通信接口（SCI）——全双工或单线操作——两种接收器唤醒方法：
 - 空闲线
 - 地址标记
- 一个串行外围接口（SPI）
 - 全双工操作
 - 主从模式
 - 可编程长度事务（2 至 16 位）
- 一个集成电路（I²C）端口
 - 最高可达 400kbps
 - 支持主从操作
- 能够选择不同时钟源的计算机正常运行（COP）/看门狗计时器
- 多达 26 个具有 5V 公差的通用 I/O（GPIO）引脚
- 集成开机重置和低电压中断模块
- 相锁环（PLL）为核心和外围设备提供高速时钟 • 时钟来源：
 - 片上松弛器
 - 外部时钟源
- 用于数字和模拟电路的片上调节器，以降低成本并降低噪音

- 用于实时调试的 JTAG/EOnCE 调试编程接口

1.1.5 能源信息

- 用高密度 CMOS 制造，具有 5V 公差
- 用于数字和模拟电路的片上调节器，以降低成本并降低噪音
- 可用的等待和停止模式
- ADC 智能电源管理
- 每个外围设备可以单独禁用以节省电力

1.2 56F8013/56F8011 描述

56F8013/56F8011 是基于 56800E 核心的数字信号控制器（DSC）系列的成员。它在一个芯片上将 DSP 的处理能力和微控制器的功能与一组灵活的外围设备相结合，创造一个极具成本效益的解决方案。56F8013/56F8011 由于其低成本、配置灵活性和紧凑的程序代码，非常适合许多应用。56F8013/56F8011 包括许多对工业特别有用的外围设备控制、运动控制、家用电器、通用逆变器、智能传感器、消防和安全系统、切换模式电源、电源管理和医疗监控应用。

56800E 核心基于哈佛风格的双重架构，由三个并行执行单元组成，每个指令周期允许多达 6 个操作。MCU 风格

编程模型和优化的指令集允许直接生成高效、紧凑的 DSP 和控制代码。该指令集对 C 编译器来说也是高效的，可以快速开发优化的控制应用程序。

56F8013/56F8011 支持从内部存储器执行程序。每个指令周期可以从芯片上的数据 RAM 访问两个数据操作数。56F8013/56F8011 还提供多达 26 条通用输入/输出（GPIO）线路，具体取决于外围配置。

56F8013 数字信号控制器包括 16KB 的程序闪存和 4KB 的统一

数据/程序 RAM。56F8011 数字信号控制器包括 12KB 的程序闪存和 2KB 的统一数据/程序 RAM。程序闪存可以独立批量擦除或在页面中擦除。程序 Flash 页面擦除大小为 512 字节（256 字）。

全套可编程外围设备——PWM、ADC、SCI、SPI、I²C，Quad Timer——支持各种应用程序。每个外围设备都可以独立关闭以节省电力。这些外围设备中的任何引脚也可以用作通用输入/输出（GPIO）。

屡获殊荣的发展环境

1.3 屡获殊荣的发展环境

处理器专家™（PE）提供了一个快速应用程序设计（RAD）工具，该工具将易于使用的基于组件的软件应用程序创建与专业知识系统相结合。

CodeWarrior 集成开发环境是用于代码导航、编译和调试的复杂工具。一整套评估模块 (EVM)、演示板套件和开发系统卡将支持并发工程。PE、CodeWarrior 和 EVM 一起创造了一个完整、可扩展的工具解决方案，实现简单、快速和高效的开发。

1.4 建筑方框图

56F8013/56F8011 的建筑显示在图 1-1,图 1-2, 还有图 1-3.图 1-1 说明了 56800E 系统总线如何与内部存储器和 IPBus 桥以及 56800E 核心每个单元之间的内部连接进行通信。图 1-2 显示连接到 IPBus 桥的外围设备和控制块。图 1-3 详细说明设备的 I/O 引脚是如何粘附的。这些数字没有显示车载调节器以及电源和地面信号。请看第 2 部分，信号/连接描述，查看哪些信号是乘法与其他外围设备一起。

1.5 将 ADC 与 PWM 同步

如果需要，ADC 转换可以通过四定时器通道 2 和 3 与 PWM 模块同步。在内部，每次 PWM 重新加载时产生的 PWM 同步信号可以连接到定时器通道 3 输入，计时器通道 2 和 3 输出连接到 ADC 同步输入。计时器通道 3 输出连接到 SYNC0，计时器通道 2 连接到 SYNC1。该设置由 SIM 控制寄存器中的 TC3_INP 位控制；请参阅 6.3.1 节。

SYNC0 是主 ADC 同步输入，用于在顺序和并行模式下触发 ADCA 和 ADCB。SYNC1 用于在并行独立模式下触发 ADCB，而 SYNC0 用于触发 ADCA。有关更多信息，请参阅 56F801X 外围参考手册。

1.6 多频 PWM

当软件控制模式下互补对的 PWM 通道和软件控制位都设置为 1 时，每个互补 PWM 信号对——PWM 0 和 1；PWM 2 和 3；PWM 4 和 5——可以选择以下其中一个 PWM 源的 PWM 源，使每个 PWM 对输出不同频率的 PWM 信号。

- 外部 GPIO 输入：
 - GPIOB2 输入可用于驱动 PWM 0 和 1 — GPIOB3 输入可用于驱动 PWM 2 和 3
 - GPIOB4 输入可用于驱动 PWM 4 和 5
- 四定时器输出：
 - Timer0 输出可用于驱动 PWM 0 和 1
 - 定时器 2 输出可用于驱动 PWM 2 和 3
 - 定时器 3 输出可用于驱动 PWM 4 和 5
- ADC 转换结果：
 - ADC 样品 0 的超限信号可用于驱动 PWM 0 和 1 —ADC 样品 1 的超限信号可用于驱动 PWM 2 和 3

—ADC 样本 2 的超限/下信号可用于驱动 PWM 4 和 5

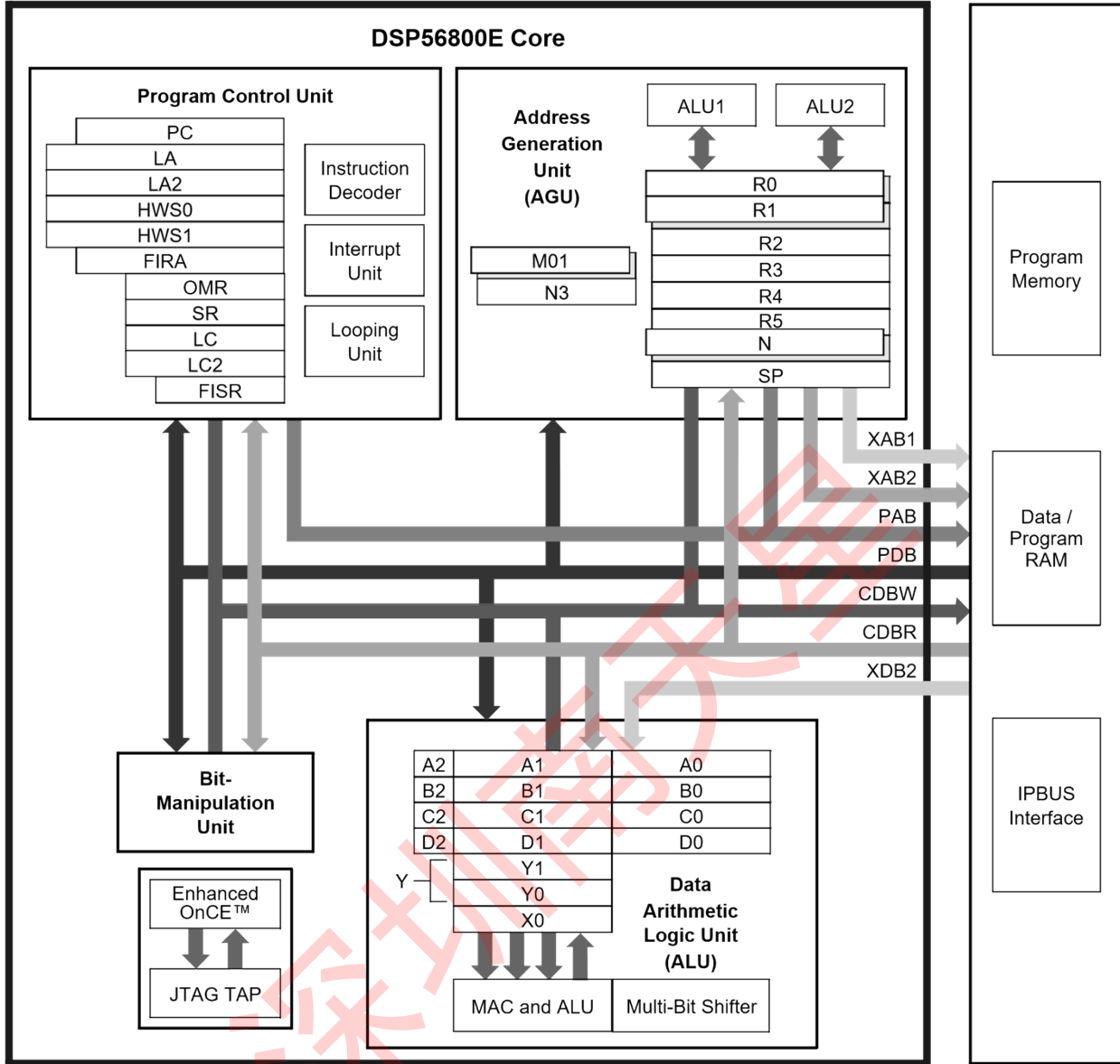


图 1-1 56800E 核心方框图

多频 PWM

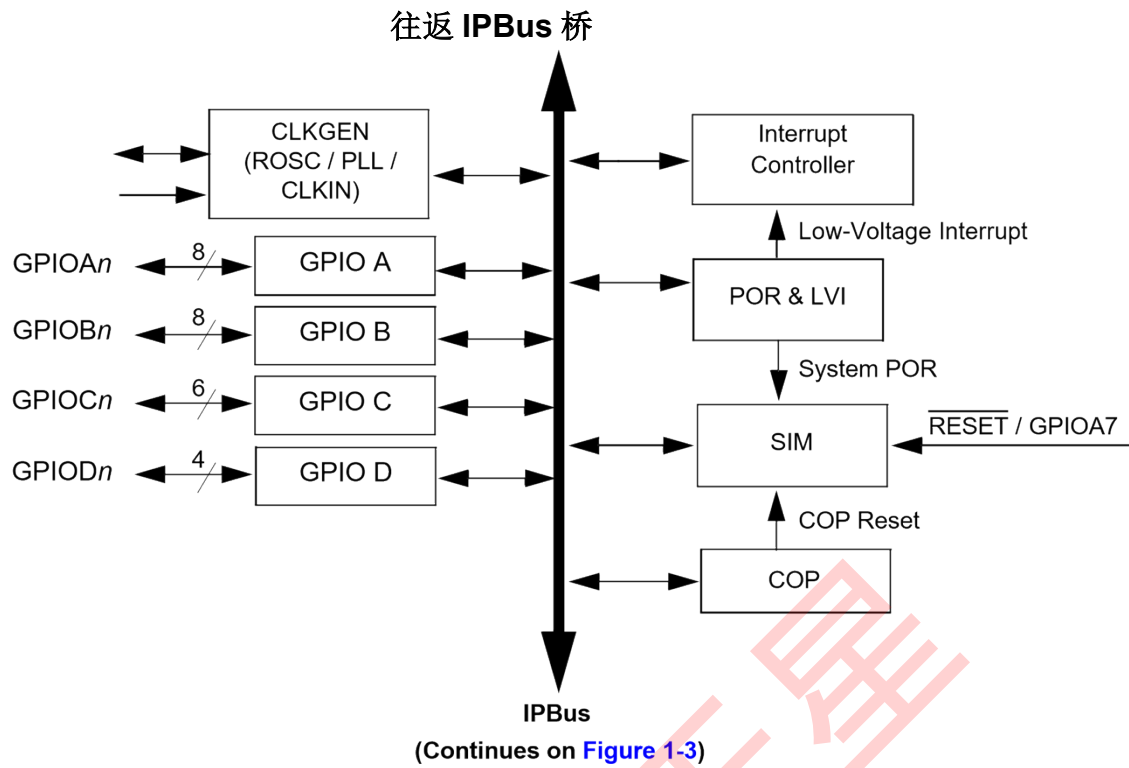


图 1-2 外围子系统

(续) 从图 1-2)
往返 IPBus 桥

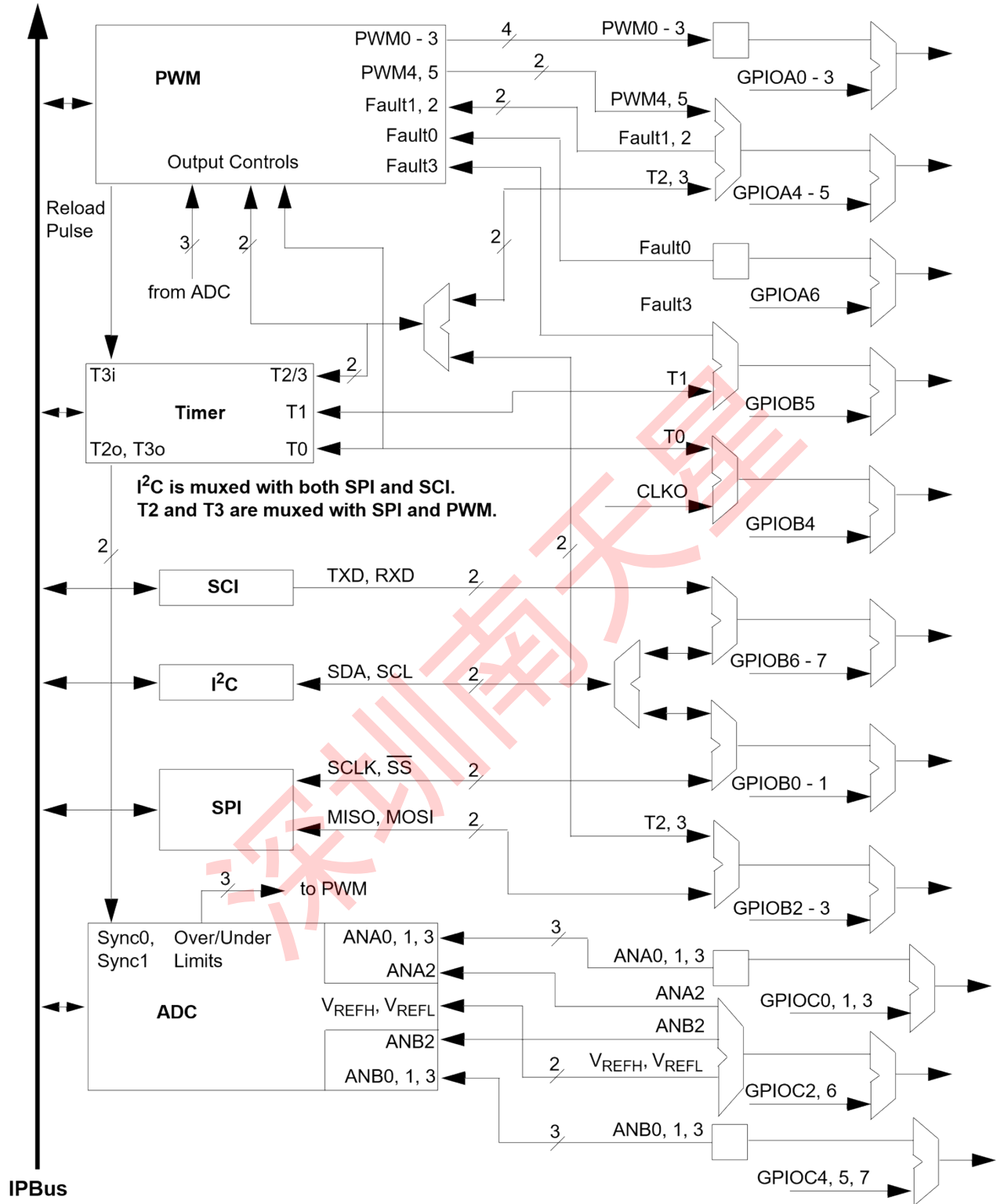


图 1-3 56F8013/56F8011 外围 I/O 引脚输出

1.7 产品文档

列出的文件 [表 1-2](#) 56F8013 或 56F8011 的完整描述和正确设计要求。文件可从当地飞思卡尔分销商、飞思卡尔半导体销售办事处、飞思卡尔文献分发中心获得，或在线访问：
[Http://www.freescale.com](http://www.freescale.com)

表 1-2 56F8013/56F8011 芯片文档

主题	描述	订单号
DSP56800E 参考手册	56800E 系列架构、16 位数字信号控制器核心处理器和指令集的详细描述	DSP56800ERM
56F801X 外围参考手册	56F801X 系列设备外围设备的详细描述	MC56F8000RM
56F801X Serial Bootloader 用户指南	56F801x 系列设备中串行引导加载程序的详细描述	56F801XBLUG
56F8013/56F8011 技术数据表	电气和定时规格、引脚描述和包装说明（本文档）	MC56F8013
勘误	详细说明可能存在的任何芯片问题	MC56F8013E MC56F8011E

1.8 数据表约定

本数据表使用以下惯例：

OVERBAR 这用于指示低拉时信号处于活动状态。例如，RESET 引脚是低时活跃。

“被强调” 高真（主动高）信号高或低真（主动低）信号低。

“被强调” 高真（主动高）信号低或低真（主动低）信号高。

示例：	信号/符号	逻辑状态	信号状态	电压 ¹
	$\overline{\text{别针}}$	真实的	断言	V_{IL}/V_{OL}
	别针	错误的	Deasserted	V_{IH}/V_{OH}
	$\overline{\text{别针}}$	真实的	断言	V_{IH}/V_{OH}
	别针	错误的	Deasserted	V_{IL}/V_{OL}

¹. Values for V_{IL} , V_{OL} , V_{IH} , and V_{OH} are defined by individual product specifications.

第 2 部分信号/连接描述

2.1 介绍

56F8013/56F8011 的输入和输出信号被组织成功能组，详见表 2-1。表 2-2 总结所有设备引脚。铜表 2-2，每个表行描述引脚上的一个或多个信号，按引脚编号排序。

表 2-1 功能组引脚分配

功能组	引脚数量
功率 (V _{女儿} 或 V _{DDA})	2
地面 (V _{纳粹党卫军} 或 V _{SSA})	3
供应电容器	1
调整	1
脉冲宽度调制器 (PWM) 端口 ¹	7
串行外围接口 (SPI) 端口 ²	4
模拟数字转换器 (ADC) 端口	6
计时器模块端口 ³	2
串行通信接口 (SCI) 端口 ⁴	2
JTAG/增强型片上仿真 (EOnCE)	4

1. 本节中的引脚可以作为计时器和 GPIO。
2. 本节中的引脚可以作为计时器，我²C 和 GPIO。
3. 引脚可以用作 PWM 和 GPIO。
4. 本节中的大头针可以像我一样发挥作用²C 和 GPIO。

简单介绍

表 2-2 56F8013/56F8011 引脚

			外围设备:									
LQFP 引脚 #	别针名字	信号名称	GPIO	I2C	SCI	SPI	ADC	PWM	四倍计时器	电力和地面	JTAG	其他。
1	GPIOB6	GPIOB6, RXD, SDA, CLKIN	B6	SDA	RXD							CLKIN

2	GPIOB1	GPIOB1, SS, SDA	B1	SDA		纳粹党卫军						
3	GPIOB7	GPIOB7, TXD, SCL	B7	SCL	TXD							
4	GPIOB5	GPIOB5, T1, 故障 3	B5					故障 3	T1			
5	ANB0	ANB0, GPIOC4	C4					ANB0				
6	ANB1	ANB1, GPIOC5	C5					ANB1				
7	ANB2	ANB2, V _{REFL} , GPIOC6	C6					ANB2 , V _{REFL}				
8	VDDA	VDDA								VDDA		
9	VSSA	VSSA								VSSA		
10	ANA2	ANA2, V _{REFH} , GPIOC2	C2					ANA2 , V _{REFH}				
11	ANA1	ANA1, GPIOC1	C1					ANA1				
12	ANA0	ANA0, GPIOC0	C0					ANA0				
13	VSS_IO	V 纳粹党卫军								V 纳粹党卫军		
14	TCK	TCK, GPIOD2	D2								TCK	
15	调整	重置, GPIOA7	A7									调整
16	GPIOB3	GPIOB3, MOSI, T3	B3			MOSI				T3		
17	GPIOB2	GPIOB2, MISO, T2	B2			MISO				T2		
18	GPIOA6	GPIOA6, FAULT0	A6					故障 0				
19	GPIOB4	GPIOB4, T0, CLKO	B4							T0		CLKO
20	GPIOA5	GPIOA5, PWM5, FAULT2, T3	A5					PWM5, 故障 2		T3		
21	GPIOB0	GPIOB0, SCLK, SCL	B0	SCL		SCLK						
22	GPIOA4	GPIOA4, PWM4, FAULT1, T2	A4					PWM4, 故障 1		T2		

23	GPIOA2	GPIOA2, PWM2	A2						PWM2			
24	GPIOA3	GPIOA3, PWM3	A3						PWM3			

表 2-2 56F8013/56F8011 引脚 (续)

			外围设备:									
LQFP 引脚 #	别针名字	信号名称	GPIO	I2C	SCI	SPI	ADC	PWM	四倍计时器	电力和地面	JTAG	其他。
25	VCAP	V 便帽								V 便帽		
26	VDD	V 女儿								V 女儿		
27	VSS_IO	V 纳粹党卫军								V 纳粹党卫军		
28	GPIOA1	GPIOA1, PWM1	A1					PWM1				
29	GPIOA0	GPIOA0, PWM0	A0					PWM0				
30	TDI	TDI, GPIOD0	D0								TDI	
31	TMS	TMS, GPIOD3	D3								TMS	
32	TDO	TDO, GPIOD1	D1								TDO	

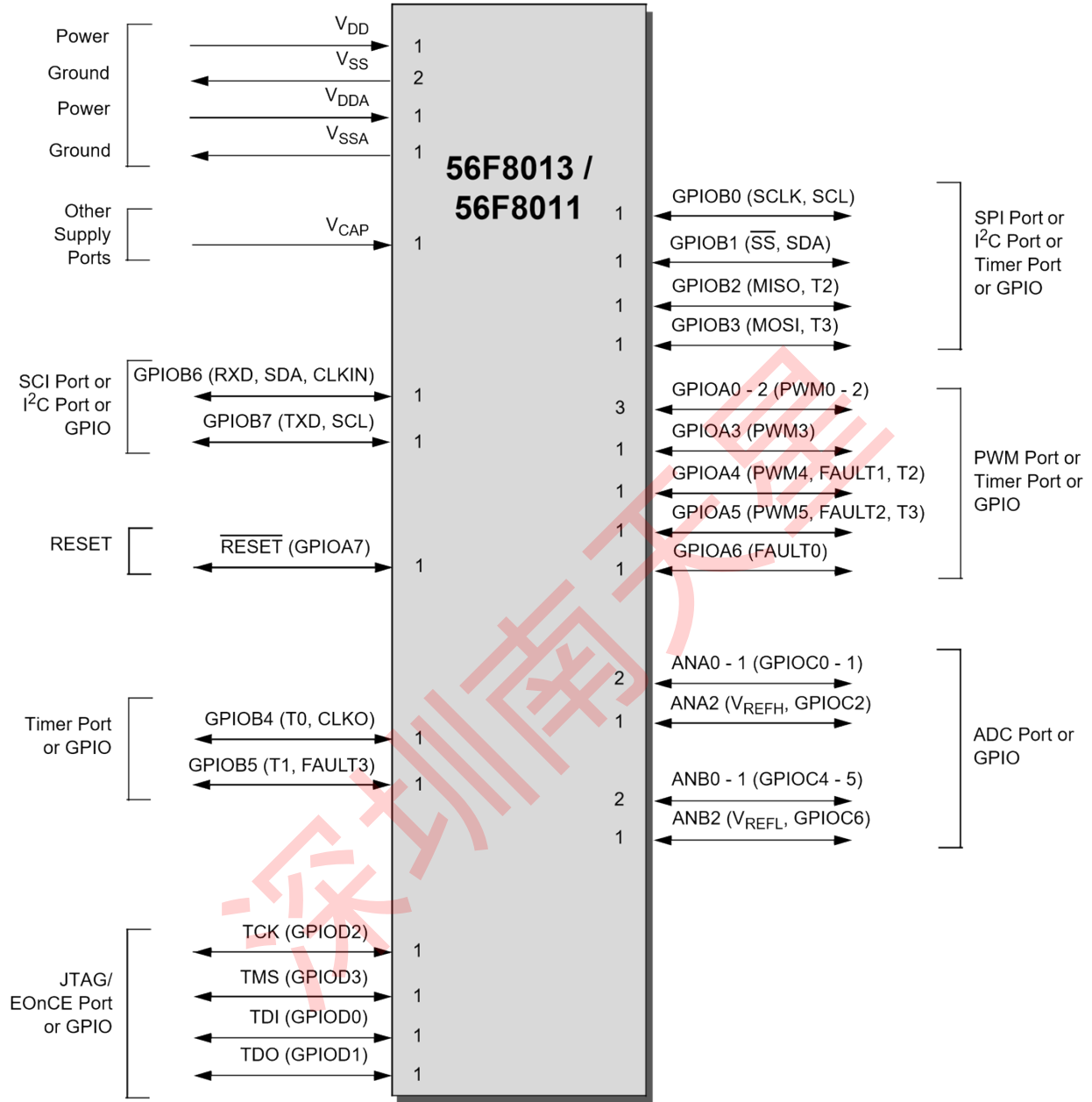


图 2-1 56F8013/56F8011 按功能组识别的信号

2.2 56F8013/56F8011 信号引脚

重置后，每个引脚都为其主要功能进行配置（首先列出）。任何替代功能都必须编程。

表 2-3 56F8013/56F8011 32 针 LQFP 的信号和封装信息

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
V 女儿	26	供应	供应	I/O 电源—此引脚为芯片 I/O 接口提供 3.3V 电源。
V 纳粹党卫军	13	供应	供应	V 纳粹党卫军—这些引脚为芯片逻辑和 I/O 驱动程序提供了接地。
V 纳粹党卫军	27			
VDDA	8	供应	供应	ADC 电源—该引脚为 ADC 模块提供 3.3V 电源。它必须连接到干净的模拟电源。
VSSA	9	供应	供应	ADC 模拟地面—此引脚为 ADC 模块提供模拟接地。
V 便帽	25	供应	供应	V 便帽 — 连接一个 2.2M 该引脚和 VSS_IO 之间的 F 或更大的旁路电容器，这是内部电压调节器为正确的芯片运行所必需的。看见第 10.2.1 节。
GPIOB6 (RXD) (SDA ¹) (CLKIN)	1	输入/ 输出信息 输入的信息 输入/ 输出信息 输入的信息	启用内部上拉的输入	端口 B GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。 接收数据—SCI 接收数据输入。 串行数据—这个别针作为 I ² C 串行数据线。 时钟输入—此引脚作为可选的外部时钟输入。 重置后，默认状态为 GPIOB6。替代外围功能通过 SIM 卡控制（请参阅第 6.3.8 节）和 OCCS 振荡器控制寄存器的 CLKMODE 位。
1. 这个信号也在 GPIOB1 引脚上发出。				

返回表 2-2

Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP (Continued)

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
GPIOB7 (TXD) (SCL ²)	3	输入/ 输出信息 输出信息 输入/ 输出信息	启用内部上拉的输入	端口 B GPIO —此 GPIO 引脚可以单独编程为输入或输出引脚。 传输数据 —SCI 在单线操作中传输数据输出或传输/接收。 串行时钟 —这个别针作为 I ² C 串行时钟。 重置后，默认状态为 GPIOB7。替代外围功能通过 SIM 卡控制。看见第 6.3.8 节。
2. 这个信号也在 GPIOB0 引脚上发出。				
_____ 重置 (GPIOA7)	15	输入的信息 输入/打开排水管 输出信息	启用内部上拉的输入	调整 —这个输入是处理器上的直接硬件重置。当 RESET 低时，芯片被初始化并置于重置状态。施密特触发输入用于噪音免疫。内部重置信号将与 int 同步取消断言固定数量的内部时钟之后的年表。 端口 A GPIO —这个 GPIO 引脚可以是个人 ldually pRogrammed 为输入或打开的排水输出引脚。请注意，在此模式下，重置功能被禁用，芯片只能通过 POR、COP 重置或软件重置进行重置。 重置后，默认状态为 RESET。 _____
GPIOB4 (T0) (CLKO)	19	输入/ 输出信息 输入/ 输出信息 输出信息	启用内部上拉的输入	端口 B GPIO —此 GPIO 引脚可以单独编程为输入或输出引脚。 T0 —计时器，频道 0 时钟输出 —这是一个缓冲时钟信号。使用 SIM_CLKO 选择寄存器 (SIM_CLKOSR)，此引脚可以编程为以下任何一项：禁用（逻辑 0）、CLK_MSTR（系统时钟）、IPBus 时钟或振荡器输出。看见第 6.3.7 节。 重置后，默认状态为 GPIOB4。替代外围功能通过 SIM 卡控制。看见第 6.3.8 节。

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP (Continued)

GPIOB5 (T1) (错误 3)	4	输入/ 输出信息 输入/ 输出信息 输入的信息	启用内部上拉的输入	<p>端口 B GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>T1—计时器，第 1 频道</p> <p>故障 3—此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。</p> <p>重置后，默认状态为 GPIOB5。替代外围功能通过 SIM 卡控制。看见第 6.3.8 节。</p>
TCK (GPIOD2)	14	输入的信息 输入/ 输出信息	启用内部上拉的输入	<p>测试时钟输入—此输入引脚提供了一个门控时钟，用于同步测试逻辑并将串行数据转移到 JTAG/EOnCE 端口。销在内部连接到上拉电阻。施密特触发输入用于噪音免疫。</p> <p>端口 D GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 TCK。</p>
TMS (GPIOD3)	31	输入的信息 输入/ 输出信息	启用内部上拉的输入	<p>测试模式选择输入—此输入引脚用于对 JTAG TAP 控制器的状态机进行排序。它在 TCK 的上升边缘取样，并具有片上拉电阻。</p> <p>端口 D GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 TMS。</p> <p>注意： 始终将 TMS 引脚绑在 V_{上女儿} 如果此引脚配置为 TMS，则通过 2.2K 电阻。</p>
TDI (GPIOD0)	30	输入的信息 输入/ 输出信息	启用内部上拉的输入	<p>测试数据输入—此输入引脚提供到 JTAG/EOnCE 端口的串行输入数据流。它在 TCK 的上升边缘取样，并具有片上拉电阻。</p> <p>端口 D GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 TDI。</p>

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP (Continued)

TDO (GPIOD1)	32	输出信息 输入/ 输出信息	输出信息	<p>测试数据输出—此三态输出引脚提供来自 JTAG/EOnCE 端口的串行输出数据流。它在 shift-IR 和 shift-DR 控制器状态下驱动，并在 TCK 的下降边缘发生变化。</p> <p>端口 D GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。重置后，默认状态为 TDO。</p>
GPIOB0 (SCLK) (SCL³)	21	输入/ 输出信息 输入/ 输出信息 输入/ 输出信息	启用内部上拉的输入	<p>端口 B GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>SPI 串行时钟—在主模式下，此引脚用作输出，计时从属侦听器。在从属模式下，此引脚用作数据时钟输入。施密特触发输入用于噪音免疫。</p> <p>串行数据—这个别针作为 I²C 串行时钟。</p> <p>重置后，默认状态为 GPIOB0。替代外围功能通过 SIM 卡控制。看见 第 6.3.8 节。</p>
3. 这个信号也在 GPIOB7 引脚上发出。				
GPIOB1 (SS) (SDA⁴)	2	输入/ 输出信息 输入的信息 输入/ 输出信息	启用内部上拉的输入	<p>端口 B GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>SPI 从属选择—SS 在从属模式下用于向 SPI 模块指示将接收电流传输。</p> <p>串行时钟—这个别针作为 I²C 串行数据线。</p> <p>重置后，默认状态为 GPIOB1。替代外围功能通过 SIM 卡控制。看见 第 6.3.8 节。</p>
4. 这个信号也在 GPIOB6 引脚上发出。				

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP (Continued)

GPIOB2	17	输入/ 输出信息	启用内部上拉的输入	<p>端口 B GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>SPI Master In/Slave Out—此串行数据引脚是主设备的输入和从设备的输出。如果未选择从设备，从设备的 MISO 线将处于高阻抗状态。从设备将数据放在 MISO 线上半周期 b 在主设备用于锁取数据的时钟边缘之前。</p> <p>T2—计时器，第 2 频道</p> <p>重置后，默认状态为 GPIOB2。替代外围功能通过 SIM 卡控制。看见 第 6.3.8 节。</p>
(MISO)		输入/ 输出信息		
(T2⁵)		输入/ 输出信息		
5. 这个信号也在 GPIOA4 引脚上发出。				
GPIOB3	16	输入/ 输出信息	启用内部上拉的输入	<p>端口 B GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>SPI Master Out/Slave In—此串行数据引脚是主设备的输出和从设备的输入。主设备将数据放在 MOSI 线上，在从属设备用于锁取数据的时钟边缘之前半周期。</p> <p>T3—计时器，第 3 频道</p> <p>重置后，默认状态为 GPIOB3。替代外围功能通过 SIM 卡控制。看见 第 6.3.8 节。</p>
(MOSI)		输入/ 输出信息		
(T3⁶)		输入/ 输出信息		
6. 这个信号也在 GPIOA5 引脚上发出。				
GPIOA0	29	输入/ 输出信息	启用内部上拉的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>PWM0—这是六个 PWM 输出引脚之一。</p> <p>重置后，默认状态为 GPIOA0。</p>
(PWM0)		输出信息		

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP (Continued)

GPIOA1 (PWM1)	28	输入/ 输出信息 输出信息	启用内部上拉的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>PWM1—这是六个 PWM 输出引脚之一。</p> <p>重置后，默认状态为 GPIOA1。</p>
GPIOA2 (PWM2)	23	输入/ 输出信息 输出信息	启用内部上拉的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>PWM2—这是六个 PWM 输出引脚之一。</p> <p>重置后，默认状态为 GPIOA2。</p>
GPIOA3 (PWM3)	24	输入/ 输出信息 输出信息	启用内部上拉的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>PWM3—这是六个 PWM 输出引脚之一。</p> <p>重置后，默认状态为 GPIOA3。</p>
GPIOA4 (PWM4) (故障 1) (T2 ⁷)	22	输入/ 输出信息 输出的信息 输入/ 输出信息	启用内部上拉的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>PWM4—这是六个 PWM 输出引脚之一。</p> <p>故障 1—此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。</p> <p>T2—计时器，第 2 频道</p> <p>重置后，默认状态为 GPIOA4。替代外围功能通过 SIM 卡控制。看见第 6.3.8 节。</p>
7. 该信号也在 GPIOB2 引脚上发出。				

返回表 2-2

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

**Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP
(Continued)**

GPIOA5 (PWM5) (FAULT2) (T3 ⁸)	20	输入/ 输出信息 输出信息 输入的信息 输入/ 输出信息	启用内部上拉 的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>PWM5—这是六个 PWM 输出引脚之一。</p> <p>故障 2—此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。</p> <p>T3—计时器，第 3 频道</p> <p>重置后，默认状态为 GPIOA5。替代外围功能通过 SIM 卡控制。看见 第 6.3.8 节。</p>
8. 这个信号也在 GPIOB3 引脚上发出。				
GPIOA6 (FAULT0)	18	输入/ 输出信息 输入的信息	启用内部上拉 的输入	<p>端口 A GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>故障 0—此故障输入引脚用于在故障条件起源于片外的情况下禁用选定的 PWM 输出。</p> <p>重置后，默认状态为 GPIOA6。</p>
ANA0 (GPIOC0)	12	输入的信息 输入/ 输出信息	模拟输入	<p>ANA0—对 ADC A 的模拟输入，通道 0</p> <p>端口 C GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 ANA0。</p>
ANA1 (GPIOC1)	11	输入的信息 输入/ 输出信息	模拟输入	<p>ANA1—对 ADC A 的模拟输入，通道 1</p> <p>端口 C GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 ANA1。</p>

[返回表 2-2](#)

信号名字	LQFP 引脚编号	类型	重置期间的状态	信号描述
------	-----------	----	---------	------

Table 2-3 56F8013/56F8011 Signal and Package Information for the 32-Pin LQFP (Continued)

ANA2 (VREFH) (GPIOC2))	10	输入的信息 输入的信息 输入/ 输出信息	模拟输入	<p>ANA2—与 ADC A 的模拟输入，通道 2</p> <p>VREFH—模拟参考电压高</p> <p>端口 C GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 ANA2。</p>
ANB0 (GPIOC4))	5	输入的信息 输入/ 输出信息	模拟输入	<p>ANB0—对 ADC B 的模拟输入，通道 0</p> <p>端口 C GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 ANB0。</p>
ANB1 (GPIOC5))	6	输入的信息 输入/ 输出信息	模拟输入	<p>ANB1—与 ADC B 的模拟输入，通道 1</p> <p>端口 C GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 ANB1。</p>
ANB2 (VREFL) (GPIOC6))	7	输入的信息 输入的信息 输入/ 输出信息	模拟输入	<p>ANB2—ADC B 的模拟输入，通道 2</p> <p>VREFL—模拟参考电压低。这通常应该连接到低噪声 $V_{\text{纳粹党卫军}}$。</p> <p>端口 C GPIO—此 GPIO 引脚可以单独编程为输入或输出引脚。</p> <p>重置后，默认状态为 ANB2。</p>

返回表 2-2

第 3 部分 OCCS

3.1 概述

该模块提供系统时钟，用于生成各种芯片时钟。该模块还产生振荡器时钟以及 ADC 时钟和高速外围时钟。

片上时钟合成模块允许产品设计使用内部松弛振荡器在用户可选择高达 32MHz 的频率上运行 56F801X 系列部件。

3.2 特点

片上时钟合成（OCCS）模块与振荡器和 PLL 接口。OCCS 模块具有以下特点：

- 内部松弛振荡器
- 能够关闭内部松弛振荡器
- 能够将内部松弛振荡器置于待机模式
- 3 位后缩放器为 PLL 输出提供控制
- 关闭内部 PLL 的能力
- 为用于生成各种设备时钟的系统集成模型（SIM）提供 2X 系统时钟，其运行频率为系统时钟的两倍
- 为 PWM 和计时器提供 3X 系统时钟，其工作频率为系统时钟的三倍
- 如果 PLL 参考时钟丢失，安全关机功能可用
- 可以从外部时钟源驱动

时钟生成模块为 PLL 和内部松弛振荡器提供了编程接口。

3.3 操作模式

在 56F801X 系列部件中，可以使用内部振荡器或外部频率源为 SIM 卡提供参考时钟。

OCCS 的 2X 系统时钟源输出可以用以下方程之一来描述：

$$2X \text{ 系统频率} = \text{振荡器频率}$$

$$2X \text{ 系统频率} = (\text{振荡器频率} \times 8) / (\text{后缩放器}) \text{ 其中:}$$

$$\text{Postscaler} = 1、2、4、8、16 \text{ 或 } 32 \text{ PLL 输出分配器}$$

SIM 卡负责将这些频率进一步除以两个，这将确保系统时钟输出的 50% 占空比。

56F801X 系列部件的片上时钟合成模块具有以下寄存器：

- 控制寄存器 (OCCS_CR)
- 按寄存器划分 (OCCS_DB)
- 状态注册 (OCCS_SR)
- 关机寄存器 (OCCS_SHUTDN)
- 振荡器控制寄存器 (OCCS_OCTRL)

有关这些寄存器的更多信息，请参阅 **56F801X 外围参考手册**。

3.3.1 外部时钟源

连接外部时钟的推荐方法如图所示 **图 3-1**。外部时钟源连接到 GPIOB6 / RXD / SDA / CLKIN。

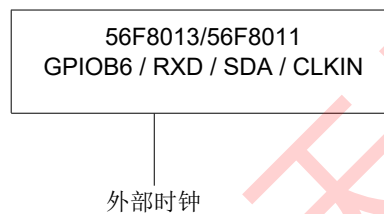


图 3-1 使用 GPIOB6/RXD/SDA/CLKIN 连接外部时钟信号

3.4 方框图

图 3-2 提供了一个方框图，显示了 56F8013/56F8011 如何创建其内部时钟，使用松弛振荡器作为 PLL 的 8MHz 时钟参考。

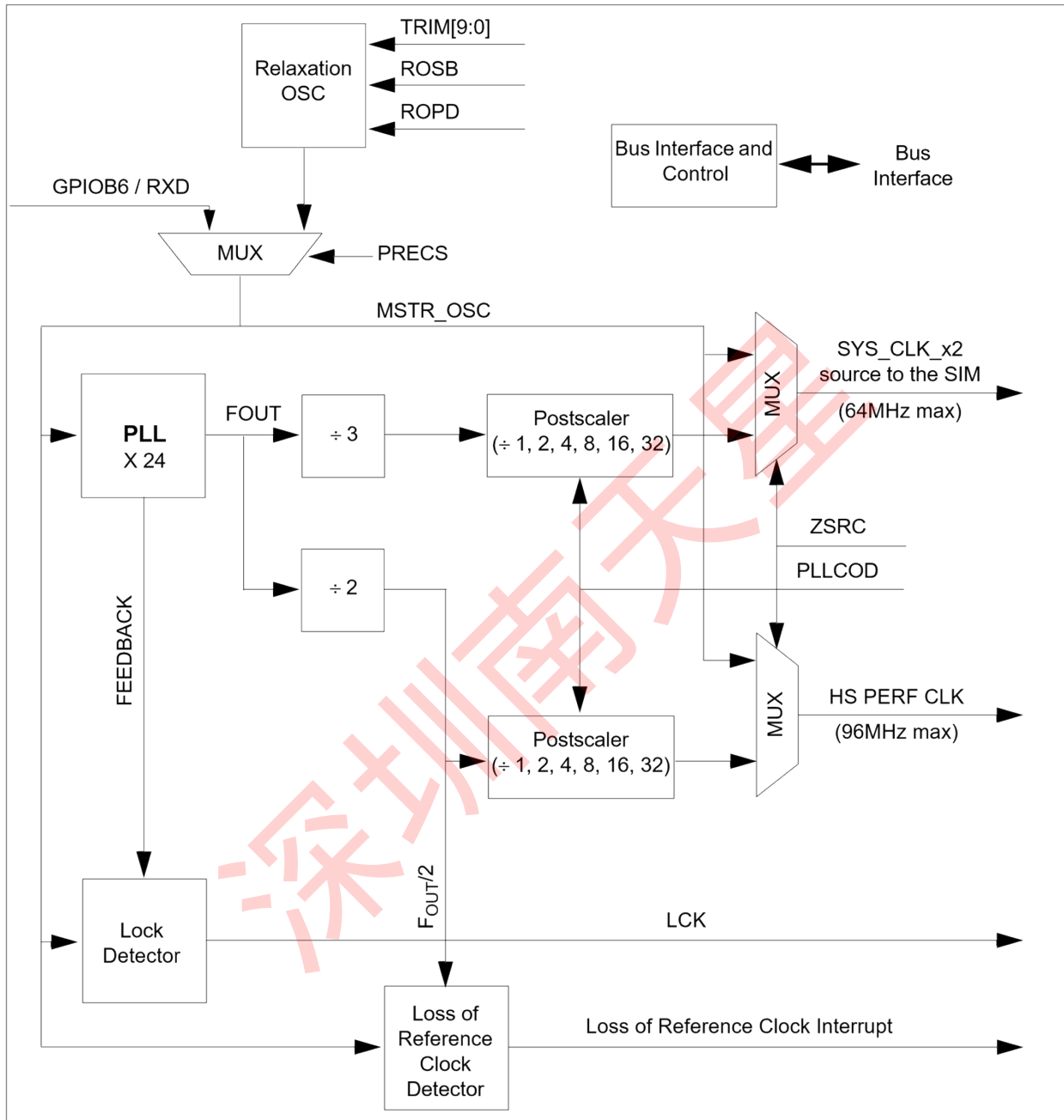


图 3-2 带有松弛振荡器的 OCCS 块图

引脚描述

3.5 引脚描述

3.5.1 外部参考 (GPIOB6 / RXD / SDA / CLKIN)

重置后，选择内部松弛振荡器作为芯片的时钟源。然后，如果需要，用户可以选择通过在 OCCS 振荡器控制寄存器中启用 PRECS 位来切换到外部时钟参考。

第 4 部分记忆地图

4.1 介绍

56F8013/56F8011 设备是基于 56800E 核心的 16 位电机控制芯片。它使用哈佛风格的架构，为数据和程序提供了两个独立的内存空间。片上 RAM 用于两个空间，闪存仅用于程序空间。

本节提供以下内容的内存地图：

- 程序地址空间，包括中断矢量表
- 数据地址空间，包括 EOnCE 内存和外围内存映射

设备的片上内存大小汇总在表 4-1。闪存的限制在“使用限制”一栏中识别表 4-1。

表 4-1 芯片内存配置

片上内存	56F8013	56F8011	使用限制
程序 Flash (PFLASH)	8k x 16	6k x 16	通过 Flash 接口单元擦除/编程，并将单词写入 CDBW
统一 RAM (RAM)	2k x 16	1k x 16	程序和数据内存空间都可用

4.2 中断向量表

表 4-2 提供 56F8013/56F8011 的重置和中断优先级结构，包括片上外围设备。该表由顶部的高优先级向量和较低优先级的中断组成。如前所述，中断的优先级 T 可以分配到不同的级别，允许对中断优先级进行一些控制。所有 3 级中断将在 2 级之前提供服务，以及以此为。对于选定的优先级，最低的向量数具有最高的优先级。

矢量表的位置由向量基本地址 (VBA) 决定。请看第 5.5.6 节对于 VBA 的重置值。

默认情况下，VBA = 0，重置地址和 COP 重置地址将对应于中断向量表的向量 0 和 1。在这些情况下，矢量表中的前两个位置必须包含分支或 JMP 指令。所有其他条目 must 包含 JSR 指示。

表 4-2 中断矢量表内容¹

外围的	向量数	优先级	向量基本地址 +	中断功能

核心			P: 00 美元	保留用于重置叠加 ²
核心			P: 02 美元	保留给 COP 重置叠加
核心	2	3	P: 04 美元	非法指令
核心	3	3	P: 06 美元	软件中断 3
核心	4	3	P: 08 美元	硬件堆栈溢出
核心	5	3	P: 0A 美元	错位的长单词访问
核心	6	1-3	P: 0C 美元	EOnCE 步进计数器
核心	7	1-3	P: 0E 美元	EOnCE 断点单元 0
核心	8	1-3	P: 10 美元	EOnCE 跟踪缓冲区
核心	9	1-3	P: 12 美元	EOnCE 传输寄存器为空
核心	10	1-3	P: 14 美元	EOnCE 收到完整的注册
核心	11	2	P: 16 美元	软件中断 2
核心	12	1	P: 18 美元	软件中断 1
核心	13	0	P: 1A 美元	软件中断 0
	14			矜持的
	15			矜持的
后记	16	0-2	P: 20 美元	力量感
OCCS	17	0-2	P: 22 美元	PLL 锁, 时钟参考中断丢失
频率调制	18	0-2	P: 24 美元	FM 访问错误中断
频率调制	19	0-2	P: 26 美元	FM 命令完成
频率调制	20	0-2	P: 28 美元	FM 命令、数据和地址缓冲区为空
	21			矜持的
GPIOD	22	0-2	P: 2C 美元	GPIOD
GPIOC	23	0-2	P: 2E 美元	GPIOC
GPIOB	24	0-2	P: 30 美元	GPIOB
GPIOA	25	0-2	P: 32 美元	GPIOA
SPI	26	0-2	P: 34 美元	SPI 接收器满/错误
SPI	27	0-2	P: 36 美元	SPI 发射器空
SCI	28	0-2	P: 38 美元	SCI 发射器空
SCI	29	0-2	P: 3A 美元	SCI 发射器闲置
SCI	30	0-2	P: 3C 美元	SCI 保留
SCI	31	0-2	P: 3E 美元	SCI 接收器错误
SCI	32	0-2	P: 40 美元	SCI 接收器完整
	33, 34			矜持的
我 ² 字母 C	35	0-2	P: 46 美元	我 ² 字母 C

计时器	36	0-2	P: 48 美元	计时器通道 0
计时器	37	0-2	P: 4A 美元	计时器通道 1
(继续下一页)				

程序地图

表 4-2 中断矢量表内容¹ (续)

外围的	矢量数	优先级	矢量基本地址 +	中断功能
计时器	38	0-2	P: 4C 美元	计时器频道 2
计时器	39	0-2	P: 4E 美元	计时器频道 3
ADC	40	0-2	P: 50 美元	ADCA 转换完成
ADC	41	0-2	P: 52 美元	ADCB 转换完成
ADC	42	0-2	P: 54 美元	ADC 零交叉或极限错误
PWM	43	0-2	P: 56 美元	重新加载 PWM
PWM	44	0-2	P: 58 美元	PWM 故障
SWILP	45	-1	P: 5A 美元	软件中断低优先级

1. 矢量表中为每个条目分配两个单词。这不允许从向量表中引用完整的地址范围，只提供 19 位地址。
2. 如果 VBA 设置为重置值，矢量表的前两个位置将覆盖芯片重置地址。

4.3 程序地图

程序内存图显示在表 4-3。

表 4-3 56F8013 的程序内存图¹

开始/结束地址	内存分配
P: \$FF FFFF P: 00 8800 美元	矜持的
P: 00 美元 87FF P: 00 8000 美元	片上 RAM ² 4KB
P: 00 美元 7FFF P: 00 2000 美元	矜持的
P: 00 美元 1FFF P: 00 0000 美元	内部程序 Flash 16KB 警察重置地址 = 00 0002 美元 引导位置 = \$00 0000

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与数据空间共享，从地址 X 开始：00 0000 美元；见图 4-1。

表 4-4 56F8011 的程序内存图¹

开始/结束地址	内存分配
P: \$1F FFFF P: 00 8400 美元	矜持的
P: 00 美元 83FF P: 00 8000 美元	片上 RAM ² 2KB
P: 00 美元 7FFF P: 00 2000 美元	矜持的
P: 00 美元 1FFF P: 00 0800 美元	内部程序 Flash 12KB 警察重置地址= 00 0802 美元 引导位置 = 00 0800 美元
P: 000 美元 07FF P: 00 0000 美元	矜持的

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与数据空间共享，从地址 X 开始：00 0000 美元；见图 4-1。

4.4 数据地图

表 4-5 56F8013 的数据内存图¹

开始/结束地址	内存分配
X:\$FF FFFF X:\$FF FF00	EOnCE 分配了 256 个位置
X: \$FF FEFF X: 01 0000 美元	矜持的
X: 00 美元 FFFF X: 00 美元 F000	片上外围设备 分配了 4096 个地点
X: 00 美元 EFFF X: 00 美元 8800 美元	矜持的
X: 00 美元 EFFF X: 00 0800 美元	矜持的
X: 00 美元 7FFF X: 00 0040 美元	矜持的

X: 00 美元 07FF X: 00 0000 美元	片上数据 RAM ² 4KB
--------------------------------	---------------------------

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与程序空间共享，从 P: 00 8000 美元开始；请参阅图 4-1。

数据地图

表 4-6 56F8011 的数据内存图¹

开始/结束地址	内存分配
X:\$FF FFFF X:\$FF FF00	EOnCE 分配了 256 个位置
X: \$FF FEFF X: 01 0000 美元	矜持的
X: 00 美元 FFFF X: 00 美元 F000	片上外围设备 分配了 4096 个地点
X: 00 美元 EFFF X: 00 美元 0400 美元	矜持的
X: 00 美元 03FF X: 00 0000 美元	片上数据 RAM ² 2KB

1. 所有地址都是 16 位 Word 地址。
2. 此 RAM 与程序空间共享，从 P: 00 8000 美元开始；请参阅图 4-1。

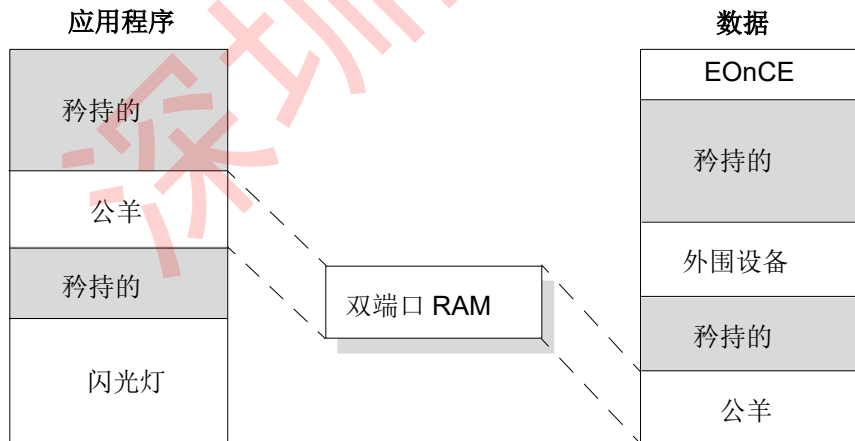


图 4-1 双端口 RAM

4.5 EOnCE 内存图

图 4-7 列出访问或控制 EOnCE 所需的所有 EOnCE 寄存器。

表 4-7 EOnCE 内存图

住址	注册缩写	注册名称
X:\$FF FFFF	OTX1 / ORX1	传输寄存器上词接收寄存器上词
X: \$FF FFFE	OTX / ORX (32 位)	传输寄存器接收寄存器
X: \$FF FFFD	OTXRCSR	传输和接收状态和控制注册
X: \$FF FFFC	OCLSR	核心锁定/解锁状态注册
X:\$FF FFFB - X:\$FF FFA1		矜持的
X: \$FF FFA0	OCR	控制寄存器
X: \$FF FF9F		指令步骤计数器
X: \$FF FF9E	OSCNTR (24 位)	指令步骤计数器
X: \$FF FF9D	OSR	状态登记
X: \$FF FF9C	OBASE	外围基本地址寄存器
X: \$FF FF9B	OTPCR	跟踪缓冲区控制寄存器
X: \$FF FF9A	OTBPR	跟踪缓冲指针寄存器
X: \$FF FF99		跟踪缓冲区寄存器阶段
X: \$FF FF98	OTB (21-24 位/阶段)	跟踪缓冲区寄存器阶段
X: \$FF FF97		断点单元控制寄存器
X: \$FF FF96	OBCR (24 位)	断点单元控制寄存器
X: \$FF FF95		断点单元地址寄存器 1
X: \$FF FF94	OBAR1 (24 位)	断点单元地址寄存器 1
X: \$FF FF93		断点单元地址寄存器 2
X: \$FF FF92	OBAR2 (32 位)	断点单元地址寄存器 2
X: \$FF FF91		断点单元掩码寄存器 2
X: \$FF FF90	OBMSK (32 位)	断点单元掩码寄存器 2
X: \$FF FF8F		矜持的
X: \$FF FF8E	OBCNTR	EOnCE 断点单元计数器
X: \$FF FF8D		矜持的
X: \$FF FF8C		矜持的
X: \$FF FF8B		矜持的

X: \$FF FF8A	OESCR	外部信号控制寄存器
X:\$FF FF89 - X:\$FF FF00		矜持的

深圳南天星

4.6 外围内存映射寄存器

片上外围寄存器是 56800E 系列数据内存地图的一部分。这些位置可以使用与普通数据内存相同的寻址模式进行访问，但所有外围寄存器都应仅使用单词访问进行读/写。

表 4-8 总结了 56F8013/56F8011 设备上外围设备集的基本地址。外围设备按基本地址的顺序列出。

下表 列出控制或访问外围设备所需的所有外围寄存器。

表 4-8 数据存储外围基本地址图摘要

外围的	前缀	基本地址	表格编号
计时器	TMR 第十四个英文字母	X: 00 美元 F000	4-9
PWM	PWM	X: 00 美元 F040	4-10
ITCN	ITCN	X: 00 美元 F060	4-11
ADC	ADC	X: 00 美元 F080	4-12
SCI	SCI	X: 00 美元 F0B0	4-13
SPI	SPI	X: 00 美元 F0C0	4-14
我 ² 字母 C	I2C	X: 00 美元 F0D0	4-15
警察	警察	X: 00 美元 F0E0	4-16
CLK, PLL, OSC, 测试	OCCS	X: 00 美元 F0F0	4-17
GPIO 端口 A	GPIOA	X: 00 美元 F100	4-18
GPIO 端口 B	GPIOB	X: 00 美元 F110	4-19
GPIO 端口 C	GPIOC	X: 00 美元 F120	4-20
GPIO 端口 D	GPIOD	X: 00 美元 F130	4-21
SIM 卡	SIM 卡	X: 00 美元 F140	4-22
电力主管	后记	X: 00 美元 F160	4-23
频率调制	频率调制	X: 00 美元 F400	4-24

表 4-9 四计时器寄存器地址图 (TMR_BASE = \$00 F000)

注册缩写	地址偏移	注册描述
TMR0_COMP1	0 美元	比较寄存器 1
TMR0_COMP2	1 美元	比较寄存器 2
TMR0_CAPT	2 美元	捕获寄存器
TMR0_加载	3 美元	负载寄存器
TMR0_HOLD	4 美元	持有注册
TMR0_CNTR	5 美元	柜台寄存器
TMR0_CTRL	6 美元	控制寄存器
TMR0_SCTRL	7 美元	状态和控制登记册

TMR0_CMPLD1	8 美元	比较器负载寄存器 1
-------------	------	------------

表 4-9 四计时器寄存器地址图 (续) (TMR_BASE = \$00 F000)

注册缩写	地址偏移	注册描述
TMR0_CMPLD2	9 美元	比较器负载寄存器 2
TMR0_CSCTRL	\$A	比较器状态和控制寄存器
		矜持的
TMR1_COMP1	10 美元	比较寄存器 1
TMR1_COMP2	11 美元	比较寄存器 2
TMR1_CAPT	12 美元	捕获寄存器
TMR1_加载	13 美元	负载寄存器
TMR1_HOLD	14 美元	持有注册
TMR1_CNTR	15 美元	柜台寄存器
TMR1_CTRL	16 美元	控制寄存器
TMR1_SCTRL	17 美元	状态和控制登记册
TMR1_CMPLD1	18 美元	比较器负载寄存器 1
TMR1_CMPLD2	19 美元	比较器负载寄存器 2
TMR1_CSCTRL	1A 美元	比较器状态和控制寄存器
		矜持的
TMR2_COMP1	20 美元	比较寄存器 1
TMR2_COMP2	21 美元	比较寄存器 2
TMR2_CAPT	22 美元	捕获寄存器
TMR2_加载	23 美元	负载寄存器
TMR2_HOLD	24 美元	持有注册
TMR2_CNTR	25 美元	柜台寄存器
TMR2_CTRL	26 美元	控制寄存器
TMR2_SCTRL	27 美元	状态和控制登记册
TMR2_CMPLD1	28 美元	比较器负载寄存器 1
TMR2_CMPLD2	29 美元	比较器负载寄存器 2
TMR2_CSCTRL	2A 美元	比较器状态和控制寄存器
		矜持的
TMR3_COMP1	30 美元	比较寄存器 1
TMR3_COMP2	31 美元	比较寄存器 2
TMR3_CAPT	32 美元	捕获寄存器
TMR3_加载	33 美元	负载寄存器

TMR3_HOLD	34 美元	持有注册
TMR3_CNTR	35 美元	柜台寄存器
TMR3_CTRL	36 美元	控制寄存器
TMR3_SCTRL	37 美元	状态和控制登记册
TMR3_CMPLD1	38 美元	比较器负载寄存器 1
TMR3_CMPLD2	39 美元	比较器负载寄存器 2
TMR3_CSCTRL	3A 美元	比较器状态和控制寄存器

表 4-10 脉冲宽度调制器寄存器地址图 (PWM_BASE = \$00 F040)

注册缩写	地址偏移	注册描述
PWM_CTRL	0 美元	控制寄存器
PWM_FCTRL	1 美元	故障控制寄存器
PWM_FLTACK	2 美元	故障状态确认登记册
PWM_输出	3 美元	输出控制寄存器
PWM_CNTR	4 美元	柜台寄存器
PWM_CMOD	5 美元	计数器模块寄存器
PWM_VAL0	6 美元	价值寄存器 0
PWM_VAL1	7 美元	价值寄存器 1
PWM_VAL2	8 美元	价值寄存器 2
PWM_VAL3	9 美元	价值寄存器 3
PWM_VAL4	\$A	价值寄存器 4
PWM_VAL5	B 美元	价值登记册 5
PWM_DTIM0	\$C	死机时间寄存器 0
PWM_DTIM1	美元 D	死亡时间寄存器 1
PWM_DMAP1	\$E	禁用映射寄存器 1
PWM_DMAP2	\$F	禁用映射寄存器 2
PWM_CNFG	10 美元	配置寄存器
PWM_CCTRL	11 美元	通道控制寄存器
PWM_端口	12 美元	港口登记册
PWM_ICCTRL	13 美元	内部惩戒控制登记册
PWM_SCTRL	14 美元	源代码控制寄存器

表 4-11 中断控制寄存器地址图 (ITCN_BASE = \$00 F060)

注册缩写	地址偏移	注册描述
ITCN_IPR0	0 美元	中断优先级寄存器 0
ITCN_IPR1	1 美元	中断优先登记册 1
ITCN_IPR2	2 美元	中断优先注册 2

ITCN_IPR3	3 美元	中断优先登记册 3
ITCN_IPR4	4 美元	中断优先注册 4
ITCN_VBA	5 美元	矢量基本地址寄存器
ITCN_FIM0	6 美元	快速中断匹配 0 注册
ITCN_FIVAL0	7 美元	快速中断矢量地址低 0 寄存器
ITCN_FIVAH0	8 美元	快速中断矢量地址高 0 寄存器
ITCN_FIM1	9 美元	快速中断比赛 1 注册

表 4-11 中断控制寄存器地址图 (续) (ITCN_BASE = \$00 F060)

注册缩写	地址偏移	注册描述
ITCN_FIVAL1	\$A	快速中断矢量地址低 1 寄存器
ITCN_FIVAH1	B 美元	快速中断矢量地址高 1 寄存器
ITCN_IRQP0	\$C	IRQ 待注册 0
ITCN_IRQP1	美元 D	IRQ 待定注册 1
ITCN_IRQP2	\$E	IRQ 待注册 2
		矜持的
ITCN_ICTRL	12 美元	中断控制寄存器
		矜持的

表 4-12 模拟数字转换器寄存器地址图 (ADC_BASE = \$00 F080)

注册缩写	地址偏移	注册描述
ADC_CTRL1	0 美元	控制寄存器 1
ADC_CTRL2	1 美元	控制寄存器 2
ADC_ZXCTRL	2 美元	零交叉控制登记册
ADC_CLIST 1	3 美元	频道列表注册 1
ADC_CLIST 2	4 美元	频道列表注册 2
ADC_SDIS	5 美元	示例禁用寄存器
ADC_STAT	6 美元	状态登记
ADC_LIMSTAT	7 美元	限制状态寄存器
ADC_ZXSTAT	8 美元	零交叉状态登记册
ADC_RSLT0	9 美元	结果寄存器 0
ADC_RSLT1	\$A	结果寄存器 1
ADC_RSLT2	B 美元	结果寄存器 2
ADC_RSLT3	\$C	结果寄存器 3
ADC_RSLT4	美元 D	结果寄存器 4
ADC_RSLT5	\$E	结果寄存器 5
ADC_RSLT6	\$F	结果寄存器 6

ADC_RSLT7	10 美元	结果寄存器 7
ADC_LOLIM0	11 美元	低限寄存器 0
ADC_LOLIM1	12 美元	低限寄存器 1
ADC_LOLIM2	13 美元	低限寄存器 2
ADC_LOLIM3	14 美元	低限寄存器 3
ADC_LOLIM4	15 美元	低限寄存器 4
ADC_LOLIM5	16 美元	低限寄存器 5
ADC_LOLIM6	17 美元	低限寄存器 6
ADC_LOLIM7	18 美元	低限寄存器 7

表 4-12 模拟数字转换器寄存器地址图 (续) (ADC_BASE = \$00 F080)

注册缩写	地址偏移	注册描述
ADC_HILIM0	19 美元	高限额寄存器 0
ADC_HILIM1	1A 美元	高限额寄存器 1
ADC_HILIM2	10 亿美元	高限额寄存器 2
ADC_HILIM3	1 美元	高限额寄存器 3
ADC_HILIM4	1 美元	高限注册 4
ADC_HILIM5	1E 美元	高限额寄存器 5
ADC_HILIM6	1F 美元	高限额寄存器 6
ADC_HILIM7	20 美元	高限额寄存器 7
ADC_OFFST0	21 美元	偏移寄存器 0
ADC_OFFST1	22 美元	偏移寄存器 1
ADC_OFFST2	23 美元	偏移寄存器 2
ADC_OFFST3	24 美元	偏移寄存器 3
ADC_OFFST4	25 美元	偏移寄存器 4
ADC_OFFST5	26 美元	偏移寄存器 5
ADC_OFFST6	27 美元	偏移寄存器 6
ADC_OFFST7	28 美元	偏移寄存器 7
ADC_PWR	29 美元	电源控制寄存器
ADC_VREF	2A 美元	电压参考寄存器
		矜持的

注册缩写	地址偏移	注册描述
SPI_SCTRL	0 美元	状态和控制寄存器
SPI_DSCTRL	1 美元	数据大小和控制寄存器
SPI_DRCV	2 美元	数据接收寄存器
SPI_DXMIT	3 美元	数据传输寄存器

表 4-13 串行通信接口寄存器地址图 (SCI_BASE = \$00 F0B0)

注册缩写	地址偏移	注册描述
SCI_RATE	0 美元	鲍德利率寄存器
SCI_CTRL1	1 美元	控制寄存器 1
SCI_CTRL2	2 美元	控制寄存器 2
SCI_STAT	3 美元	状态登记
SCI_数据	4 美元	数据寄存器

表 4-14 串行外围接口寄存器地址图 (SPI_BASE = \$00 F0C0)

深圳南天星

表 4-15 I²C 寄存器地址图 (I2C_BASE = \$00 F0D0)

注册缩写	地址偏移	注册描述
I2C_ADDR	0 美元	地址寄存器
I2C_FDIV	1 美元	分频器寄存器
I2C_CTRL	2 美元	控制寄存器
I2C_STAT	3 美元	状态登记
I2C_数据	4 美元	数据 I/O 寄存器
I2C_NFILT	5 美元	噪声滤波器寄存器

表 4-16 计算机正常运行注册地址图 (COP_BASE = 00 美元 F0E0)

注册缩写	地址偏移	注册描述
COP_CTRL	0 美元	控制寄存器
COP_TOUT	1 美元	超时注册
COP_CNTR	2 美元	柜台寄存器

表 4-17 时钟生成模块寄存器地址图 (OCCS_BASE = \$00 F0F0)

注册缩写	地址偏移	注册描述
OCCS_CTRL	0 美元	控制寄存器
OCCS_DIVBY	1 美元	按注册划分
OCCS_STAT	2 美元	状态登记
		矜持的
OCCS_SHUTDN	4 美元	关机寄存器
OCCS_OCTRL	5 美元	振荡器控制寄存器

外围内存映射寄存器

表 4-18 GPIOA 寄存器地址图 (GPIOA_BASE = \$00 F100)

注册缩写	地址偏移	注册描述
GPIOA_PUPEN	0 美元	上拉启用注册
GPIOA_数据	1 美元	数据寄存器
GPIOA_DIR	2 美元	数据方向寄存器
GPIOA_PEREN	3 美元	外围启用寄存器
GPIOA_IASSRT	4 美元	中断断言寄存器
GPIOA_IEN	5 美元	中断启用寄存器
GPIOA_IEPOL	6 美元	中断边缘极性寄存器
GPIOA_IPEND	7 美元	中断待注册

GPIOA_IEDGE	8 美元	中断边缘敏感寄存器
GPIOA_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOA_RDATA	\$A	原始数据寄存器
GPIOA_DRIVE	B 美元	驱动强度控制寄存器

表 4-19 GPIOB 寄存器地址图 (GPIOB_BASE = \$00 F110)

注册缩写	地址偏移	注册描述
GPIOB_PUPEN	0 美元	上拉启用注册
GPIOB_数据	1 美元	数据寄存器
GPIOB_DDIR	2 美元	数据方向寄存器
GPIOB_PEREN	3 美元	外围启用寄存器
GPIOB_IASSRT	4 美元	中断断言寄存器
GPIOB_IEN	5 美元	中断启用寄存器
GPIOB_IEPOL	6 美元	中断边缘极性寄存器
GPIOB_IPEND	7 美元	中断待注册
GPIOB_IEDGE	8 美元	中断边缘敏感寄存器
GPIOB_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOB_RDATA	\$A	原始数据寄存器
GPIOB_DRIVE	B 美元	驱动强度控制寄存器

表 4-20 GPIOC 注册地址图 (GPIOC_BASE = \$00 F120)

注册缩写	地址偏移	注册描述
GPIOC_PUPEN	0 美元	上拉启用注册
GPIOC_数据	1 美元	数据寄存器
GPIOC_DDIR	2 美元	数据方向寄存器
GPIOC_PEREN	3 美元	外围启用寄存器
GPIOC_IASSRT	4 美元	中断断言寄存器
GPIOC_IEN	5 美元	中断启用寄存器
GPIOC_IEPOL	6 美元	中断边缘极性寄存器
GPIOC_IPEND	7 美元	中断待注册
GPIOC_IEDGE	8 美元	中断边缘敏感寄存器
GPIOC_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOC_RDATA	\$A	原始数据寄存器
GPIOC_DRIVE	B 美元	驱动强度控制寄存器

表 4-21 GPIOD 寄存器地址图

(GPIOD_BASE = \$00 F130)

注册缩写	地址偏移	注册描述
GPIOD_PUPEN	0 美元	上拉启用注册

GPIOD_数据	1 美元	数据寄存器
GPIOD_DDIR	2 美元	数据方向寄存器
GPIOD_PEREN	3 美元	外围启用寄存器
GPIOD_IASSRT	4 美元	中断断言寄存器
GPIOD_IEN	5 美元	中断启用寄存器
GPIOD_IEPOL	6 美元	中断边缘极性寄存器
GPIOD_IPEND	7 美元	中断待注册
GPIOD_IEDGE	8 美元	中断边缘敏感寄存器
GPIOD_PPOUTM	9 美元	推拉输出模式控制寄存器
GPIOD_RDATA	\$A	原始数据寄存器
GPIOD_DRIVE	B 美元	驱动强度控制寄存器

外围内存映射寄存器

表 4-22 系统集成模块寄存器地址图 (SIM_BASE = \$00 F140)

注册缩写	地址偏移	注册描述
SIM_CTRL	0 美元	控制寄存器
SIM_RSTAT	1 美元	重置状态注册
SIM_SWC0	2 美元	软件控制寄存器 0
SIM_SWC1	3 美元	软件控制寄存器 1
SIM_SWC2	4 美元	软件控制寄存器 2
SIM_SWC3	5 美元	软件控制寄存器 3
SIM_MSHID	6 美元	最重要的半 JTAG ID
SIM_LSHID	7 美元	最小显著的一半 JTAG ID
SIM_PWR	8 美元	电源控制寄存器
		矜持的
SIM_CLKOUT	\$A	打卡选择寄存器
SIM_GPS	B 美元	GPIO 外围设备选择寄存器
SIM_PCE	\$C	外围时钟启用寄存器
SIM_IOSAHI	美元 D	I/O 短地址位置高寄存器
SIM_IOSALO	\$E	I/O 短地址位置低寄存器

表 4-23 电力主管注册地址图 (PS_BASE = \$00 F160)

注册缩写	地址偏移	注册描述
PS_CTRL	0 美元	控制寄存器
PS_STAT	1 美元	状态登记

表 4-24 闪存模块寄存器地址图 (FM_BASE = 00 美元 F400)

注册缩写	地址偏移	注册描述
FM_CLKDIV	0 美元	时钟分频器寄存器
FM_CNFG	1 美元	配置寄存器
	2 美元	矜持的
FM_SECHI	3 美元	安全高半注册
FM_SECLO	4 美元	安全低半寄存器
	5 美元-9 美元	矜持的
FM_PROT	10 美元	保护登记册
	11 美元-12 美元	矜持的
FM_USTAT	13 美元	用户状态注册

表 4-24 闪存模块寄存器地址图 (续) (FM_BASE = \$00 F400)

注册缩写	地址偏移	注册描述
FM_CMD	14 美元	命令寄存器
	15 美元	矜持的
	16 美元	矜持的
	17 美元	矜持的
FM_数据	18 美元	数据缓冲寄存器
	19 美元	矜持的
	1A 美元	矜持的
FM_OPT1	10 亿美元	可选数据 1 寄存器
		矜持的
FM_TSTSIG	1 美元	测试数组签名寄存器

第 5 部分 中断控制器 (ITCN)

5.1 介绍

中断控制器 (ITCN) 模块用于在各种中断请求 (IRQ) 之间进行仲裁, 在存在足够优先级的中断时向 56800E 核心发出信号, 以及为服务此中断而跳转到哪个地址。

5.2 特点

ITCN 模块设计包括以下独特功能:

- 每个 IRQ 的可编程优先级
- 两个可编程的快速中断
- 通知 SIM 卡模块, 以重新启动退出等待和停止模式的时钟

- 重置后能够在地址总线上驱动初始地址

有关更多信息，请参阅表 4-2，中断矢量表内容。

5.3 功能描述

中断控制器包含寄存器，允许将 46 个中断源中的每一个设置为四个优先级之一（不包括某些具有固定优先级的中断）。给定级别的所有中断请求都是优先级编码的确定该级别的活动中断请求的最低数值。在给定的优先级内，数字 0 是最高优先级，数字 45 是最低优先级。

在等待和停止模式下，系统时钟和 56800E 内核被关闭。ITCN 可以通过向系统集成模块（SIM）发出等待的 IRQ 信号来唤醒核心并重新启动系统时钟，以重新启动时钟并维修 IRQ。一个 IRQ ca 仅当 IRQ 在之前启用时才唤醒核心

功能描述

进入等待或停止模式。

深圳南天星

5.3.1 正常中断处理

一旦 INTC 确定要为中断提供服务，并且哪个中断具有最高的优先级，就会生成一个中断向量地址。正常的中断处理将向量基本地址（VBA）和向量数连接起来以确定矢量地址，为每个中断在矢量表中生成偏移量。

5.3.2 中断嵌套

中断异常可以嵌套，以允许比当前异常优先级更高的 IRQ 提供服务。下表定义了每个优先级的嵌套要求。

表 5-1 中断掩码位定义

SR[9]	SR[8]	允许的例外	例外蒙面
0	0	优先事项 0、1、2、3	祷告时间
0	1	优先事项 1、2、3	优先级 0
1	0	优先事项 2、3	优先级 0, 1
1	1	优先级 3	优先事项 0, 1, 2

5.3.3 快速中断处理

快速中断描述在 **DSP56800E 参考手册**。中断控制器在核心之前识别快速中断。

快速中断（对 ITCN）的定义是：

1. 将中断的优先级设置为 2 级，并在 IPR 寄存器中设置适当的字段
2. 设置 FIM 第十四个英文字母注册到适当的矢量数
3. 设置 FIVAL 第十四个英文字母和 FIVAH 第十四个英文字母用代码的地址注册快速中断

当发生中断时，将其向量数与 FIM0 和 FIM1 寄存器值进行比较。如果发生匹配，并且它是 2 级中断，ITCN 将其作为快速中断处理。ITCN 从适当的 FIVAL_n 和 FIV 获取矢量地址 AH_n 寄存器，而不是从 VBA 生成偏移的地址。

然后，核心从指示的矢量地址获取指令，如果它不是 JSR，核心开始其快速中断处理。

方框图

5.4 方框图

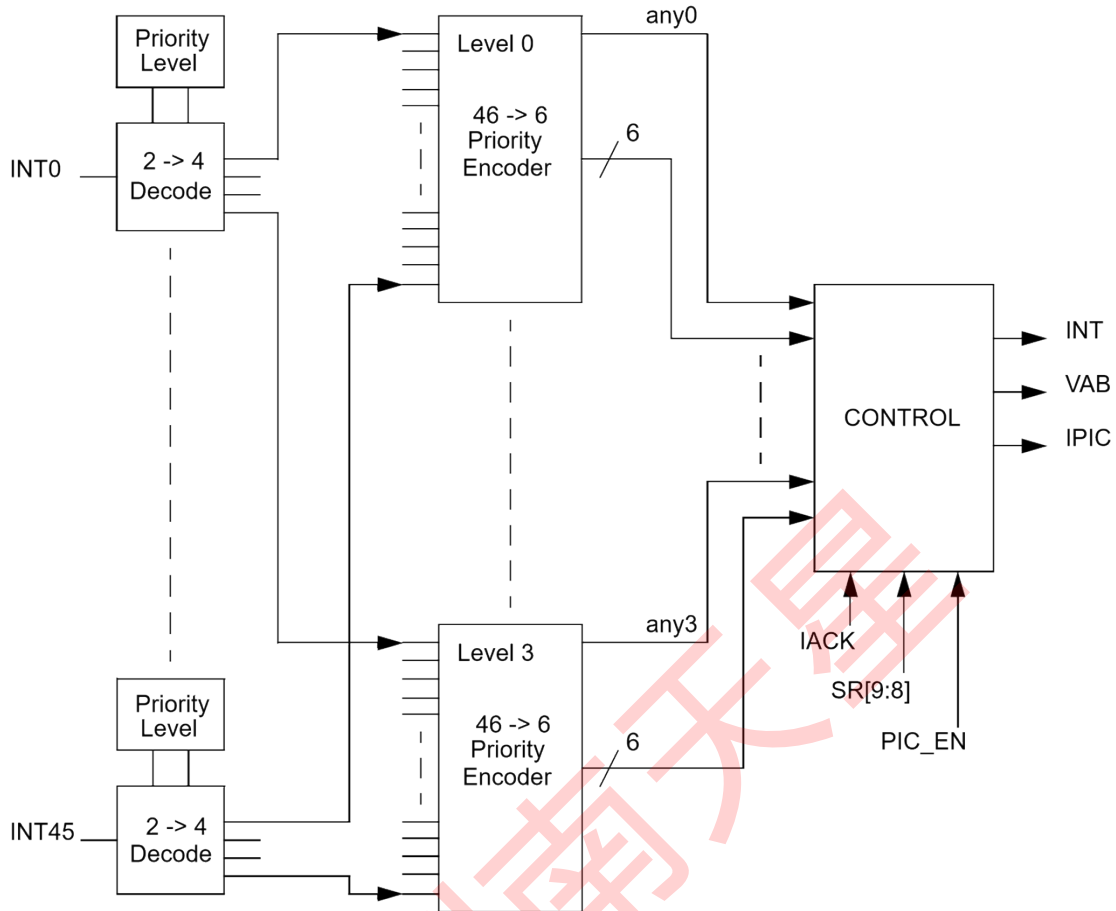


图 5-1 中断控制器块图

5.5 寄存器描述

寄存器地址是基本地址和地址偏移量的总和。基本地址在系统级别定义，地址偏移在模块级别定义。ITCN 模块有 16 个寄存器。

表 5-2 ITCN 注册摘要
(ITCN_BASE = 00 美元 F060)

注册缩写	基本地址+	注册名称	部分位置
IPR0	0 美元	中断优先级寄存器 0	5.5.1
IPR1	1 美元	中断优先寄存器 1	5.5.2
IPR2	2 美元	中断优先注册 2	5.5.3
IPR3	3 美元	中断优先寄存器 3	5.5.4
IPR4	4 美元	中断优先注册 4	5.5.5

VBA	5 美元	矢量基本地址寄存器	5.5.6
FIM0	6 美元	快速中断匹配 0 注册	5.5.7
菲瓦尔 0	7 美元	快速中断 0 矢量地址低寄存器	5.5.8
FIVAH0	8 美元	快速中断 0 矢量地址高 0 寄存器	5.5.9
FIM1	9 美元	快速中断比赛 1 注册	5.5.10
菲瓦尔 1	\$A	快速中断 1 矢量地址低寄存器	5.5.11
FIVAH1	B 美元	快速中断 1 矢量地址高寄存器	5.5.12
IRQP0	\$C	IRQ 待注册 0	5.5.13
IRQP1	美元 D	IRQ 待定注册 1	5.5.14
IRQP2	\$E	IRQ 待注册 2	5.5.15
		矜持的	
ICTRL	12 美元	中断控制寄存器	5.5.16
		矜持的	

注册描述

添加。 抵消	寄存器 名字		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0 美元	IPR0	字母 R 罗马字母 的第 23 个字母	LVI IPL		0	0	0	0	RX_REG IPL		TX_REG IPL		TRBUF IPL		BKPT_U IPL		STPCNT IPL	
1 美元	IPR1	字母 R 罗马字母 的第 23 个字母	GPIOB IPL		GPIOC IPL		GPIOD IPL		0	0	FM_CBE IPL		FM_CC IPL		FM_ERR IPL		PLL IPL	
2 美元	IPR2	字母 R 罗马字	SCI_RCV IPL	SCI_RERR IPL	0	0	SCI_TIDL IPL		SCI_XMIT IPL		SPL_XMIT IPL		SPL_RCV IPL		GPIOA IPL			

		第23个字母													
8 美元	FIVAH0	字母 R	0	0	0	0	0	0	0	0	0	0	0	快速中断 0 矢量地址高	
		罗马字母的第23个字母													
9 美元	FIM1	字母 R	0	0	0	0	0	0	0	0	0	0	快速中断 1		
		罗马字母的第23个字母													
\$A	菲瓦尔 1	字母 R	快速中断 1 个矢量地址低												
		罗马字母的第23个字母													
B 美元	FIVAH1	字母 R	0	0	0	0	0	0	0	0	0	0	快速中断 1 个矢量地址高		
		罗马字母的第23个字母													
\$C	IRQP0	字母 R	待定[16:2]												1
		罗马字母的第23													

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.1.2 保留-位 13-10

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.1.3 EOnCE 接收寄存器完全中断优先级（RX_REG IPL）一位 9-8

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先事项 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

5.5.1.4 EOnCE 传输寄存器空中断优先级（TX_REG IPL）一位 7-6

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先事项 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

5.5.1.5 EOnCE 跟踪缓冲区中断优先级（TRBUF IPL）一位 5-4

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先事项 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

5.5.1.6 EOnCE 断点单元中断优先级（BKPT_U IPL）一位 3-2

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先事项 1 至 3。

注册描述

默认情况下，它被禁用。

- 00 = IRQ 禁用（默认）
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2

- 11 = IRQ 是优先级 3

5.5.1.7 EOnCE 步进计数器中断优先级 (STPCNT IPL) 一位 1-0

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先事项 1 至 3。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 1
- 10 = IRQ 是优先级 2
- 11 = IRQ 是优先级 3

5.5.2 中断优先注册 1 (IPR1)

基数+1 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	GPIOB IPL		GPIOC IPL		GPIOD IPL		0	0	FM_CBE IPL		FM_CC IPL		FM_ERR IPL		PLL IPL	
写	GPIOB IPL		GPIOC IPL		GPIOD IPL				FM_CBE IPL		FM_CC IPL		FM_ERR IPL		PLL IPL	
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-4 中断优先登记册 1 (IPR1)

5.5.2.1 GPIOB 中断优先级 (GPIOB IPL) 一位 15-14

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.2.2 GPIOC 中断优先级 (GPIOC IPL) 一位 13-12

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.2.3 GPIOD 中断优先级 (GPIOD IPL) 一位 11-10

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.2.4 保留一位 9-8

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.2.5 FM 命令、数据、地址缓冲区空中断优先级 (FM_CBE IPL) 一位 7-6

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.2.6 FM 命令完成优先级 (FM_CC IPL) 一位 5-4

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.2.7 调频错误中断优先级 (FM_ERR IPL) 一位 3-2

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.2.8 PLL 引用丢失或锁状态更改中断优先级 (PLL IPL) —位 1-0

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.3 中断优先注册 2 (IPR2)

基础+2 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	SCI_RCV IPL		SCI_RERR IPL		0	0	SCI_TIDL IPL		SCI_XMIT IPL		SPI_XMIT IPL		SPI_RCV IPL		GPIOA IPL	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-5 中断优先登记册 2 (IPR2)

5.5.3.1 SCI 接收器完全中断优先级 (SCI_RCV IPL) —位 15-14

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.3.2 SCI 接收器错误中断优先级 (SCI_RERR IPL) —位 13-12

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.3.3 保留一位 11-10

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.3.4 SCI 发射器空闲中断优先级 (SCI_TIDL IPL) —位 9-8

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1

- 11 = IRQ 是优先级 2

5.5.3.5 SCI 发射器空中断优先级 (SCI_XMIT IPL) 一位 7-6

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.3.6 SPI 发射器空中断优先级 (SPI_XMIT IPL) 一位 5-4

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.3.7 SPI 接收器全中断优先级 (SPI_RCV IPL) 一位 3-2

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.3.8 GPIOA 中断优先级 (GPIOA IPL) 一位 1-0

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它被禁用。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.4 中断优先注册 3 (IPR3)

基数+ 3 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	ADCA_CC IPL		TMR_3 IPL		TMR_2 IPL		TMR_1 IPL		TMR_0 IPL		I2C_ADDR IPL		0	0	0	0
写	ADCA_CC IPL		TMR_3 IPL		TMR_2 IPL		TMR_1 IPL		TMR_0 IPL		I2C_ADDR IPL					
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-6 中断优先登记册 3 (IPR3)

5.5.4.1 ADCA 转换完全中断优先级 (ADCA_CC IPL) 一位 15-14

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

5.5.4.2 计时器通道 3 中断优先级 (TMR_3 IPL) 一位 13-12

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

5.5.4.3 计时器通道 2 中断优先级 (TMR_2 IPL) 一位 11-10

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.4.4 计时器通道 1 中断优先级 (TMR_1 IPL) 一位 9-8

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.4.5 计时器通道 0 中断优先级 (TMR_0 IPL) 一位 7-6

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1 • 11 = IRQ 是优先级 2

5.5.4.6 我²C 地址检测中断优先级 (I2C_ADDR IPL) 一位 5-4

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)

- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.4.7 保留一位 3-0

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.5 中断优先登记册 4 (IPR4)

基数+4 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	PWM_F IPL		PWM_RL IPL		ADC_ZC_LE IPL		ADCB_CC IPL	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-7 中断优先登记册 4 (IPR4)

5.5.5.1 保留一位 15-8

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.5.2 PWM 故障中断优先级 (PWM_F IPL) 一位 7-6

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.5.3 重新加载 PWM 中断优先级 (PWM_RL IPL) 一位 5-4

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.5.4 ADC 零交叉或限制错误中断优先级 (ADC_ZC_LE IPL) 一位 3-2

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1

- 11 = IRQ 是优先级 2

5.5.5.5 ADCB 转换完全中断优先级 (ADCB_CC IPL) 一位 1-0

此字段用于设置 IRQ 的中断优先级。此 IRQ 仅限于优先级 0 到 2。默认情况下，它们是禁用的。

- 00 = IRQ 禁用 (默认)
- 01 = IRQ 是优先级 0
- 10 = IRQ 是优先级 1
- 11 = IRQ 是优先级 2

5.5.6 矢量基本地址寄存器 (VBA)

基数+5 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	矢量_基础_地址													
写																
调整 ¹	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

1.56F8013 重置为 0x0000 的值。这对应于 0x000000 的重置地址。56F8011 重置为 0x0010。这对应于 0x000800 的重置地址。

图 5-8 矢量基本地址寄存器 (VBA)

5.5.6.1 保留一位 15-14

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.6.2 矢量地址总线 (VAB) 位 13—0

此寄存器中的值用作中断向量 VAB 的上 14 位[20:0]。较低的 7 位根据最高优先级的中断确定，然后在将完整的 VAB 呈现给核心之前附加到 VBA 上。

5.5.7 快速中断匹配 0 寄存器 (FIM0)

基数+6 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	快速中断 0					
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-9 快速中断匹配 0 寄存器 (FIM0)

5.5.7.1 保留一位 15-6

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.7.2 快速中断 0 矢量数 (快速中断 0) 一位 5—0

这些值决定了哪个 IRQ 将是快速中断 0。基于快速中断矢量地址寄存器中的值，快速中断矢量直接到服务例程，而无需先转到跳转表。用作快速中断的 IRQ 必须设置为优先级 2。如果快速中断

向量被设置为任何其他优先级，则会出现意外结果。在被声明为快速中断之前，快速中断会自动成为最高优先级的 2 级中断，无论其在中断表中的位置如何。快速中断 0 优先于快速中断 1。要确定每个 IRQ 的向量数，请参阅向量表。

5.5.8 快速中断 0 向量地址低寄存器 (FIVAL0)

基数+7 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	快速中断 0 向量地址低															
写	快速中断 0 向量地址低															
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-10 快速中断 0 向量地址低寄存器 (FIVAL0)

5.5.8.1 快速中断 0 向量地址低 (FIVAL0) 一位 15—0

用于快速中断 0 的向量地址的下 16 位。该寄存器与 FIVAH0 相结合，形成 FIM0 寄存器中定义的快速中断 0 的 21 位向量地址。

5.5.9 快速中断 0 向量地址高寄存器 (FIVAH0)

基数+8 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	快速中断 0 向量地址高				
写												快速中断 0 向量地址高				
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-11 快速中断 0 向量地址高寄存器 (FIVAH0)

5.5.9.1 保留一位 15-5

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.9.2 快速中断 0 向量地址高 (FIVAH0) 一位 4—0

用于快速中断 0 的向量地址的上五位。此寄存器与 FIVAL0 相结合，形成 FIM0 寄存器中定义的快速中断 0 的 21 位向量地址。

5.5.10 快速中断 1 匹配寄存器 (FIM1)

基础+9 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	快速中断 1					
写											快速中断 1					
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-12 快速中断 1 匹配寄存器 (FIM1)

5.5.10.1 保留一位 15—6

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.10.2 快速中断 1 向量数（快速中断 1）—位 5–0

这些值决定了哪个 IRQ 将是快速中断 1。基于快速中断向量地址寄存器中的值，快速中断向量直接到服务例程，而无需先转到跳转表。用作快速中断的 IRQ *必须* 设置为优先级 2。如果快速，将出现意想不到的结果中断向量设置为任何其他优先级。快速中断自动成为最高优先级 2 级中断，无论其在被声明为快速中断之前在中断表中的位置如何。快速中断 0 优先于快速中断 1。要确定每个 IRQ 的向量数，请参阅向量表。

5.5.11 快速中断 1 向量地址低寄存器（FIVAL1）

基数 + \$A	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	快速中断 1 个向量地址低															
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-13 快速中断 1 向量地址低寄存器（FIVAL1）

5.5.11.1 快速中断 1 向量地址低（FIVAL1）—位 15–0

用于快速中断 1 的向量地址的下 16 位。此寄存器与 FIVAH1 相结合，形成 FIM1 寄存器中定义的快速中断 1 的 21 位向量地址。

5.5.12 快速中断 1 向量地址高（FIVAH1）

基数+\$B	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	快速中断 1 个向量地址高				
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 5-14 快速中断 1 向量地址高寄存器（FIVAH1）

5.5.12.1 保留—位 15–5

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.5.12.2 快速中断 1 向量地址高（FIVAH1）—位 4–0

用于快速中断 1 的向量地址的上五位。该寄存器与 FIVAL1 相结合，形成 FIM1 寄存器中定义的快速中断 1 的 21 位向量地址。

5.5.13 IRQ 待定寄存器 0（IRQP0）

基数 + \$C	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	待定[16:2]															1
写																
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-15 IRQ 待注册 0（IRQP0）

5.5.13.1 IRQ 挂起（挂起）一位 15-1

该寄存器与 IRQP1 和 IRQP2 相结合，表示中断向量数 2 至 45 的待定 IRQ。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

5.5.13.2 保留一位 0

此位是保留的或未实现的。它读作 1，不能通过书写进行修改。

5.5.14 IRQ 待定注册 1 (IRQP1)

基数 + \$D	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	待定[32:17]															
写	-															
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-16 IRQ 待定寄存器 1 (IRQP1)

5.5.14.1 IRQ 待处理（待处理）一位 32-17

该寄存器与 IRQP0 和 IRQP2 相结合，表示中断向量数字 2 至 45 的待处理 IRQ。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

5.5.15 IRQ 待定寄存器 2 (IRQP2)

基数 + \$E	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	1	1	1	待定[45:33]												
写	-															
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 5-17 IRQ 待定登记册 2 (IRQP2)

5.5.15.1 IRQ 待处理（待处理）一位 45-33

该寄存器与 IRQP0 和 IRQP1 相结合，表示中断向量数 2 到 45 的待定 IRQ。

- 0 = 此向量数的 IRQ 待定
- 1 = 此矢量数没有 IRQ 待处理

5.5.16 中断控制寄存器 (ICTRL)

\$Base + 12 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

读	INT	IPIC			VAB						INT_DIS	1	1	1	0	0	
写																	
调整	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0	0

图 5-18 中断控制寄存器 (ICTRL)

5.5.16.1 中断 (INT) —位 15

这只读的位反映了 56800E 内核的中断状态。

- 0 = 没有向 56800E 内核发送中断
- 1 = 中断正在发送到 56800E 内核

5.5.16.2 中断优先级 (IPIC) -位 14-13

这些只读的位反映了呈现给 56800E 内核的新中断优先级位的状态。这些位表示新的 IRQ 中断发送到 56800E 核心的当前中断所需的优先级。此字段仅更新 wh56800E 内核跳转到新的中断服务例程。

注意： 嵌套中断可能会导致此字段在原始中断服务例程读取之前更新。

- 00 = 所需的嵌套异常优先级为 0、1、2 或 3
- 01 = 必需的嵌套异常优先级为 1、2 或 3
- 10 = 所需的嵌套异常优先级为 2 或 3
- 11 = 必需的嵌套异常优先级为 3

表 5-3 中断优先级编码

IPIC_VALUE[1:0]	当前中断优先级	必需的嵌套异常优先级
00	没有中断或 SWILP	优先事项 0、1、2、3
01	优先级 0	优先事项 1、2、3
10	优先级 1	优先事项 2、3
11	优先级 2 或 3	优先级 3

5.5.16.3 矢量数-矢量地址总线 (VAB) -位 12-6

这只读的字段显示上次 IRQ 拍摄时使用的矢量数 (VAB[6:0])。在快速中断的情况下，它显示跳转地址的较低地址位。仅当 56800E 核心跳转到新的中断服务例程时，此字段才会更新。

注意： 嵌套中断可能会导致此字段在原始中断服务例程读取之前更新。

5.5.16.4 中断禁用 (INT_DIS) 一位 5

此位允许禁用所有中断。

- 0 = 正常操作 (默认)
- 1 = 禁用所有中断

5.5.16.5 保留一位 4-2

此位字段是保留的或未实现的。它读作 1，不能通过书写进行修改。

5.5.16.6 保留-位 1-0

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

5.6 重置

5.6.1 将军

表 5-4 重置摘要

调整	优先地位	源	特点
核心重置		RST	从 SIM 卡重置核心

5.6.2 重置操作说明

5.6.2.1 重置握手时间

每当 RE 时，ITCN 都会在 VAB 引脚上为 56800E 内核提供重置向量地址 SET 是从 SIM 卡断言。重置矢量将显示，直到 RESET 释放后的第二个上升时钟边缘。一般时间显示在图 5-19。

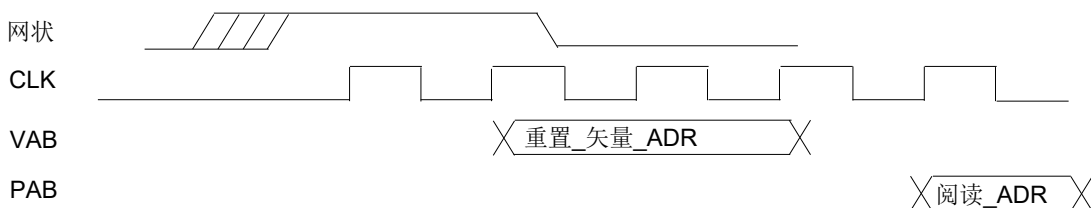


图 5-19 重置接口

5.6.3 重置后的 ITCN

重置后，所有 ITCN 寄存器都处于默认状态。这意味着所有中断都被禁用，但具有固定优先级的核心 IRQ 除外：

- 非法指令
- 软件中断 3
- 硬件堆栈溢出
- 错位的长单词访问
- SW 中断 2 • 软件中断 1
- 软件中断 0
- SW 中断 LP

这些中断以固定的优先级启用。

第 6 部分系统集成模块（SIM）

6.1 介绍

SIM 模块是将芯片上系统连接在一起的胶水逻辑的系统包罗万象。它控制重置和时钟的分布，并提供许多控制功能。系统集成模块负责以下功能：

- 重置排序
- 时钟控制和分配
- 停止/等待控制
- 系统状态寄存器
- 注册软件访问芯片的 JTAG ID
- 测试寄存器
- 电源控制
- I/O 垫复用

以下各节将更详细地讨论这些内容。

特点

6.2 特点

SIM 卡具有以下功能：

- 重置排序
- 核心和外围时钟控制和分布
- 停止/等待模式控制
- 系统状态
- 电源控制
- 控制 I/O 多路复用
- 带有管道保留支持的系统总线时钟
- 非管道接口的系统时钟
- 带有高速（3X）选项的四计时器和 PWM 的外围时钟
- 外围设备的省电时钟门控
- 三种电源模式（运行、等待、停止）来控制电力利用率
 - 停止模式关闭 56800E 核心、系统时钟和外围时钟
 - 等待模式关闭 56800E 内核和不必要的系统时钟操作 — 运行模式支持全部部分操作
- 控制，带写保护，启用/禁用 56800E 核心 WAIT 和 STOP 指令
- 控制，带有写保护，启用/禁用大型调节器待机模式
- 将功能信号路由到选定的外围设备和 I/O 垫的控件
- 控制内部复位的去断言顺序
- 软件启动的重置
- 四个 16 位寄存器仅通过可用于通用软件控制的 Power-On Reset 重置
- 计时器通道停止模式计时控制
- SCI 停止模式时钟控制支持 LIN 睡眠模式停止恢复
- 短地址位置控制
- 包含芯片 JTAG ID 的寄存器
- 控制输出到 CLK0 引脚

6.3 注册描述

表 6-1 SIM 卡寄存器 (SIM_BASE = \$00 F140)

地址偏移	地址首字母缩略词	注册名称	部分位置
基数 + 0 美元	SIM_CTRL	控制寄存器	6.3.1
基数+1 美元	SIM_RSTAT	重置状态注册	6.3.2
基础+2 美元	SIM_SWC0	软件控制寄存器 0	6.3.3
基数+ 3 美元	SIM_SWC1	软件控制寄存器 1	6.3.3
基数+4 美元	SIM_SWC2	软件控制寄存器 2	6.3.3
基数+5 美元	SIM_SWC3	软件控制寄存器 3	6.3.3
基数+6 美元	SIM_MSHID	JTAG ID 最重要的一半	6.3.4
基数+ 7 美元	SIM_LSHID	JTAG ID 的最小部分	6.3.5
基数+8 美元	SIM_PWR	电源控制寄存器	6.3.6
		矜持的	
基数 + \$A	SIM_CLKOUT	CLKO 选择注册	6.3.7
基数+\$B	SIM_GPS	GPIO 外围设备选择寄存器	6.3.8
基数 + \$C	SIM_PCE	外围时钟启用寄存器	6.3.9
基数 + \$D	SIM_IOSAHI	I/O 短地址位置高寄存器	6.3.10
基数 + \$E	SIM_IOSALO	I/O 短地址位置低寄存器	6.3.10

添加。 抵消	地址首字母缩略词		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0 美元	SIM_CTRL	字母 R	TC3_SD	TC2_SD	TC1_SD	TC0_SD	SCI_SD	0	TC3_INP	0	0	0	一次 EBL	SW_RST	停止_禁用		等待_禁用	
		罗马字母的第 23 个字母																
1 美元	SIM_RSTAT	字母 R	0	0	0	0	0	0	0	0	0	0	SWR	COPR	EXTR	波尔	0	0
		罗马字																

6 美元	SIM_MSHID	字母 R	0	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1	0
		罗马字母的第 23 个字母																	
7 美元	SIM_LSHID	字母 R	0	1	0	0	0	0	0	0	0	0	0	1	1	1	0	1	
		罗马字母的第 23 个字母																	
8 美元	SIM_PWR	字母 R	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
		罗马字母的第 23 个字母																	
	矜持的																		
\$A	SIM_CLKOUT	字母 R	0	0	0	0	0	0						CLK DIS	CLKOSEL				
		罗马字母的第 23 个字母								PWM3	PWM2	PWM1	PWM0						
B 美元	SIM_GPS	字母 R			0	0	CFG_B7	CFG_B6	CFG_B5	CFG_B4	CFG_B3	CFG_B2	CFG_B1	CFG_B0			CFG_A5	CFG_A4	
		罗马字母	TCR	PCR															

		的第23个字母															
\$C	SIM_PCE	字母R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
		罗马字母的第23个字母	I2C	ADC							TMR	SCI	SPI	PWM			
美元D	SIM_IOSAHI	字母R	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
		罗马字母的第23个字母															伊萨尔[23:22]
\$E	SIM_IOSALO	字母R															
		罗马字母的第23个字母	ISAL[21:6]														

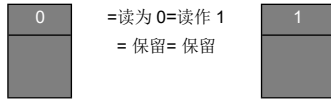


图 6-1 SIM 卡注册地图摘要

6.3.1 SIM 控制寄存器 (SIM_CTRL)

基数 + 0 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	TC3_SD	TC2_SD	TC1_SD	TC0_SD	SCI_SD	0	TC3_INP	0	0	0	一次 EBL	SW_RST	停止_禁用		等待_禁用	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-2 SIM 控制寄存器 (SIM_CTRL)

6.3.1.1 定时器通道 3 停止禁用 (TC3_SD) 一位 15

此位允许定时器通道 3 外围时钟在停止模式下运行。

- 0 = 定时器通道 3 在停止模式下禁用
- 1 = 在停止模式下启用定时器通道 3

6.3.1.2 定时器通道 2 停止禁用 (TC2_SD) 一位 14

此位允许定时器通道 2 外围时钟在停止模式下运行。

- 0 = 定时器通道 2 在停止模式下禁用
- 1 = 在停止模式下启用定时器通道 2

6.3.1.3 定时器通道 1 停止禁用 (TC1_SD) 一位 13

此位允许在停止模式下运行定时器通道 1 外围时钟。

- 0 = 定时器通道 1 在停止模式下禁用
- 1 = 在停止模式下启用定时器通道 1

6.3.1.4 定时器通道 0 停止禁用 (TC0_SD) 一位 12

此位允许在停止模式下运行定时器通道 0 外围时钟。

- 0 = 定时器通道 0 在停止模式下禁用
- 1 = 在停止模式下启用定时器通道 0

6.3.1.5 SCI 停止禁用 (SCI_SD) 一位 11

此位允许 SCI 外围时钟在停止模式下运行。建议在 LIN 模式下使用，以便 SCI 可以在 LIN 接口处于睡眠模式时生成中断并从停止模式恢复，并使用停止模式来降低功耗。

- 0 = 在停止模式下禁用 SCI
- 1 = 在停止模式下启用 SCI

6.3.1.6 保留一位 10

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.1.7 计时器通道 3 输入 (TC3_INP) 一位 9

此位从 PWM 同步信号或 GPIO 引脚选择计时器通道 3 的输入。

- 1 = 定时器通道 3 来自 PWM 同步信号的输入
- 0 = 定时器通道 3 输入由 SIM_GPS 寄存器 CFG_B3 和 CFG_A5 字段控制

6.3.1.8 保留一位 8-6

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.1.9 OnCE 启用 (ONCEEBL) 一位 5

- 0 = 当启用核心 TAP 时，启用 OnCE 时钟到 56800E 核心
- 1 = OnCE 时钟到 56800E 核心始终启用

6.3.1.10 软件重置 (SWRST) 一位 4

在此字段中写入 1 将导致部件重置。

6.3.1.11 停止禁用 (STOP_DISABLE[1:0]) 一位 3-2

- 00 = 当 56800E 内核执行 STOP 指令时，将进入停止模式
- 01 = 56800E STOP 指令不会导致进入停止模式
- 10 = 当 56800E 内核执行 STOP 指令时，将进入停止模式，并且 STOP_DISABLE 字段受写保护，直到下一次重置
- 11 = 56800E STOP 指令不会导致进入停止模式，在下次重置之前，STOP_DISABLE 字段受写保护

6.3.1.12 等待禁用 (WAIT_DISABLE[1:0]) 一位 1-0

- 00 = 当 56800E 核心执行 WAIT 指令时，将进入等待模式
- 01 = 56800E WAIT 指令不会导致进入等待模式
- 10 = 当 56800E 内核执行 WAIT 指令时，将进入等待模式，WAIT_DISABLE 字段受写保护，直到下一次重置
- 11 = 56800E WAIT 指令不会导致进入等待模式，WAIT_DISABLE 字段受写保护，直到下一次重置

6.3.2 SIM 重置状态寄存器 (SIM_RSTAT)

此寄存器在任何系统重置时都会更新，并指示最近一次重置的原因。它还控制是否使用矢量表中的 COP 重置向量或常规重置向量。此寄存器在开机重置期间异步重置（见电源监控模块），随后根据外部重置、软件重置或警察重置输入的级别进行同步更新。只会指明一个来源。如果多个重置源同时断言，t 将指明最高优先级的来源。从最高到最低的优先级是 POR、EXTR、COPR 和 SWR。虽然在开机重置期间总是设置 POR，但如果外部重置引脚被断言或在 Pow 之后仍然被断言，EXTR 将被设置 er-On Reset (POR) 已取消。

基数+1 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0					0	0
写											SWR	COPR	EXTR	波尔		
调整	0	0	0	0	0	0	0	0	0	0					0	0

图 6-3 SIM 重置状态寄存器 (SIM_RSTAT)

6.3.2.1 保留一位 15-6

此位字段是保留的或未实现的。它读作零，不能通过写入进行修改。

6.3.2.2 软件重置 (SWR) 一位 5

设置后，此位表示之前的系统重置是软件重置的结果（在 SIM_CTRL 寄存器中写入 1 到 SWRST 位）。如果也发生了 COP、外部或 POR 重置，则不会设置。

6.3.2.3 COP 重置 (COPR) 一位 4

设置后，此位表示之前的系统重置是由计算机正常运行 (COP) 计时器引起的。如果也发生了外部或 POR 重置，则不会设置。如果 COPR 设置为代码开始执行，则将使用矢量表中的 COP 重置向量。否则，将使用正常重置向量。

6.3.2.4 外部重置 (EXTR) 一位 3

设置时，此位表示之前的系统重置是由外部重置引起的。仅当外部重置引脚在断电重启后被断言或保持断言时，才会设置它。

6.3.2.5 开机重置 (POR) 一位 2

此位在开机重置期间设置。

6.3.2.6 保留一位 1-0

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.3 SIM 软件控制寄存器 (SIM_SWC0、SIM_SWC1、SIM_SWC2 和 SIM_SWC3)

本节仅显示 SIM_SWC0。SIM_SWC1、SIM_SWC2 和 SIM_SWC3 在功能上是相同的。

基础+2 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	软件控制数据 0															
写	软件控制数据 0															
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-4 SIM 软件控制寄存器 0 (SIM_SWC0)

6.3.3.1 软件控制数据 0 (FIELD) 一位 15-0

此寄存器仅通过开机重置 (POR) 重置。它没有特定于部件的功能，并且我 Ntended 供软件开发人员使用，以包含不受其他重置源 (RESET PIN、软件重置和 COP 重置) 影响的数据。

6.3.4 JTAG ID (SIM_MSHID) 最重要的一半

这个只读寄存器显示芯片 JTAG ID 最重要的一半。此寄存器显示为 01F2 美元。

基数+6 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1	0
写																
调整	0	0	0	0	0	0	0	1	1	1	1	1	0	0	1	0

图 6-5 JTAG ID (SIM_MSHID) 的最重要一半

6.3.5 JTAG ID 的最小有效半部分 (SIM_LSHID)

此只读寄存器显示芯片 JTAG ID 的最不重要的一半。此寄存器为 401D 美元。

基数+7 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	1	0	0	0	0	0	0	0	0	0	1	1	1	0	1
写																
调整	0	1	0	0	0	0	0	0	0	0	0	1	1	1	0	1

图 6-6 JTAG ID 的最不重要半部分 (SIM_LSHID)

6.3.6 SIM 电源控制寄存器 (SIM_PWR)

该寄存器控制大型调节器的待机模式。大型调节器从 IO 电源中获取核心数字逻辑电源。在某些情况下，大型调节器可能会处于低功耗待机模式，而不会干扰部件操作。有关使用大型调节器待机的更多信息，请参阅断电模式概述和时钟生成概述。

基数+8 美元	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	0	0	0	LRSTDBY	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-7 SIM 电源控制寄存器 (SIM_PWR)

6.3.6.1 保留—比特 15-2

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.6.2 大型调节器待机刹那 de[1:0] (LRSTDBY) 一位 1-0

这个钻头控制 IRQA 引脚上的上拉电阻。

- 00 = 大型调节器处于正常模式
- 01 = 大型调节器处于待机（降低功率）模式
- 10 = 大型调节器处于正常模式，LRSTDBY 字段受写保护，直到下一次重置。
- 11 = 大型调节器处于待机模式，LRSTDBY 字段受写保护，直到下一次重置

注意：

当设备在 PLL 关闭的情况下运行在 200KHz 以下时，可以使用待机模式。

6.3.7 CLKO 选择寄存器 (SIM_CLKOUT)

CLKO 选择寄存器可用于多路复用时钟内生成的选定时钟

生成和 SIM 模块。所有功能仅用于测试目的，并受未指定延迟的影响。当时钟启用或切换时，可能会产生故障。

GPIO A 寄存器的下四位可以作为 GPIO、PWM 或额外的时钟输出信号。GPIO 具有优先级，并通过 GPIOA_PEREN 启用/禁用。如果 GPIOA[3:0] 被编程为作为外围输出运行，那么选择 En PWM 和其他时钟输出在 CLKOUT 中完成。默认状态是 foR 的外围 L funcGPIOA[3:0] 被编程为 PWM。这可以通过通过 PWM0 更改 PWM3 来改变。

基数 + \$A	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	PWM ____3	PWM ____2	PWM ____1	PWM ____0	CLK DIS	CLKOSEL				
写																
调整	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0

图 6-8 CLKO 选择寄存器 (SIM_CLKOUT)

6.3.7.1 保留—位 15-10

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.7.2 PWM3—位 9

- 0 = GPIOA[3]的外围输出函数被定义为 PWM3
- 1 = GPIOA[3]的外围输出功能被定义为松弛振荡器时钟

6.3.7.3 PWM2—位 8

- 0 = GPIOA[2]的外围输出函数被定义为 PWM2
- 1 = GPIOA[2]的外围输出函数被定义为系统时钟

6.3.7.4 PWM1—位 7

- 0 = GPIOA[1]的外围输出函数被定义为 PWM1
- 1 = GPIOA[1]的外围输出函数被定义为系统时钟速率的两倍

6.3.7.5 PWM0—位 6

- 0 = GPIOA[0]的外围输出函数被定义为 PWM0
- 1 = GPIOA[0]的外围输出函数被定义为系统时钟速率的三倍

6.3.7.6 时钟输出禁用 (CLKDIS) —位 5

- 0 = CLKOUT 输出已启用，并将输出 CLKOSSEL 指示的信号
- 1 = CLKOUT 是 0

6.3.7.7 时钟选择 (CLKOSSEL) —位 4-0

选择要在 CLK0 引脚上混合的时钟。

- 00000 = 保留用于工厂测试-连续系统时钟
- 01001 = 保留用于工厂测试—OCCS MSTR OSC 时钟
- 01011 = 保留用于工厂测试—ADC 时钟
- 01100 = 保留用于工厂测试—JTAG TCLK
- 01101 = 保留用于工厂测试——连续外围时钟
- 01110 = 保留用于工厂测试——连续倒置外围时钟
- 01111 = 保留用于工厂测试——连续高速外围时钟

6.3.8 SIM GPIO 外围选择寄存器 (SIM_GPS)

56F8013/56F8011 上的所有外围引脚都与 GPIO 端口共享其输入/输出 (I/O)。要选择外围或 GPIO 控制，请在 GPIO 模块的 GPIOx_PEREN 寄存器中编程相应的位。有关详细信息，请参阅 56F801x 外围参考手册。在某些情况下，有两个可能的外围设备以及可用于控制 I/O 的 GPIO 功能。在这些情况下，当配置相应的 I/O 引脚时，SIM_GPS 寄存器用于确定哪个外围设备具有控制在外围模式下。

如图所示图 6-9，GPIO 外围设备启用寄存器（PEREN）可以最终控制哪些引脚控制 I/O。SIM_GPS 只需决定哪个外围设备将在何时被路由到 I/O PEREN = 1。

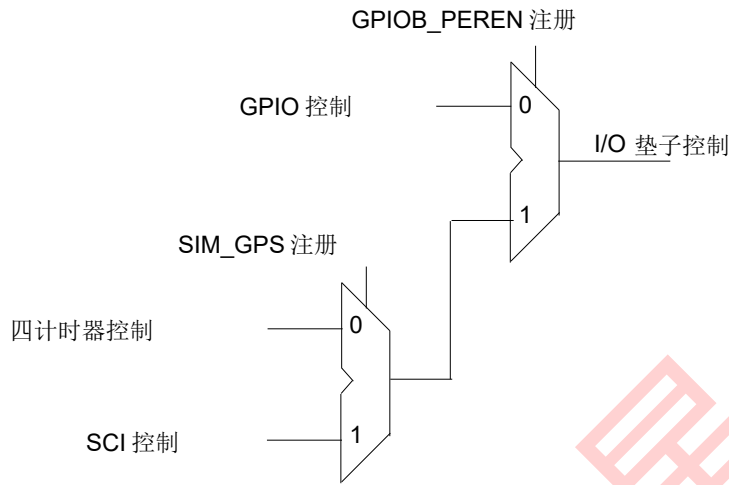


图 6-9 使用 SIM_GPS 控制对垫片的总体控制

基数+\$B	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读			0	0	CFG_ B7	CFG_ B6	CFG_ B5	CFG_ B4	CFG_ B3	CFG_ B2	CFG_ B1	CFG_ B0	CFG_ A5		CFG_ A4	
写	TCR	PCR														
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-10 GPIO 外围选择寄存器（SIM_GPS）

6.3.8.1 四计时器时钟速率（TCR）一位 15

此位选择四定时器模块的时钟速度。

- 0 = 四定时器模块时钟速率等于系统时钟速率，最大 32MHz（默认）
- 1 = 四计时器模块时钟速率等于系统时钟速率的三倍，最高可达 96MHz **注意：**仅当 TMR 模块的时钟被禁用时，才应更改此位。看见第 6.3.9 节。

注意：高速时钟仅在使用 PLL 时可用。

注意：如果 PWM 同步信号脉冲用作计时器 3 的输入（请参阅 SIM_CTRL: TC3_INP，第 6.3.1.7 节），那么四计时器和 PWM 的时钟必须相关，如图所示表 6-2。

6.3.8.2 PWM 时钟速率（PCR）一位 14

此位选择 PWM 模块的时钟速度。

- 0 = PWM 模块时钟速率等于系统时钟速率，最高可达 32MHz（默认）
- 1 = PWM 模块时钟速率等于系统时钟速率的三倍，最大 96MHz

注意：这个位只应该在 PWM 模块的时钟被禁用。看见第 6.3.9 节。

注意：高速时钟仅在使用 PLL 时可用。

注意：如果 PWM 同步信号用作计时器 3 的输入（请参阅 SIM_CTRL: TC3_INP，第 6.3.1.7 节），那么四计时器和 PWM 的时钟必须相关，如图所示表 6-2。

表 6-2 使用 PWM 重载脉冲时允许的四计时器和 PWM 时钟速率

		四倍计时器	
		1 倍	3X
PWM	1 倍	好的	好的
	3X	不是	好的

6.3.8.3 保留一位 13-12

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.8.4 配置 GPIOB7 (CFG_B7) 一位 11

此位选择 GPIOB7 的替代功能。

- 0 = TXD — SCI 传输数据（默认）
- 1 = SCL — I2C 串行时钟

6.3.8.5 配置 GPIOB6 (CFG_B6) 一位 10

此位选择 GPIOB6 的替代功能。

- 0 = RXD — SCI 接收数据（默认）
- 1 = SDA — I2C 串行数据

注意：OCCS 振荡器控制寄存器中的 PRECS 位可以启用此引脚作为芯片的源时钟。在此模式下，请确保没有片上外围设备（包括 GPIO）驱动此引脚。

6.3.8.6 配置 GPIOB5 (CFG_B5) 一位 9

此位选择 GPIOB5 的替代功能。

- 0 = T1 — 计时器通道 1 输入/输出（默认）
- 1 = FAULT3 — PWM FAULT3 输入

6.3.8.7 配置 GPIOB4 (CFG_B4) 一位 8

此位选择 GPIOB4 的替代功能。

- 0 = T0 — 计时器通道 0 输入/输出（默认）
- 1 = CLK0 — 时钟输出

6.3.8.8 配置 GPIOB3 (CFG_B3) 一位 7

此位选择 GPIOB3 的替代功能。

- 0 = MOSI — SPI Master Out/Slave In（默认）
- 1 = T3 — 时间通道 3 输入/输出

6.3.8.9 配置 GPIOB2 (CFG_B2) 一位 6

此位选择 GPIOB2 的替代功能。

- 0 = MISO — SPI Master In/Slave Out（默认）
- 1 = T2 — 计时器通道 2 输入/输出

6.3.8.10 配置 GPIOB1 (CFG_B1) 一位 5

此位选择 GPIOB1 的替代功能。

- 0 = \overline{SS} — SPI 从属选择（默认）
- 1 = SDA — I2C 串行数据

6.3.8.11 配置 GPIOB0 (CFG_B0) 一位 4

此位选择 GPIOB0 的替代函数。

- 0 = SCLK — SPI 串行时钟（默认）
- 1 = SCL — I2C 串行时钟

6.3.8.12 配置 GPIOA5[1:0] (CFG_A5) 一位 3-2

这些位选择 GPIOA5 的备用函数。

- 00 = PWM5 — PWM5 输出（默认）
- 01 = PWM5 — PWM5 输出
- 10 = FAULT2 — PWM FAULT2 输入
- 11 = T3 — 计时器通道 3 输入/输出

6.3.8.13 配置 GPIOA4[1:0] (CFG_A4) 一位 1-0

这些位选择 GPIOA4 的替代函数。

- 00 = PWM4 — PWM4 输出（默认）
- 01 = PWM4 — PWM4 输出
- 10 = FAULT1 — PWM FAULT1 输入
- 11 = T2 — 计时器通道 2 输入/输出

注意:

编程以下 CFG_* 信号时要小心，以免将两个不同的 I/O 引脚连接到相同的外围输入。例如，不要将 CFG_B7 设置为选择 SCL，并将 CFG_B0 设置为选择 SCL。如果输出信号发生这种情况，那么 signal 将路由到两个 I/O 引脚。对于输入信号，两个 I/O 引脚上的值将在到达外围设备之前一起进行 OR 化。

6.3.9 外围时钟启用寄存器 (SIM_PCE)

外围时钟启用寄存器用于启用或禁用外围设备的时钟，作为省电功能。时钟可以为芯片上的每个外围设备单独控制。当时钟关闭时，相应的外围设备本身应该被禁用。

基数 + \$C	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读		0		0	0	0	0	0	0		0		0		0	
写	I2C		ADC							TMR		SCI		SPI		PWM
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 6-11 外围时钟启用寄存器 (SIM_PCE)

6.3.9.1 I²C 时钟启用 (I2C) 一位 15

- 0 = 时钟未提供给 I2C 模块 (I2C 模块已禁用)
- 1 = 时钟到 I²C 模块已启用

6.3.9.2 保留一位 14

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.9.3 模拟数字转换器 IPBus 时钟启用 (ADC) 一位 13

- 0 = 时钟未提供给 ADC 模块 (ADC 模块已禁用)
- 1 = 启用 ADC 模块的时钟

6.3.9.4 保留一位 12-7

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.9.5 计时器时钟启用 (TMR) 一位 6

- 0 = 时钟未提供给四计时器模块 (四计时器模块已禁用)
- 1 = 启用四计时器模块的时钟

6.3.9.6 保留一位 5

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.9.7 SCI 时钟启用 (SCI) 一位 4

- 0 = 时钟未提供给 SCI 模块 (SCI 模块已禁用)

- 1 = SCI 模块的时钟已启用

6.3.9.8 保留一位 3

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.9.9 SPI 时钟启用 (SPI) 一位 2

- 0 = 时钟未提供给 SPI 模块 (SPI 模块已禁用)
- 1 = 启用 SPI 模块的时钟

6.3.9.10 保留一位 1

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.9.11 PWM 时钟启用 (PWM) 一位 0

- 0 = 时钟未提供给 PWM 模块 (PWM 模块已禁用)
- 1 = 启用 PWM 模块的时钟

6.3.10 I/O 短地址位置寄存器 (SIM_IOSAHI 和 SIM_IOSALO)

I/O 短地址位置寄存器用于指定通过 I/O 短地址模式引用的内存。I/O 短地址模式允许指令指定下六位地址；上位地址位不能直接控制。此寄存器集允许对完整地址的有限控制，如图所示图 6-12。

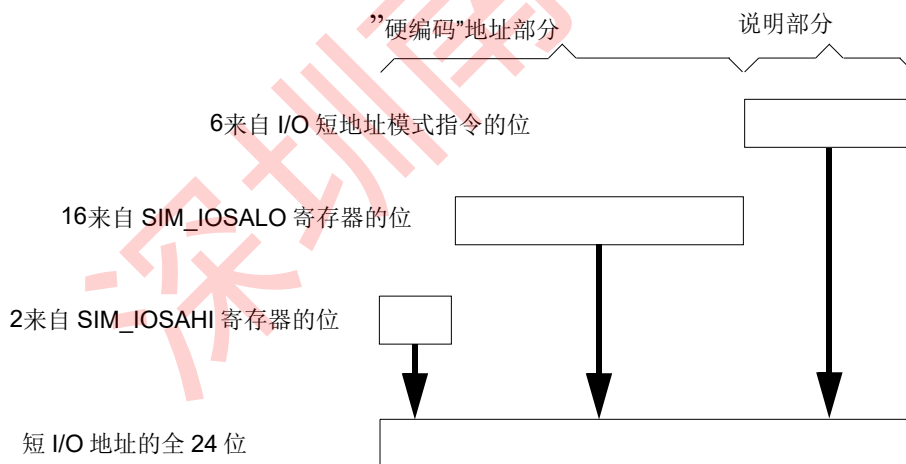


图 6-12 I/O 短地址确定

使用此寄存器设置，中断驱动程序可以将 SIM_IOSALO 寄存器对设置为指向其外围寄存器，然后使用 I/O 短寻址模式来引用它们。在从中断返回之前，ISR 应将此寄存器恢复到其之前的内容。

注意： 此寄存器集默认值指向 EOnCE 寄存器。

注意： 设置此寄存器集和使用新值的短 I/O 寻址之间的管道延迟是五个指令周期。

基数 + \$D	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	0	0	0	0	0	0	0	0	0	0	0	0	0	0	伊萨尔 [23:22]	
写																
调整	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1

图 6-13 I/O 短地址位置高寄存器 (SIM_IOSAHI)

6.3.10.1 保留一位 15—2

此位字段是保留的或未实现的。它读作 0，不能通过写来修改。

6.3.10.2 输入/输出短地址位置 (ISAL[23:22]) 一位 1-0

此字段表示“硬编码”I/O 短地址的上两个地址位。

深圳南天星

基数 + \$E	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
读	ISAL[21:6]															
写																
调整	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 6-14 I/O 短地址位置低寄存器 (SIM_IOSALO)

6.3.10.3 输入/输出短地址位置 (ISAL[21:6]) 一位 15-0

此字段表示“硬编码”I/O 短地址的下 16 个地址位。

6.4 时钟生成概述

SIM 使用主时钟，最大 64MHz 的 2X 系统时钟，从 OCCS 模块产生最大 32MHz 的外围和系统（核心和内存）时钟。它将主时钟除以 2，并用适当的电源模式和时钟门控来引导它。OCCS 的高速外围时钟的运行速度是 PWM 和四定时器模块系统时钟的三倍，最大为 96MHz。

OCCS 配置控制 SIM 主时钟的工作频率。在 OCCS 中，可以选择外部时钟或松弛振荡器作为主时钟源 (MSTR_OSC)。放松振荡器可以完全操作速度 (8MHz)、待机速度 (200kHz) 或关机。8MHz 时钟可以使用 PLL 乘以 192MHz，并进行后缩放，以提供各种高速时钟速率。可以选择后缩放的 PLL 输出或 PLL 信号的输入时钟生产主时钟到 SIM 卡。当未选择 PLL 时，高速外围时钟被禁用，2X 系统时钟是来自内部松弛振荡器或外部时钟源的输入时钟。

结合 OCCS 模块，SIM 卡提供电源模式（请参阅第 6.5 节），时钟启用 (SIM_PCE 寄存器，CLK_DIS, ONCE_EBL) 和时钟速率控制 (TCR, PCR) 到提供对时钟和功率利用率的灵活控制。SIM 卡的时钟启用控制可用于在不需要时禁用单个时钟。时钟速率控制为计时器通道和 PWM 启用高速时钟选项，但需要打开并选择 PLL。参考 56F801X 外围用户手册了解更多详情。

6.5 断电模式

56F8013/56F8011 以五种断电模式之一运行，如图所示 表 6-3。

表 6-3 断电模式下的时钟操作

形式	核心时钟	外围时钟	描述
跑步	核心和内存时钟被禁用	启用外围时钟	设备功能齐全

表 6-3 断电模式下的时钟操作 (续)

形式	核心时钟	外围时钟	描述
----	------	------	----

等待	核心和内存时钟被禁用	启用外围时钟	Core 执行 WAIT 指令以进入此模式。通常用于有电源意识的应用程序。从等待模式到运行模式的可能恢复是： <ol style="list-style-type: none"> 任何中断 在 56800E 核心 JTAG 接口 2 期间执行调试模式输入命令。任何重置（POR、外部、软件、COP）
阻止	OCCS 中的主时钟生成仍然可运行，但 SIM 卡禁用了系统和外围时钟的生成。		Core 执行 STOP 指令进入此模式。从停止模式到运行模式的可能恢复是： <ol style="list-style-type: none"> 中断已配置为在停止模式下运行的计时器通道（TCx_SD） SCI 的中断配置为在停止中运行模式（SCI_SD） 低压中断 使用 56800E 核心 JTAG 接口 5 执行调试模式输入命令。任何重置（POR、外部、软件、COP）
备用物	OCCS 以较低的频率（200kHz）生成 2X 系统时钟。PLL 和高速外围时钟已禁用，高速外围选项不可用。系统和外围时钟工作频率为 100kHz。		用户配置 OCCS 和 SIM 以选择松弛振荡器时钟源（PRECS），关闭 PLL（PLLPD），将松弛振荡器置于待机模式（ROSB），并将大型调节器置于待机（LRSTDBY）。该部件已完全投入使用，但在最低频率和功率配置下运行。恢复需要反转用于进入此模式的顺序（允许 PLL 锁定时间）。
断电	OCCS 的主时钟生成已完全关闭。所有系统和外围时钟都已禁用。		用户将 OCCS 和 SIM 卡配置为进入待机模式，如上述描述所示，然后关闭振荡器（ROPD）。从这种模式中唯一可能的恢复是： <ol style="list-style-type: none"> 外部重置 开机重置

电源模式提供了额外的手段来禁用时钟域，配置稳压器，并配置时钟生成以管理电力利用率，如图所示表 6-3。运行、等待和停止模式提供了作为组启用/禁用外围和/或核心时钟的方法。为控制寄存器中的选定外围设备提供停止禁用控制，以便这些外围时钟可以选择继续在停止模式下运行并生成中断，该中断将部分从停止模式返回到运行模式。待机模式提供正常运行，但速度和功率利用率非常低。在待机模式下可以调用停止或等待模式甚至更高的功率降低水平。200kHz 时钟外部时钟可以选择在待机模式下使用，以产生所需的待机 100kHz 系统总线速率。断电模式，选择 ROSC 时钟源但将其关闭，完全禁用 p 艺术并最大限度地减少其功率利用率，但只能通过重置恢复。

当未选择 PLL 且系统总线在 100kHz 左右运行时，可以将大型调节器置于待机模式（LRSTDBY），以降低该调节器的功率利用率。

重置

除 COP/watchdog 计时器外，所有外围设备都以系统时钟（外围总线）频率运行¹，这与该架构中的主要处理器频率相同。COP 计时器在 MSTR_OSC / 1024 运行。最大操作频率为 SYS_CLK = 32MHz。唯一的例外是四计时器和 PWM，它可以配置为在 e 乘以使用 TCR 和 PCR 控件的系统总线速率，前提是 PLL 处于活动状态并被选中。

6.6 重置

SIM 卡支持四个重置源，如图所示图 6-15。两个异步源是外部复位引脚和开机复位（POR）。两个同步源是软件重置，它通过在 SIM_CTRL 寄存器写入 SIM 卡本身生成第 6.3.1 节，以及 COP 重置。SIM 使用这些为内部逻辑生成重置。这些概述在表 6-4。第一列列出了计算的四个主要重置。JTAG 电路通过开机重置重置。第二至第五列表示 which 重置源触发这些重置信号。最后一列提供了更多细节。

表 6-4 主要系统重置

重置信号	重置源				评论
	波尔	外在的	软件	警察	
扩展_POR	英语字母中的第二十四字母				POR 的拉伸版本。相关 64 雷拉 xation 振荡器时钟在 POR 断路后循环。
CLKGEN_RST	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	在所有重置源发布后，发布了 32 个放松振荡器时钟周期。
PERIP_RST	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	发布 32 放松 O 西拉在 CLKGEN_RST 发布后，时钟循环。
核心_RST	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	释放 S 32PERIP_RST 发布后的 SYS_CLK 周期。

图 6-15 提供细节的图形插图表 6-4。请注意，POR_Delay 块使用松弛振荡器时钟作为其时间基础，因为其他系统时钟在此重置阶段处于非活动状态。

¹. The Quad Timer and PWM modules can be operated at three times the IPBus clock frequency.

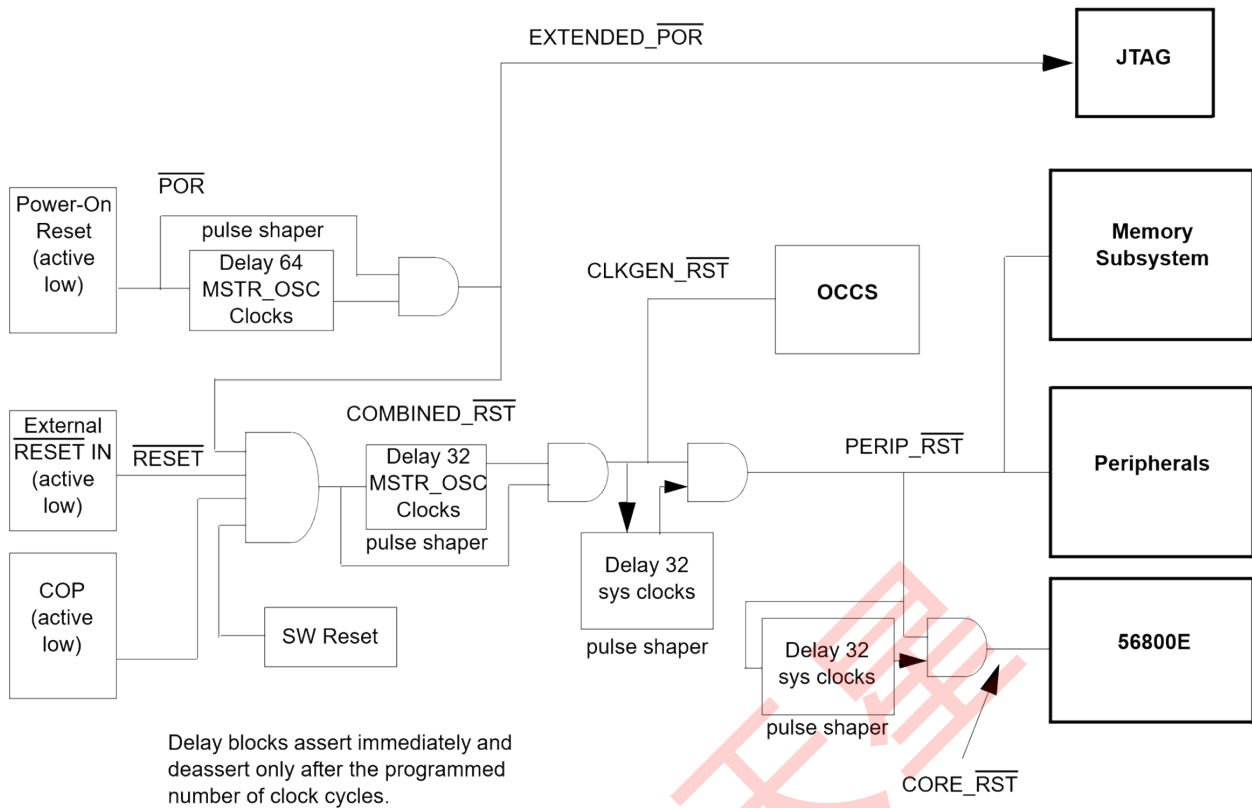


图 6-15 重置功能图的来源（不包括测试模式）

POR 重置扩展了 64 个 MSTR_OSC 时钟，以稳定电源。随着各种内部重置控制的发布，所有重置随后都会延长到额外的 32 个 MSTR_OSC 时钟和 64 个系统时钟。考虑到正常的放松 ator 速率为 8MHz，从开机到代码运行的 POR 重置持续时间为 28MS.也可以使用外部重置生成芯片。重置可以异步断言，但它们总是在系统时钟上升边缘的内部释放。

时钟

6.7 时钟

内存、外围和核心时钟都以相同的频率（最大 32MHz）运行，但四计时器和 PWM 外围时钟除外，它们可以选择（使用 TCR 和 PCR）以三倍的速度运行。SIM 卡负责拖延 G 单个时钟作为对各种暂停请求、低功耗模式和其他配置参数的响应。SIM 可以访问来自 OCCS 模块的以下信号：

MSTR_OSC 这来自 OCCS 的输入时钟源 mux。它是松弛振荡器或外部时钟源的输出，取决于 PRECS。不保证在 50% 的占空比下（+或-10% 可以假设为设计目的）。字母 T 他的时钟连续运行，即使在重置期间，也用于重置生成。

- HS_PERF** PLL 将 MSTR_OSC 乘以 24，最大为 192MHz。OCCS 中的 ZSRC 字段选择活动源为 PLL。这被除以 2 并进行后缩放，以产生这个最大 96MHz 时钟。它无需进一步划分即可生产高速度（3 倍系统总线速率）四计时器和 PWM 外围时钟的变体。当 ZSRC 选择 MSTR_OSC 时，此时钟被禁用。
- SYS_CLK_x2** PLL 可以将 MSTR_OSC 乘以 24，最大为 192MHz。当 OCCS ZSRC 字段选择 PLL 时，PLL 除以三并后缩放，以产生最大 64MHz 时钟。当 OCCS ZSRC 字段选择 MSTR_OSC 时，MSTR_OSC 直接输入 SYS_CLK_x2。SIM 卡将此时钟除以二，以生成所有正常（1x 系统总线速率）外围和系统时钟。

虽然 SIM 以生成所有其他外围时钟的方式生成 ADC 外围时钟，但 ADC 待机和转换时钟是由 ADC 和 OCCS 模块之间的直接接口生成的。

图 6-16 说明了设备重置时彼此之间的时钟关系以及各种重置关系。RST 被认为是所有主动-低系统重置（例如，POR、外部重置、COP 和软件重置）的逻辑和。在 56F8013/56F8011 架构，该信号将由 SIM 卡拉伸一段时间（最多 96 个 MSTR_OSC 时钟 Cycles，取决于 PO 的状态 R）到创建时钟生成重置信号（CLKGEN_RST）。SIM 卡应该取消 CLKGEN_RST 同步使用 OSC_CLK 的负边缘，以避免倾斜 p 特立阔变豆木女士 CLK 相关信息_RST 延迟 32 个 SYS_CLK 周期来创建外围 Eral 重置信号（PE 裂口_RST）。妖精 P_R 然后，ST 延迟 32 个 SYS_CLK 周期以创建 CORE_RST。如图所示，PERIP_RST 和 CORE_RST 都应在 SYS_CLK_D 的负边缘发布。这种分阶段释放系统重置是必要的，以提供一些外围设备（例如，Flash interface 单元）在 56800E 核心激活之前的设置时间。

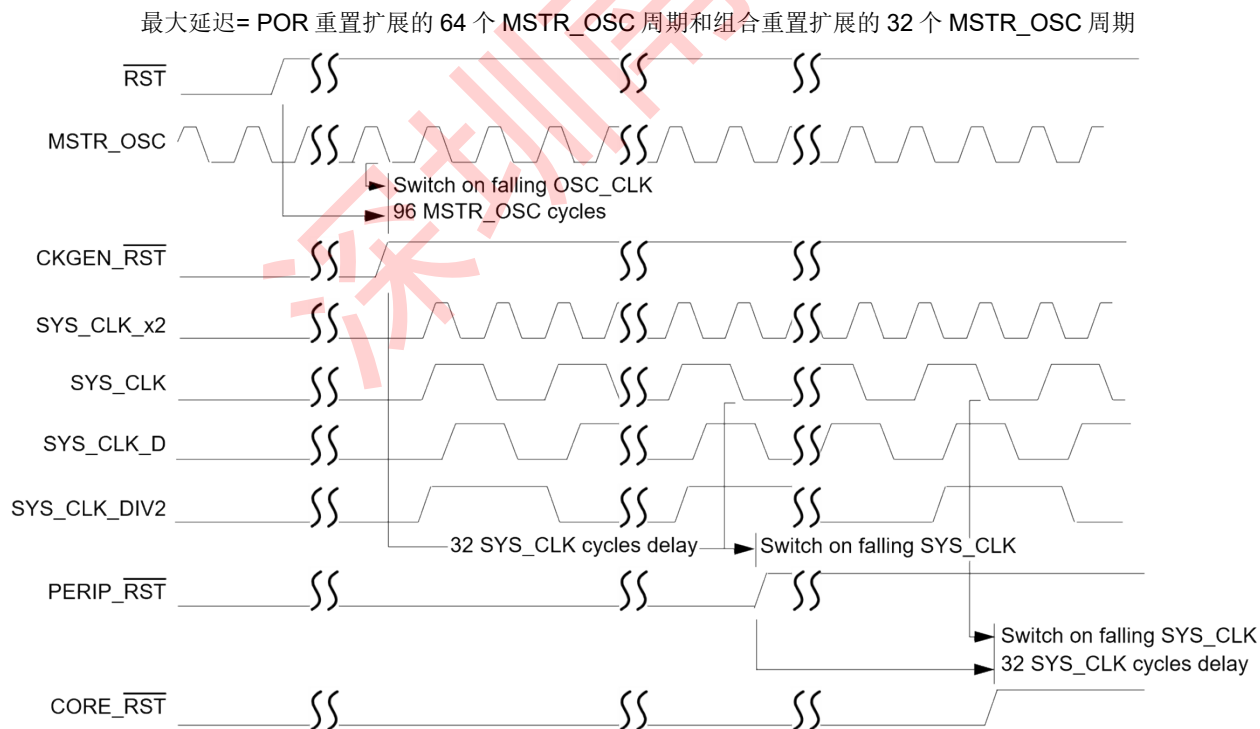


图 6-16 重置信号与时钟的定时关系

6.8 中断

SIM 卡不会产生中断。

第 7 部分安全功能

56F8013/56F8011 提供安全功能，旨在防止未经授权的用户读取闪存（FM）阵列的内容。56F8013/56F8011 的闪存安全性由几个硬件互锁组成，可防止未经授权的用户访问闪存阵列。

设置闪存安全后，如果用户故意包含一个子程序，通过串行通信外围设备读取和传输内部内存的内容，授权用户仍然可以访问片上内存，因为此代码将破坏安全目的。

7.1 启用安全性的操作

用户使用其应用程序代码对闪存进行编程后，可以通过将安全字（\$E70A）编程到程序内存位置 \$00 1FF7 来保护 56F8013/56F8011。这个非易失性单词将通过重置和设备关机来保持设备安全。
参考闪光灯

闪存访问锁定和解锁机制

记忆章节 *MC56F8000RM*，56F8000 外围设备参考手册了解详情。启用闪存安全模式时，56F8013/56F8011 将禁用核心 EOnCE 调试功能。否则，正常程序执行不受影响。

7.2 闪存访问锁定和解锁机制

有几种方法可以有效地锁定或解锁片上闪光灯。

7.2.1 禁用 EOnCE 访问

片上闪存可以通过 EOnCE 端口发出命令来读取，EOnCE 端口是 56800E CPU 的调试接口。TCK、TMS、TDO 和 TDI 引脚由一个 JTAG 接口组成，EOnCE 端口功能被映射到该接口上。当设备启动时，chip 级 JTAG TAP（测试访问端口）处于活动状态，并提供芯片的边界扫描功能和对 ID 寄存器的访问，但正确实施闪存安全将阻止任何通过 EOnCE 端口访问内部闪存的尝试。Curity 已启用。

7.2.2 使用 JTAG 恢复闪存锁定

如果设备安全，一种锁定恢复机制是完全擦除内部闪存内容，包括配置字段，从而禁用安全性（清除保护寄存器）。这不会危及安全，因为 enti 在下次重置或开机序列中在设备上禁用安全性之前，存储在闪存中的用户安全代码的内容将被删除。

去 开始足够的 闭厂 恢复 序列 经由 JTAG，足够的 JTAG 同好 教导

(LOCKOUT_RECOVERY) 必须首先移到芯片级 TAP 控制器的指令寄存器中。一旦 LOCKOUT_RECOVERY 指令移入指令寄存器，时钟分频器值必须移入相应的 7 位数据寄存器。数据寄存器更新后，用户必须将 TAP 控制器过渡到 RUN-TEST/IDLE 状态，才能开始锁定序列。控制器必须保持此状态，直到擦除序列完成。参考 *MC56F8000RM*，56F8000 外围参考手册，了解更多详情，或联系 Freescale。

注意： 锁定恢复序列完成后，用户必须同时重置 JTAG-TAP 控制器和设备恢复正常不安全操作。开机重置也会同时重置。

7.2.3 使用 CodeWarrior 进行闪存锁定恢复

CodeWarrior 可以通过选择调试菜单，然后选择 DSP56800E，然后解锁 Flash 来解锁设备。另一个机制也使用设备的内存配置文件内置在 CodeWarrior 中。.cfg 中的 Unlock_Flash_on_Connect1 命令文件完成与使用调试菜单相同的任务。

这种锁定恢复机制还包括完全擦除内部闪存内容，包括配置字段，从而禁用安全性（保护寄存器被清除）。

7.2.4 无需大规模擦除的闪存锁定恢复

用户可以通过将 0000 美元一词编程到程序内存位置 00 美元 1FF7 中来取消安全设备的安全。完成编程后，必须重置 JTAG TAP 控制器和设备，才能恢复正常的非安全操作。开机重置也会同时重置。

用户负责指导设备调用闪存编程子程序，将 0000 美元单词重新编程到程序内存位置 00 美元 1FF7 中。例如，通过切换特定引脚，或通过串行接口下载用户定义的密钥来完成。

注意： 闪存内容只能编程为 1s 到 0s。

7.3 产品分析

用于现场故障产品分析的不安全设备的推荐方法是通过建议的方法 [第 7.2.4 节](#)。客户需要向技术支持提供协议的详细信息，以在闪存中访问子程序。在安全设备上进行分析的另一种方法是用原始 co 大规模擦除和重新编程闪光灯 De，但也要么修改安全词，要么不编程安全词。

第 8 部分通用输入/输出 (GPIO)

8.1 引言

本节旨在补充 GPIO 信息，在 *56F801X 外围用户手册* 仅包含特定于芯片的信息。此信息取代了通用信息 *56F801X 外围用户手册*。

8.2 配置

56F8013/56F8011上定义了四个GPIO端口。每个端口的宽度、相关的外围设备和重置功能显示在表 8-1。GPIO 端口引脚的特定映射显示在表 8-2。

布局

表 8-1 GPIO 端口配置

GPIO 端口	56F8013/56F8011 中的可用引脚	外围功能	重置功能
罗马字母的第一个字母	8	PWM, 重置	GPIO, GPIOA7 除外
字母 b	8	SPI, SCI, 计时器	GPIO
字母 C	6	ADC (GPIOC3 和 GPIOC7 没有在 56F8013/56F8011 上绑定)	模拟
D	4	JTAG	JTAG

表 8-2 GPIO 外部信号地图
56F8013/56F8011 中没有阴影行的引脚

GPIO 功能	外围功能	LQFP 包装别针	笔记
GPIOA0	PWM0	29	默认为 A0
GPIOA1	PWM1	28	默认为 A1
GPIOA2	PWM2	23	默认为 A2
GPIOA3	PWM3	24	默认为 A3
GPIOA4	PWM4/故障 1/T2	22	SIM 寄存器 SIM_GPS 用于在 PWM4、FAULT1 和 T2 之间进行选择, 默认为 A4
GPIOA5	PWM5 / FAULT2 / T3	20	SIM 寄存器 SIM_GPS 用于在 PWM5、FAULT2 和 T3 之间进行选择, 默认为 A5
GPIOA6	故障 0	18	默认为 A6
GPIOA7	调整	15	默认为 RESET
GPIOB0	SCLK / SCL	21	SIM 卡寄存器 SIM_GPS 用于选择在 SCLK 和 SCL 之间默认为 B0

GPIOB1	SS/SDA	2	SIM 卡寄存器 SIM_GPS 用于选择 SS 和 SDA 之间默认为 B1
GPIOB2	MISO/T2	17	SIM 卡寄存器 SIM_GPS 用于选择在 MISO 和 T2 之间默认为 B2

表 8-2 GPIO 外部信号地图 (续)
56F8013/56F8011 中没有阴影行的引脚

GPIO 功能	外围功能	LQFP 包装别针	笔记
GPIOB3	MOSI/T3	16	SIM 卡寄存器 SIM_GPS 用于选择在 MOSI 和 T3 之间默认为 B3
GPIOB4	T0 / CLKO	19	SIM 卡寄存器 SIM_GPS 用于选择在 T0 和 CLKO 之间默认为 B4
GPIOB5	T1 / 故障 3	4	SIM 卡寄存器 SIM_GPS 用于选择在 T1 和 FAULT3 之间默认为 B5
GPIOB6	RXD / SDA / CLKIN	1	SIM 寄存器 SIM_GPS 用于在 RXD 和 SDA 之间进行选择。CLKIN 使用 OCCS 块中的 PLL 控制寄存器启用功能。默认为 B6
GPIOB7	TXD/SCL	3	SIM 卡寄存器 SIM_GPS 用于选择 TXD 和 SCL 之间默认为 B7
GPIOC0	ANA0	12	默认为 ANA0
GPIOC1	ANA1	11	默认为 ANA1
GPIOC2	ANA2 / V _{REFH}	10	默认为 ANA2
GPIOC3	ANA3		未在 56F8013/56F8011 中绑定, 默认为 ANA3
GPIOC4	ANB0	5	默认为 ANB0
GPIOC5	ANB1	6	默认为 ANB1
GPIOC6	ANB2/V _{REFL}	7	默认为 ANB2
GPIOC7	ANB3		未在 56F8013/56F8011 中绑定, 默认为 ANB3
GPIOD0	TDI	30	默认为 TDI

GPIOD1	TDO	32	默认为 TDO
GPIOD2	TCK	14	默认为 TCK
GPIOD3	TMS	31	默认为 TMS

8.3 重置值

桌子 4-18 穿过 4-21 56F8013/56F8011 的详细寄存器；数字 8-1 穿过 8-4 总结寄存器地图和重置值。

深圳南天星

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
																		0

0 美元	GPIOA_PUPEN	字母 R	0	0	0	0	0	0	0	0	PU							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
1 美元	GPIOA_数据	字母 R	0	0	0	0	0	0	0	0	D							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
2 美元	GPIOA_DDIR	字母 R	0	0	0	0	0	0	0	0	女儿							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

—
W
RS

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
3 美元	GPIOA_PEREN	字母 R	0	0	0	0	0	0	0	0	体育						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
4 美元	GPIOA_IASSRT	字母 R	0	0	0	0	0	0	0	0	IA						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
5 美元	GPIOA_IEN	字母 R	0	0	0	0	0	0	0	0	IEN						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
6 美元	GPIOA_IEPOL	字母 R	0	0	0	0	0	0	0	IEPOL							

~~W~~
~~RS~~
 —

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7 美元	GPIOA_IPEND	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOA_IEDGE	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
9 美元	GPIOA_PPOUTM	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

W
RS

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
		第23个字母															
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
\$A	GPIOA_RDATA	字母R	0	0	0	0	0	0	0	0	原始数据						
		罗马字母的第23个字母															
		RS	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
B 美元	GPIOA_DRIVE	字母R	0	0	0	0	0	0	0	0	驱动器						
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

—W—
—RS—
—

Add. Offset	Register Acronym	字母 R	0	14	13	12	11	10	9	8	7	6	5	4	3	2	1
			读作 0 保留调整														

图 8-1 GPIOA 注册地图摘要

0

0 美元	GPIOB_PUPEN	字母 R	0	0	0	0	0	0	0	0	PU							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
1 美元	GPIOB_数据	字母 R	0	0	0	0	0	0	0	0	D							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
2 美元	GPIOB_DDIR	字母 R	0	0	0	0	0	0	0	0	女儿							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

W
RS

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
3 美元	GPIOB_PEREN	字母 R	0	0	0	0	0	0	0	0	体育						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
4 美元	GPIOB_IASSRT	字母 R	0	0	0	0	0	0	0	0	IA						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
5 美元	GPIOB_IEN	字母 R	0	0	0	0	0	0	0	0	IEN						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
6 美元	GPIOB_IEPOL	字母 R	0	0	0	0	0	0	0	IEPOL							

—W—
—RS—
—

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7 美元	GPIOB_IPEND	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOB_IEDGE	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
9 美元	GPIOB_PPOUTM	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

W
RS

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	
		第23个字母																
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	
\$A	GPIOB_RDATA	字母R	0	0	0	0	0	0	0	0	原始数据							
		罗马字母的第23个字母																
		RS	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
B 美元	GPIOB_DRIVE	字母R	0	0	0	0	0	0	0	0	驱动器							
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

~~W~~
~~RS~~
—

Add. Offset	Register Acronym	字母 R	0	14	13	12	11	10	9	8	7	6	5	4	3	2	1
			读作 0 保留 调整														

图 8-2 GPIOB 寄存器地图摘要

重置值

0

0 美元	GPIOC_PUPEN	字母 R	0	0	0	0	0	0	0	0	PU							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
1 美元	GPIOC_数据	字母 R	0	0	0	0	0	0	0	0	D							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2 美元	GPIOC_DDIR	字母 R	0	0	0	0	0	0	0	0	女儿							
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

W
RS

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
		个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3 美元	GPIOC_PEREN	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
4 美元	GPIOC_IASSRT	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
5 美元	GPIOC_IEN	字母 R	0	0	0	0	0	0	0	0							
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

—W—
—RS—
—

Add. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
6 美元	GPIOC_IEPOL	字母 R	0	0	0	0	0	0	0	0	IEPOL						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
7 美元	GPIOC_IPEND	字母 R	0	0	0	0	0	0	0	0	知识产权						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
8 美元	GPIOC_IEDGE	字母 R	0	0	0	0	0	0	0	0	IES						
		罗马字母的第 23 个字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
9 美元	GPIOC_PPOUTM	字母 R	0	0	0	0	0	0	0	0	OEN						
		罗马															

W
RS

Addr. Offset	Register Acronym		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1
		字母的第23个字母															
		RS	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
\$A	GPIOC_RDATA	字母R	0	0	0	0	0	0	0	0	原始数据						
		罗马字母的第23个字母															
		RS	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
B 美元	GPIOC_DRIVE	字母R	0	0	0	0	0	0	0	0	驱动器						
		罗马字母的第23个															

—W—
—RS—
—

		字母															
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
		字母	0	读作 0 保留													
Add. Offset	Register Acronym	R		14	13	12	11	10	9	8	7	6	5	4	3	2	1
				调整													

图 8-3 GPIOC 注册地图摘要

深圳南天星

—
W
RS

添加。 抵消	注册缩写		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0 美元	GPIO_PUPEN	字母 R	0	0	0	0	0	0	0	0	0	0	0	0	PU			
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
1 美元	GPIO_数据	字母 R	0	0	0	0	0	0	0	0	0	0	0	0	D			
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2 美元	GPIO_DDIR	字母 R	0	0	0	0	0	0	0	0	0	0	0	0	女儿			
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3 美元	GPIO_PEREN	字母 R	0	0	0	0	0	0	0	0	0	0	0	0	体育			
		罗马字母的第23个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1

4 美元	GPIOD_IASSRT	字母 R	0	0	0	0	0	0	0	0	0	0	0	IA							
		罗马字母的第 23 个字母																			
		RS	0	0	0	0	0	0	0	0	0	0	0					0	0	0	0
5 美元	GPIOD_IEN	字母 R	0	0	0	0	0	0	0	0	0	0	0	IEN							
		罗马字母的第 23 个字母																			
		RS	0	0	0	0	0	0	0	0	0	0	0					0	0	0	0
6 美元	GPIOD_IEPOL	字母 R	0	0	0	0	0	0	0	0	0	0	0	IEPOL							
		罗马字母的第 23 个字母																			
		RS	0	0	0	0	0	0	0	0	0	0	0					0	0	0	0
7 美元	GPIOD_IPEND	字母 R	0	0	0	0	0	0	0	0	0	0	0	知识产权							
		罗马字母的第 23 个字母																			
		RS	0	0	0	0	0	0	0	0	0	0	0					0	0	0	0

8 美元	GPIOD_IEDGE	字母 R	0	0	0	0	0	0	0	0	0	0	0	IES				
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
9 美元	GPIOD_PPOUTM	字母 R	0	0	0	0	0	0	0	0	0	0	0	OEN				
		罗马字母的第 23 个字母																
		RS	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
\$A	GPIOD_RDATA	字母 R	0	0	0	0	0	0	0	0	0	0	0	原始数据				
		罗马字母的第 23 个字母																
		RS	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	
B 美元	GPIOD_DRIVE	字母 R	0	0	0	0	0	0	0	0	0	0	驱动器					

		罗马字母的第23个字母																		
		RS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

图 8-4 GPIOD 寄存器

地图摘要

第 9 部分联合

测试行动小组 (JTAG)

9.1

字母 R
罗马字母的第23个字母
RS

56F8013/56F8011 信息

请联系您的 Freescale 销

售代表或授权分销商，以获取特定于设备/包装的 BSDL 信息。

TRST 引脚在此软件包中不可用。别针绑在 V 上女儿在包裹里。

JTAG 状态机在 POR 期间重置，也可以通过软重置通过保持 TCK 的五个上升边缘的 TMS 高来重置，如 56F801X 外围用户手册。

第 10 部分规格

10.1 一般特征

56F8013/56F8011 在高密度 CMOS 中制造，具有 5V 耐受 TTL 兼容的数字输入。“5V 耐受性”一词是指基于 3.3V 兼容工艺技术的 I/O 引脚在不损坏设备的情况下承受高达 5.5V 的电压的能力。许多系统都有为 3.3V 和 5V 电源设计的混合设备。在此类系统中，总线可以同时携带 3.3V 和 5V 兼容的 I/O 电压电平（标准 3.3V I/O 设计为接收 3.3V 的最大电压）± 正常运行期间 10%，不会造成损坏。因此，这种 5V 耐受性能力提供了 3.3V I/O 电平的节省，以及接收 5V 电平而不受损的能力。

绝对最高评分表 10-1 仅是应力额定值，不能保证最大功能运行。超过这些额定值的压力可能会影响设备可靠性或对设备造成永久性损坏。

除非另有说明，否则本章中的所有规格均适用于以下供应范围内的 -40°C 至 125°C 环境温度范围：

$$V_{\text{纳粹党卫军}} = V_{\text{SSA}} = 0V, V_{\text{女儿}} = V_{\text{DDA}} = 3.0-3.6V, C_L \leq 50pF, f_{\text{手术}} = 32MHz$$

注意：56F8011 设备仅被指定为满足工业要求。

谨慎

该设备包含保护电路，以防止因高静电或电场而损坏。然而，建议采取正常的预防措施，以避免对这个高阻抗电路施加任何高于最大额定电压的电压。如果未使用的输入与适当的电压水平绑定，则操作的可靠性会提高。

表 10-1 绝对最大评级

(V_{纳粹党卫军} = 0V, V_{SSA} = 0V)

特征	标志	笔记	分钟	麦克斯	单位
电源电压范围	V _{女儿}		-0.3	4.0	V
模拟电源电压范围	V _{DDA}		-0.3	4.0	V
ADC 高压参考	V _{REFH}		-0.3	4.0	V
电压差 V _{女儿} 到 V _{DDA}	$\Delta V_{女儿}$		-0.3	0.3	V
电压差 V _{纳粹党卫军} 到 V _{SSA}	$\Delta V_{纳粹党卫军}$		-0.3	0.3	V
输入电压范围 (数字输入)	V _钢	引脚组 1, 2	-0.3	6.0	V
输入电压范围 (ADC 输入) ¹	V _{INA}	别针组 3	-0.3	4.0	V
输入钳电流, 每针 (V _钢 < 0) ²	V _{IC}		—	-20	妈
输出钳电流, 每针 (V _{字母 O} < 0) ²	V _{OC}		—	-20	妈
输出电压范围 (正常推拉模式)	V _{在外面}	引脚组 1	-0.3	4.0	V
输出电压范围 (开放模式)	V _{OUTOD}	引脚组 1, 2	-0.3	6.0	V
环境温度 (汽车)	字母 T 罗马字母的 第一个字母		-40	125	°C
环境温度 (工业)	字母 T 罗马字母的 第一个字母		-40	105	°C
结点温度 (汽车)	字母 T 第十个英文字 母 J		-40	150	°C
连接温度 (工业)	字母 T 第十个英文字 母 J		-40	125	°C
存储温度 (汽车)	字母 T _{STG}		-55	150	°C

存储温度（工业）	字母 Tstg	-55	150	°C
----------	---------	-----	-----	----

1. 当配置为 ADC 输入或重置期间，引脚组 3 可以容忍 6V 少于 5 秒。如果引脚组 3 被配置为 GPIO，则可以容忍 6V。
2. 每针的连续输入电流为 -2 mA

一般特征

默认模式

引脚组 1: GPIO、TDI、TDO、TMS、TCK

引脚组 2: 重置, GPIOA7

引脚组 3: ADC 模拟输入

10.1.1 静电放电（ESD）模型

表 10-2 56F8013/56F8011 ESD 保护

特征	分钟	类型	麦克斯	单位
人体模型（HBM）的 ESD	2000	—	—	V
机器型号的 ESD（MM）	200	—	—	V
充电设备型号（CDM）的 ESD	750	—	—	V

表 10-3 LQFP 封装热特性⁶

特征	评论	标志	价值（LQFP）	单位	笔记
连接到环境自然对流	单层板（1s）	字母 R _{θJA}	74	°C/W	1,2
连接到环境自然对流	四层板（2s2p）	字母 R _{θJMA}	50	°C/W	1,3
连接到环境（@200 英尺/分钟）	单层板（1s）	字母 R _{θJMA}	67	°C/W	1,3
连接到环境（@200 英尺/分钟）	四层板（2s2p）	字母 R _{θJMA}	46	°C/W	1,3
连接到登机		字母 R _{θJB}	23	°C/W	4
连接到案例		字母 R _{θJC}	20	°C/W	5
连接点到包装顶部	自然对流	Ψ _{JT}	4	°C/W	6

1. 接点温度是模具尺寸、片上功耗、封装热阻、安装点（板）温度、环境温度、气流、板上其他组件的功耗和板热阻的函数。
2. 根据 SEMI G38-87 和 JEDEC JESD51-2，单层板水平。
3. 根据 JEDEC JESD51-6，板是水平的。
4. 根据 JEDEC JESD51-8，模具和印刷电路板之间的热阻。纸板温度是在包装附近的纸板顶部表面测量的。

- 用冷板法（MIL SPEC-883 Method1012.1）测量的模具和外壳顶部表面之间的热阻。
- 热表征参数根据 JEDEC JESD51-2 指示包装顶部和结温度之间的温度差。当希腊字母不可用时，热表征参数写为 Psi-JT。
- 看见第 12.1 节有关热设计考虑的更多详细信息。

表 10-4 建议的操作条件

($V_{REFL} = 0V$, $V_{SSA} = 0V$, $V_{纳粹党卫军} = 0V$)

特征	标志	笔记	分钟	类型	麦克斯	单位
电源电压	$V_{女儿}$		3	3.3	3.6	V
ADC 电源电压	V_{DDA}		3	3.3	3.6	V
ADC 高压参考	V_{REFH}		3	—	V_{DDA}	V
电压差 $V_{女儿}$ 到 V_{DDA}	$\Delta V_{女儿}$		-0.1	0	0.1	V
电压差 $V_{纳粹党卫军}$ 到 V_{SSA}	$\Delta V_{纳粹党卫军}$		-0.1	0	0.1	V
设备时钟频率 使用放松振荡器 使用外部时钟源	FSYSCLK		8 0	—	32 32	兆赫
输入电压高（数字输入）	V_{IH}	引脚组 1, 2	2	—	5.5	V
输入电压低（数字输入）	$V_{伊利诺伊州}$	引脚组 1, 2	-0.3	—	0.8	V
输出源电流高（在 $V_{啊}$ 分钟） 当编程为低驱动强度时 当编程为高驱动强度时	我啊	引脚组 1 引脚组 1	— —	— —	-4 -8	妈
输出源电流低（在 V_{OL} 最大） 当编程为低驱动强度时 当编程为高驱动强度时	我 OL	引脚组 1, 2 引脚组 1, 2	— —	— —	4 8	妈
环境工作温度（汽车）	字母 T 罗马字母的第一个字母		-40	—	125	°C
环境工作温度（工业）	字母 T 罗马字母的第一个字母		-40	—	105	°C
闪光耐力 （程序擦除周期）	第十四个英文字母第六个罗马字母	字母 T 罗马字母的第一个字母 = -40°C 到 105°C	10,000	—	—	周期
闪存数据保留	字母 T 字母 R	字母 T 第十个英文字母 J ≤ 85°C 平均	15	—	—	寿命
具有 <100 个程序/擦除周期的闪存数据保留	字母 T 弗雷特	字母 T 第十个英文字母 J ≤ 85°C 平均	20	—	—	寿命

注意：总芯片源或汇电流不能超过 50mA

默认模式

引脚组 1: GPIO、TDI、TDO、TMS、TCK

引脚组 2: 重置, GPIOA7

引脚组 3: ADC 模拟输入

直流电气特性

10.2 直流电气特性

表 10-5 直流电气特性

在推荐的操作条件下

特征	标志	笔记	分钟	类型	麦克斯	单位	测试条件
输出电压高	V _{OH}	引脚组 1	2.4	—	—	V	我 _{OH} = 我 _{OHmax}
输出电压低	V _{OL}	引脚组 1, 2	—	—	0.4	V	我 _{OL} = 我 _{OLmax}
数字输入电流高上拉启用或禁用 ¹	我 _{IH}	引脚组 1, 2	—	0	+/- 2.5	M 罗马字母的 第一个字母	V _钳 = 2.4V 到 5.5V
数字输入电流低上拉启用上拉禁用 ¹	我 _{IL}	引脚组 1, 2	—	—	—	M 罗马字母的 第一个字母	V _钳 = 0V
输出电流 高阻抗状态 ¹	我 _{IOS}	引脚组 1, 2	—	0	+/- 2.5	M 罗马字母	V _{在外面} = 2.4V 到 5.5V 或 0V

						母的 第一个 字母	
施密特触发器输入滞后	V _{HYS}	引脚组 1, 2	—	0.35	—	V	—
输入电容	字母 C 侧		—	10	—	pF	—
输出电容	字母 C 在 外面		—	10	—	pF	—

1. 看见图 10-1

默认模式

引脚组 1: GPIO、TDI、TDO、TMS、TCK

引脚组 2: 重置, GPIOA7

引脚组 3: ADC 模拟输入

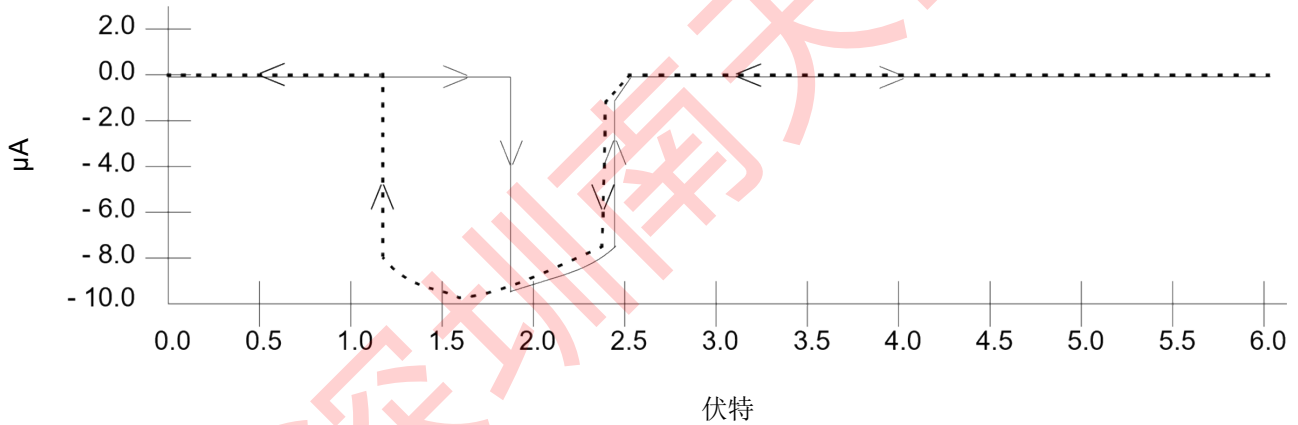


图 10-1 I_{DD1}/I_{DDA} 对 V_{DD} (典型; 上拉禁用)

表 10-6 每个电源引脚的电流消耗 (典型值)

形式	情景	典型@3.3V, 25°C		最大@3.6V, 25°C	
		我 DD1	我 DDA	我 DD1	我 DDA

跑步	32MHz 设备时钟 放松振荡器 PLL 开机 带有获取的连续 MAC 指令 程序 Flash 启用了所有外围模块。四计时器和 使用 1x 时钟的 PWM ADC 开机并计时	42mA	13.5mA	—	—
等待	32MHz 设备时钟 放松振荡器 PLL 开机 处于等待状态的处理器核心 启用了所有外围模块。四计时器和 使用 1x 时钟的 PWM ADC 关机	17mA	0M 罗马字母的 第一个字母	—	—
阻止	4MHz 设备时钟 放松振荡器 PLL 关机 处于停止状态的处理器核心 所有外围模块和核心时钟都已关闭 ADC 关机	5mA	0 μ 罗马字母的 第一个字母	—	—
待机 > 停止	100KHz 设备时钟 待机模式下的放松振荡器 PLL 关机 处于停止状态的处理器核心 所有外围模块和核心时钟都已关闭 ADC 关机 待机模式的电压调节器	430M 罗马字母的 第一个字母	0M 罗马字母的 第一个字母	550M 罗马字母的 第一个字母	1M 罗马字母的 第一个字母
电源关闭	设备时钟已关闭 放松振荡器关闭 PLL 关机 处于停止状态的处理器核心 所有外围模块和核心时钟都已关闭 ADC 关机 待机模式下的稳压器	300M 罗马字母的 第一个字母	0M 罗马字母的 第一个字母	400M 罗马字母的 第一个字母	1M 罗马字母的 第一个字母

1. 没有输出切换

所有端口都配置为输入
所有输入低无直流
负载

交流电气特性

表 10-7 开机重置低压参数

特征	标志	分钟	类型	麦克斯	单位
3.3V 电源的低压中断 ¹	VEI3.3	2.58	2.7	—	V

2.5V 电源的低压中断 ²	$V_{E12.5}$	—	2.15	—	V
低压中断恢复滞后	V_{EIH}	—	50	—	毫伏
开机重置 ³	波尔	—	1.8	1.9	V

1. 当 $V_{女儿}$ 降到 V 以下 $E_{I3.3}$ ，生成一个中断。
2. 当 $V_{女儿}$ 降到 V 以下 $E_{I32.5}$ ，生成一个中断。
3. 每当内部调节的 2.5V 数字电源低于 1.8V 时，就会发生开机重置。当功率上升时，只要内部 2.5V 低于 2.15V 或 3.3V I/O 电压低于 2.7V，无论上升速率有多长，该信号都会保持活动状态。内部调节电压通常比 V 少 100mV $V_{女儿}$ 在上升期间，直到达到 2.5V，此时它自我调节。

10.2.1 电压调节器规格

56F8013/56F8011 有两个片上调节器。一个提供 PLL 和放松振荡器。它没有外部引脚，因此没有必须保证的外部特性（设备的正常运行除外）。第二个监管机构提供大约 2 个。5V 到 56F8013/56F8011 的核心逻辑。这个调节器需要外部 2.2mF，或更大的电容器，用于正常运行。陶瓷和钽电容器往往提供更好的性能公差。输出电压可以直接在 V 上测量 $V_{便帽}$ 别针。该调节器的规格显示在表 10-8。

表 10-8。调节器参数

特征	标志	分钟	典型的	麦克斯	单位
短路电流	我纳粹党卫军	—	450	650	妈
短路公差 (输出短路到地面)	字母 TRSC	—	—	30	分

10.3 交流电气特性

测试使用中指定的输入电平进行表 10-5。除非另有说明，传播延迟从 50% 到 50% 点测量，上升和下降时间测量在 10% 和 90% 点之间，如图所示图 10-2。

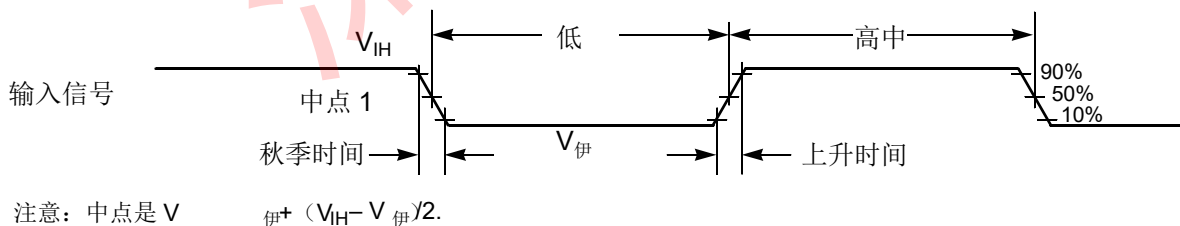


图 10-2 输入信号测量参考

图 10-3 显示以下信号状态的定义：

- 活动状态，当总线或信号被驱动并进入低阻抗状态时
- 三态，当总线或信号置于高阻抗状态时

- 数据有效状态，当信号电平达到 V_{OL} 或 V_{OH}
- 数据无效状态，当信号电平在 V_{OL} 和 V_{OH} 之间转换时

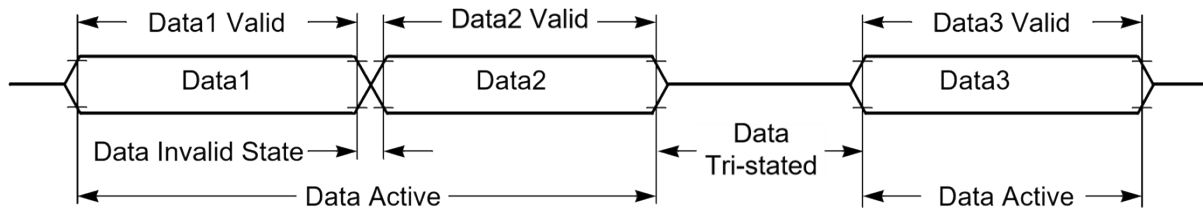


图 10-3 信号状态

10.4 闪存特性

表 10-9 闪存计时参数

特征	标志	分钟	类型	麦克斯	单位
程序时间 ¹	字母 T 普 罗格	20	—	40	M 罗马字母的第十九个
擦除时间 ²	字母 T 擦 掉	20	—	—	女士
大规模擦除时间	字母 T 我	100	—	—	女士

1. 有额外的开销，这是编程序列的一部分。看到 **56F801X 外围用户手册** 了解详情。
2. 指定页面擦除时间。程序闪存中每页有 512 字节。

外部时钟操作计时

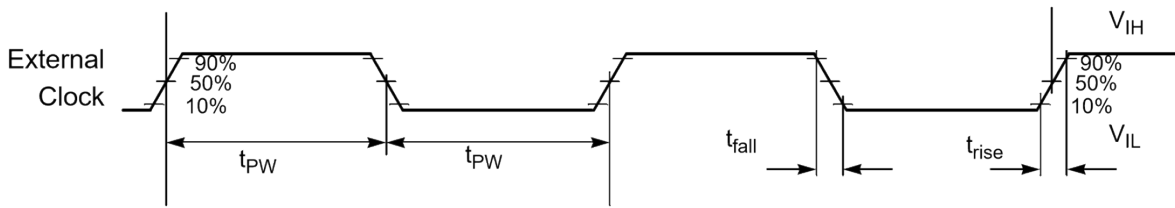
10.5 外部时钟操作计时

表 10-10 外部时钟运行时间要求¹

特征	标志	分钟	类型	麦克斯	单位
操作频率（外部时钟驱动器） ²	第六个罗 马字母 Osc	4	8	8	兆赫
时钟脉冲宽度 ³	字母 T 每 周	6.25	—	—	Ns
外部时钟输入上升时间 ⁴	字母 T 增 强	—	—	3	Ns
外部时钟输入下降时间 ⁵	字母 T 秋 天	—	—	3	Ns

1. 列出的参数由设计保证。

2. 看见图 10-4 有关使用外部时钟驱动器的推荐连接的详细信息。
3. 高脉冲或低脉冲宽度不得小于 6.25ns，否则芯片可能无法正常工作。
4. 外部时钟输入上升时间从 10%到 90%不等。
5. External clock input fall time is measured from 90% to 10%.



Note: The midpoint is $V_{IL} + (V_{IH} - V_{IL})/2$.

图 10-4 外部时钟计时

10.6 相位锁定循环计时

表 10-11 PLL 时间

特征	标志	分钟	类型	麦克斯	单位
PLL 的内部参考松弛振荡器频率	第六个罗马字母 R_{osc}	—	8	—	兆赫
PLL 输出频率 ¹ (24 倍参考频率)	第六个罗马字母 f_{out}	—	192	—	兆赫
PLL 锁定时间 ²	字母 T 锁	—	40	100	Ms
循环到循环的抖动	字母 T 抖动	—	350	—	后记

1. 核心系统时钟将以 PLL 输出频率的 1/6 运行。
2. 这是启用 PLL 后确保可靠运行所需的时间。

10.7 放松振荡器定时

表 10-12 放松振荡器计时

特征	标志	最小值	典型的	最大程度	单位
松弛振荡器输出频率 正常模式 ¹ 待机模式	第六个罗马字母 f_{osc}	—	8.05 200	—	MHz kHz
松弛振荡器稳定时间 ²	字母 T T_{Roscs}	—	1	3	Ms

循环到循环抖动。这是在 264 个时钟的 CLK0 信号（编程的 prescaler_clock）上测量的 ³	字母 T 抖动	—	400		后记
最小调谐步长			.08		%
最大调谐步长			40		%
温度变化 -40°C 到 150° 字母 C ⁴			+1.0 到 -1.5	+3.0 到 -3.0	%
温度变化 0°C 到 105° 字母 C ⁴			0 到 +1	+2.0 到 -2.0	%
温度变化 -40°C 到 150° 字母 C ⁴ (MC56F8013MFAE)			+1.0 到 -1.5	+3.0 到 -4.5	%

1. 出厂修剪后的输出频率。
2. 这是从待机到正常模式过渡所需的时间。
3. 第十个英文字母 J 罗马字母的第一个字母需要满足 SCI 要求。
4. 看见图 10-5。

重置、停止、等待、模式选择和中断计时

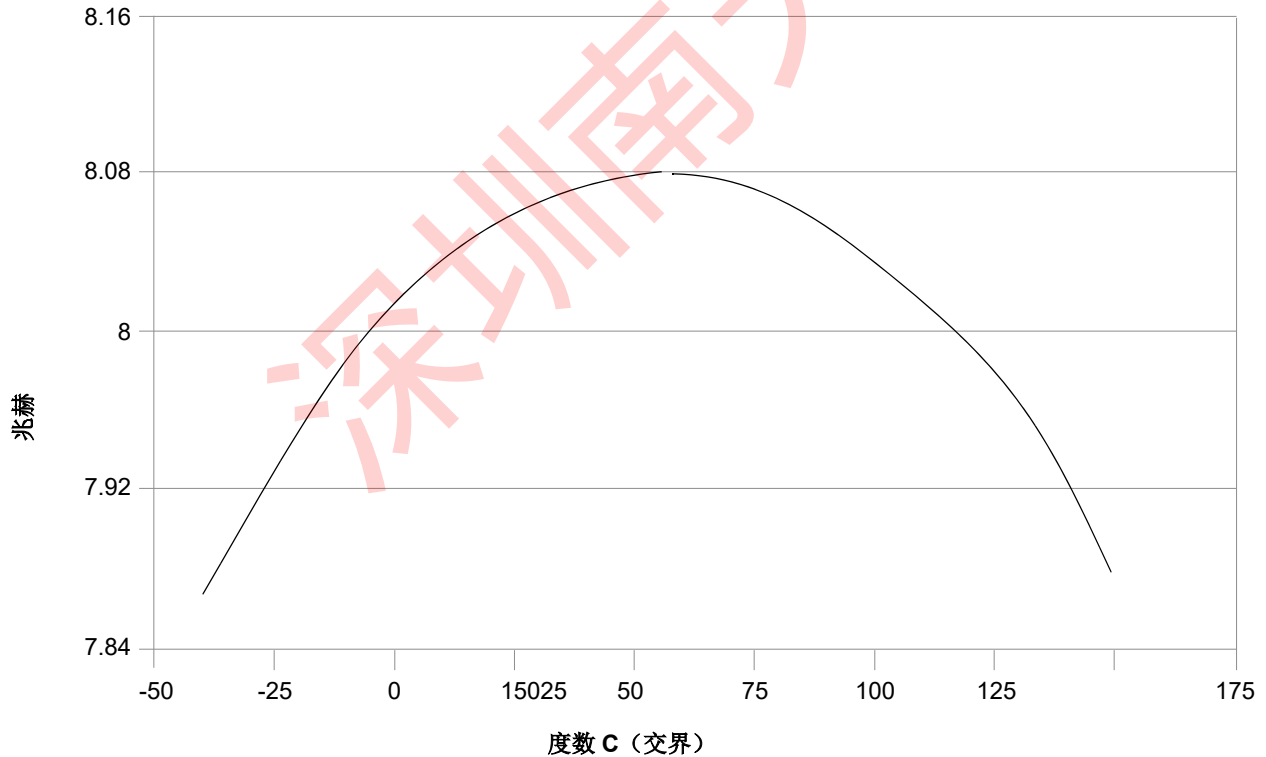


图 10-5 工厂修剪后的松弛振子温度变化（典型）

10.8 重置、停止、等待、模式选择和中断计时

注意：这里描述的所有地址和数据总线都是内部的。

表 10-13 重置、停止、等待、模式选择和中断计时^{1,2}

特征	标志	典型的最小值	典型的最大值	单位	见图
最小重置断言持续时间	字母 T 镛	4T	—	Ns	
中断的最小 GPIO 引脚断言	字母 Tiw	2T	—	Ns	10-6
_____重置取消对第一个地址获取的断言 ³	字母 TRDA	$96T_{Osc} + 64T$	$97T_{Osc} + 65T$	Ns	
从中断断言到获取第一个指令的延迟（退出停止）	字母 T 假如	—	6 吨	Ns	

1. 在公式中，T = 时钟周期和 T_{Osc} = 振荡器时钟周期。对于 32MHz 的工作频率， $T = 31.25ns$ 。在 8MHz（在重置和停止模式下使用）， $T = 125ns$ 。
2. 列出的参数由设计保证。
3. 在开机重置期间，可以使用 56F8013/56F8011 内部重置拉伸电路将这段时间延长到 $2^{21}T$ 。

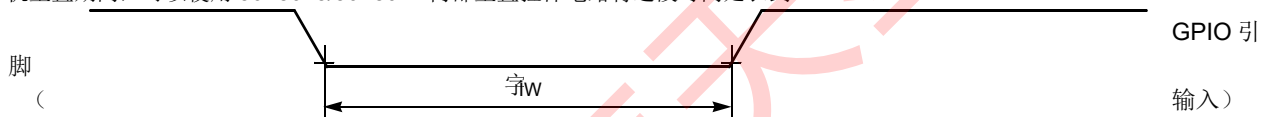


图 10-6 GPIO 中断定时（负边缘敏感）

10.9 串行外围接口 (SPI) 定时表 10-14 SPI 时间¹

特征	标志	分钟	麦克斯	单位	见图
循环时间 大师 奴隶	字母 T 字母 C	125 62.5	— —	Ns ns	10-7, 10-8, 10-9, 10-10
启用交货时间 大师 奴隶	字母 T 年龄	— 31	— —	Ns ns	10-10
启用滞后时间 大师 奴隶	字母 T 埃尔格	— 125	— —	Ns ns	10-10
时钟 (SCK) 高时间 大师 奴隶	字母 T CH	50 31	— —	Ns ns	10-7, 10-8, 10-9, 10-10
时钟 (SCK) 低时间 大师 奴隶	字母 T 厘升	50 31	— —	Ns ns	10-10
输入所需的数据设置时间 大师 奴隶	字母 T 鏈	20 0	— —	Ns ns	10-7, 10-8, 10-9, 10-10
输入所需的数据保留时间 大师 奴隶	字母 T 丈夫	0 2	— —	Ns ns	10-7, 10-8, 10-9, 10-10
访问时间 (从数据激活的时间 高阻抗状态) 奴隶	字母 T 罗马字母的第一个字母	4.8	15	Ns	10-10
禁用时间 (保持时间到高阻抗状态) 从	字母 T D	3.7	15.2	Ns	10-10
数据对输出有效 大师 从 (启用边缘后)	字母 T DV	— —	4.5 20.4	Ns ns	10-7, 10-8, 10-9, 10-10

数据无效 大师 奴隶	字母 TDI	0 0	— —	Ns ns	10-7, 10-8, 10-9, 10-10
上升时间 奴隶主	字母 T 字 母 R	— —	11.5 10.0	Ns ns	10-7, 10-8, 10-9, 10-10
秋季时间 大师 奴隶	字母 T 第 六个罗马字 母	— —	9.7 9.0	Ns ns	10-7, 10-8, 10-9, 10-10

1. Parameters listed are guaranteed by design.

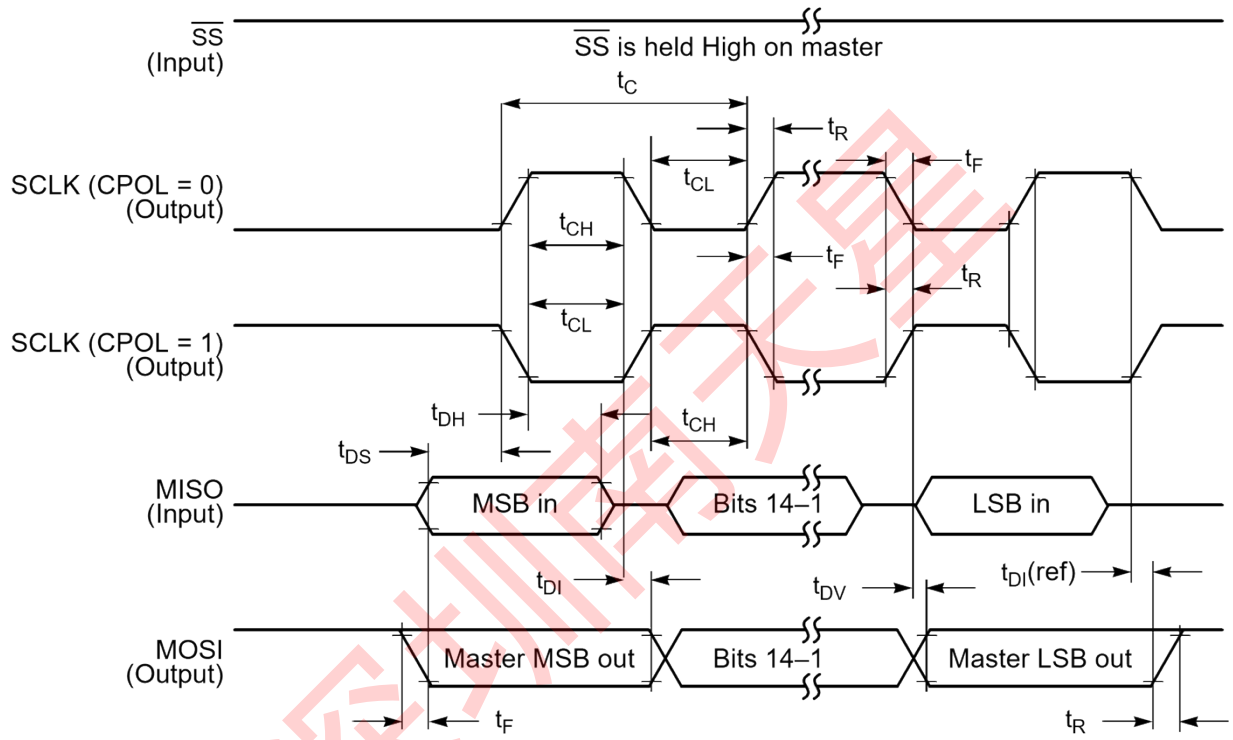


图 10-7 SPI 主定时 (CPHA = 0)

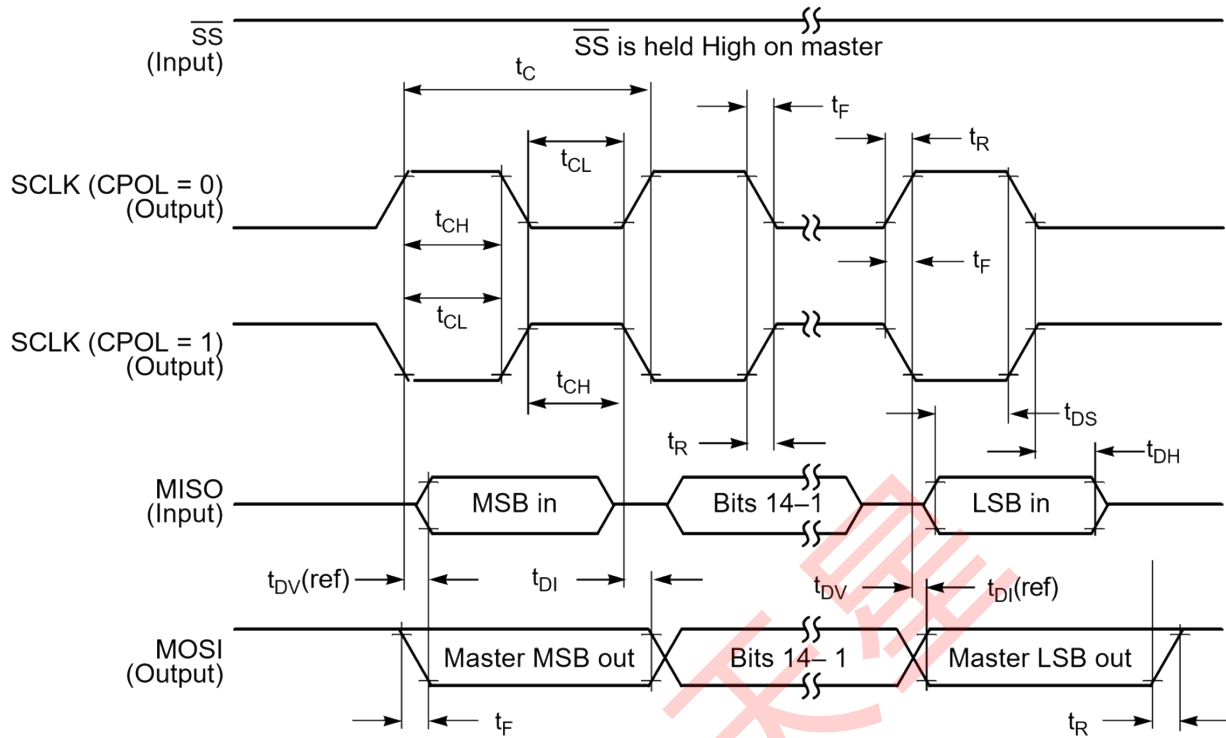
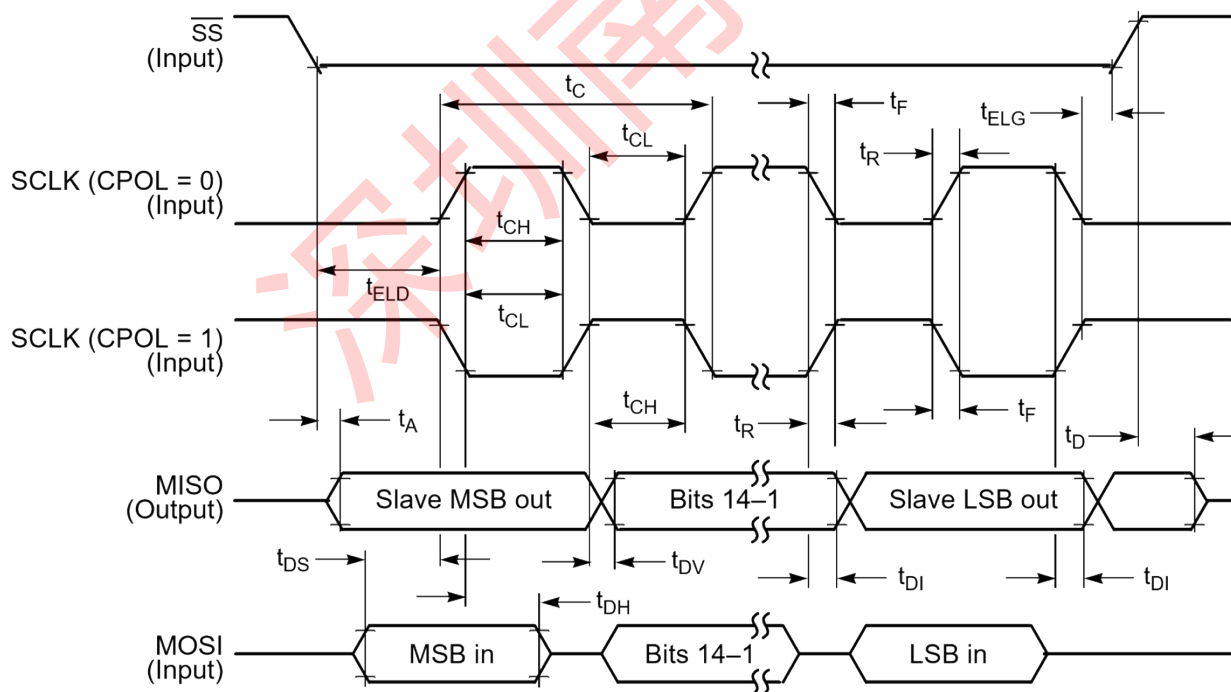

 图 10-8 SPI 主计时 ($CPHA = 1$)


图 10-9 SPI 从属时间 (CPHA = 0)

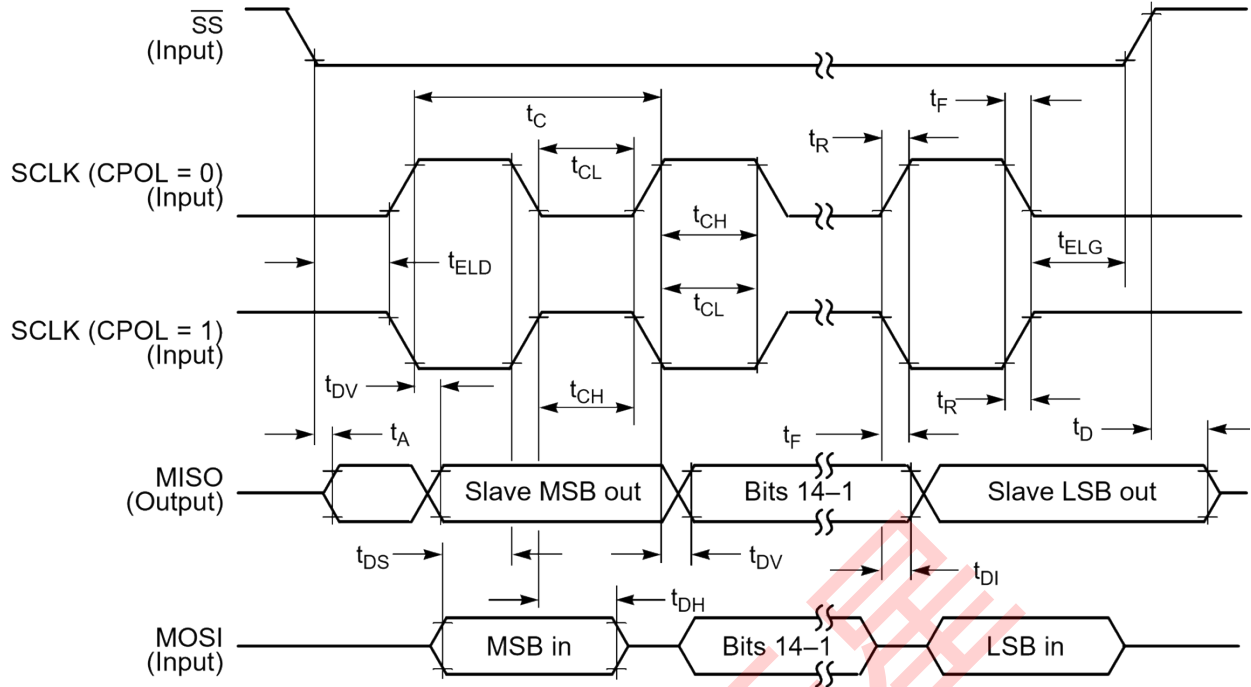


图 10-10 SPI 从属时序 (CPHA = 1)

10.10 四倍计时器定时

表 10-15 计时器计时^{1, 2}

特征	标志	分钟	麦克斯	单位	见图
计时器输入周期	P 钢	$2T + 6$	—	Ns	10-11
计时器输入高/低周期	PINHL	$1T + 3$	—	Ns	10-11
计时器输出周期	P 在外面	125	—	Ns	10-11
计时器输出高/低周期	POUTHL	50	—	Ns	10-11

1. 在列出的公式中, T = 时钟周期。对于 32MHz 的操作, T = 31.25ns。

2. 列出的参数由设计保证。

四倍计时器计时

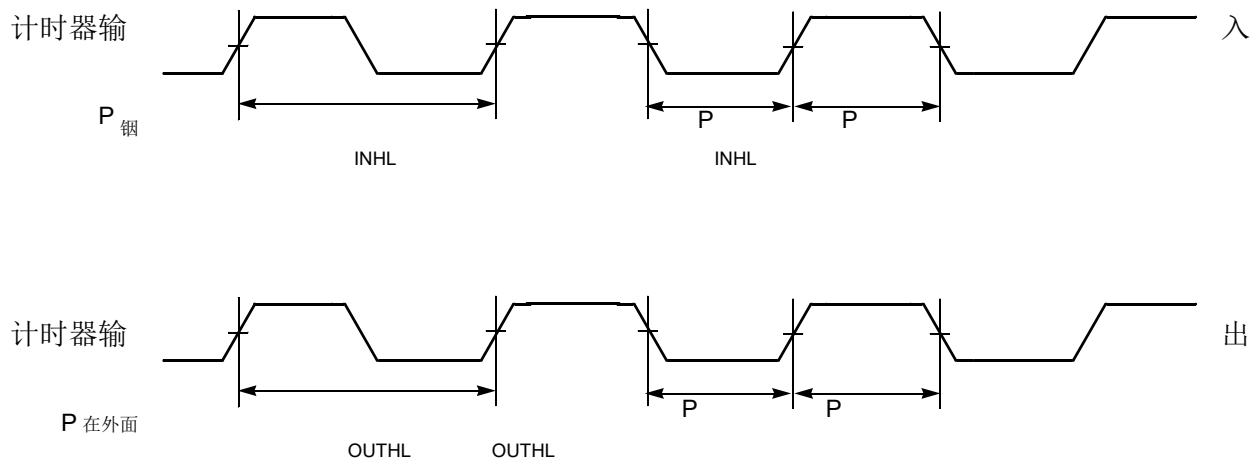


图 10-11 计时器计时

深圳南天星

10.11 串行通信接口（SCI）定时

表 10-16 SCI 时间¹

特征	标志	分钟	麦克斯	单位	见图
波特率 ²	溴	—	(F 最大值 /16)	每秒兆比特	—
RXD ³ 脉冲宽度	RXD 每周	0.965/BR	1.04/BR	Ns	10-12
TXD ⁴ 脉冲宽度	TXD 每周	0.965/BR	1.04/BR	Ns	10-13
LIN 从属模式					
同步前从节点时钟与标称时钟速率的偏差	第六个罗马字母 TOL_UNSYNCH	-14	14	%	
之后，从节点时钟相对于主节点时钟的偏差校准	第六个罗马字母 TOL_同步	-2	2	%	
最小中断字符长度	字母 T 休息	13		主节点位周期	
		11		从节点位周期	

1. 列出的参数由设计保证。
2. 第六个罗马字母最大值是系统时钟的运行频率，以 MHz 为单位，56F8013/56F8011 设备为 32MHz。
3. SCI0 中的 RXD 引脚被命名为 RXD0，SCI1 中的 RXD 引脚被命名为 RXD1。
4. SCI0 中的 TXD 引脚被命名为 TXD0，SCI1 中的 TXD 引脚被命名为 TXD1。



图 10-12 RXD 脉冲宽度

TXD

接收
数据
引脚
(输
入)

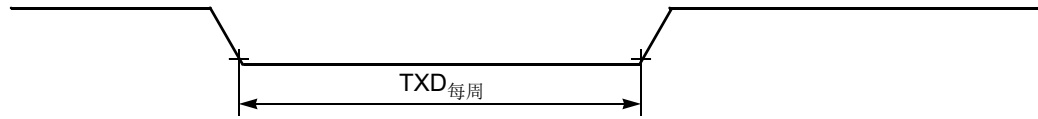


图 10-13 TXD 脉冲宽度

集成电路接口 (I²C) 定时

10.12 集成电路接口 (I²C) 时机

表 10-17 I²C 时机

特征	标志	标准模式		快速模式		单位
		最小值	最大程度	最小值	最大程度	
SCL 时钟频率	第六个罗马字母 SCL	0	100	0	400	千赫
保留时间 (重复) 启动条件。这段时间过后, 会产生第一个时钟脉冲。	字母 T 高清; STA	4.0		0.6		M 罗马字母的第十九个
SCL 时钟的低周期	字母 T 低	4.7		1.25		M 罗马字母的第十九个
SCL 时钟的高周期	字母 T 高中	4.0		0.6		M 罗马字母的第十九个
重复 START 条件的设置时间	字母 T _{SU} ; STA	4.7		0.6		M 罗马字母的第十九个
I 的数据保留时间 ² C 总线设备	字母 T 高清; DAT	0 ¹	3.45 ²	0 ¹	0.9 ²	M 罗马字母的第十九个
数据设置时间	字母 T _{SU} ; DAT	250		100 ³		Ns
SDA 和 SCL 信号的上升时间	字母 T 字母 R		1000	2 + 0.1C 字母 b ⁴	300	Ns
SDA 和 SCL 信号的下降时间	字母 T 第六个罗马字母		300	2 + 0.1C 字母 b ⁴	300	Ns
STOP 条件的设置时间	字母 T _{SU} ; STO	4.0		0.6		M 罗马字母的第十九个

STOP 和 START 之间的巴士空闲时间状况	字母 T _{BUF}	4.7		1.3		M 罗马字母的第十九个
尖峰的脉冲宽度必须被压制输入过滤器	字母 T _{SP}	不适用的	不适用的	0.0	50	Ns

1. 设备内部必须为 SDA 信号提供至少 300ns 的保持时间（指 V_{IH}SCL 信号的最小）来桥接 SCL 下降边缘的未定义区域。
2. 最大 t_{高清}；DAT 只有当设备不延长低周期时才必须满足（t_低）的 SCL 信号。
3. 快速模式 I²C 总线设备可以在标准模式 I 中使用 ²C 总线系统，但要求 t_{SU; DAT} > = 然后必须满足 250ns。如果设备没有延长 SCL 信号的低周期，情况将自动出现这种情况。如果此类设备确实延长了 SCL 信号的 LOW 周期，它必须将下一个数据位输出到 SDA 线 t_{Rmax}+ t_{SU; DAT} = 1000 + 250 = 1250ns（根据标准模式 I²C 总线规范）在 SCL 线路发布之前。
4. 字母 C 字母 b=一条公交线路的总电容（pF）。

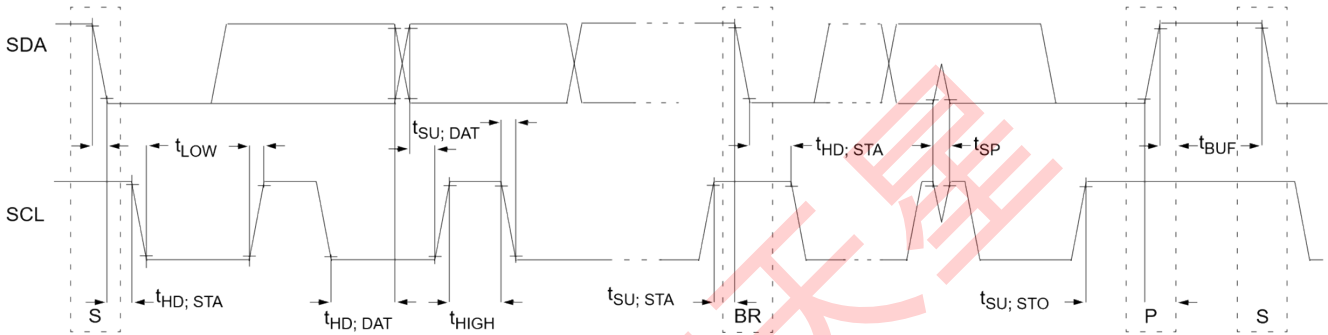


图 10-14 I 上快速和标准模式设备的定时定义 ²C 巴士

10.13 JTAG 时间

表 10-18 JTAG 时间

特征	标志	分钟	麦克斯	单位	见图
TCK 操作频率 ¹	第六个罗马字母手	直流电	SYS_CLK/8	兆赫	10-15
TCK 时钟脉冲宽度	字母 T 每周	50	—	Ns	10-15
TMS, TDI 数据设置时间	字母 T 键	5	—	Ns	10-16
TMS, TDI 数据保留时间	字母 T 丈夫	5	—	Ns	10-16
TCK 低到 TDO 数据有效	字母 T _{DV}	—	30	Ns	10-16
TCK 低到 TDO 三态	字母 T _{TS}	—	30	Ns	10-16

1. TCK 运行频率必须小于处理器速率的 1/8。

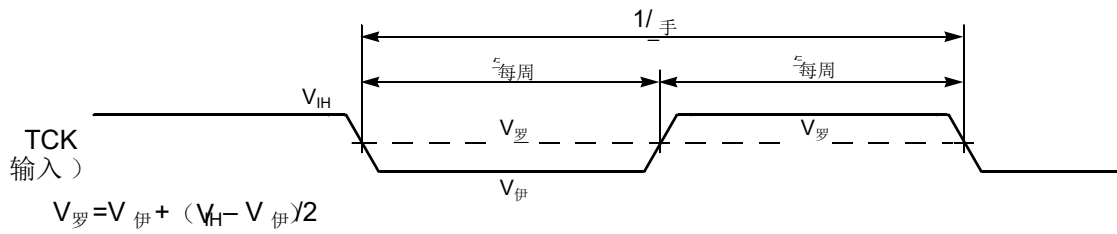


图 10-15 测试时钟输入定时图

JTAG 计时

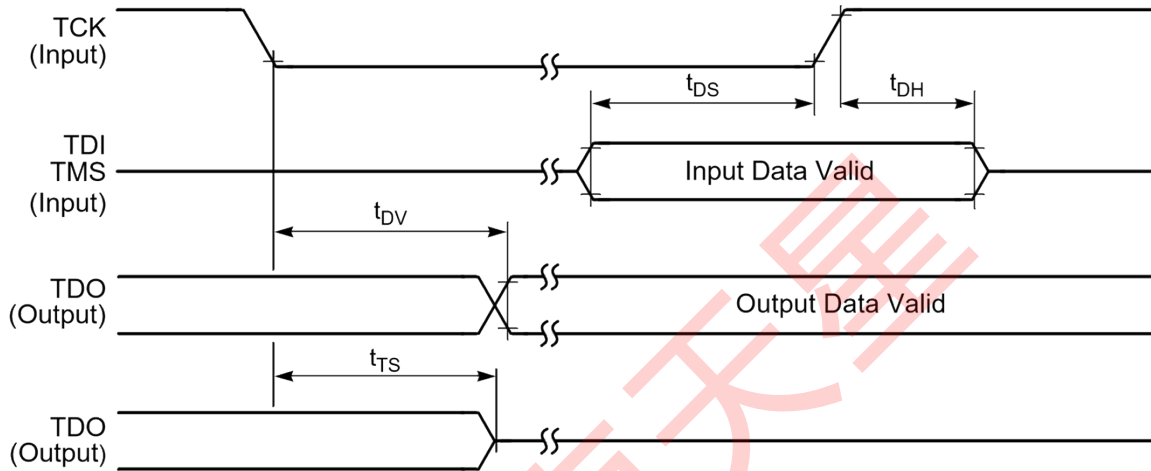


图 10-16 测试访问端口定时图

10.14 模数转换器 (ADC) 参数

表 10-19 ADC 参数¹

参数	标志	分钟	类型	麦克斯	单位
直流规格					
分辨率	字母 R 徽	12	—	12	比特
ADC 内部时钟	第六个罗马字母 ADIC	0.1	—	5.33	兆赫
转换范围	字母 R 公元	VREFL	—	VREFH	V
ADC 开机时间 ²	字母 TADPU	—	6	13	字母 TAIC 周期 ³
从自动待机中恢复	字母 TREC	—	0	1	字母 TAIC 周期 ³
转换时间	字母 TADC	—	6	—	字母 TAIC 周期 ³
采样时间	字母 T 广告	—	1	—	字母 TAIC 周期 ³
精确度					
积分非线性 ⁴ (完整的输入信号范围)	INL	—	+/- 3	+/- 5	LSB ⁵
微分非线性	DNL	—	+/- .6	+/- 1	LSB ⁵
单调性	保证				
偏移电压内部参考	V 抵消	—	+/- 4	+/- 9	毫伏
偏移电压外部参考	V 抵消	—	+/- 6	+/- 12	毫伏
增益错误 (转移增益)	E 增益	—	.998 到 1.002	1.01 到 .99	—
ADC 输入⁶ (Pin 组 3)					
输入电压 (外部参考)	VADIN	VREFL	—	VREFH	V
输入电压 (内部参考)	VADIN	VSSA	—	VDDA	V
输入泄漏 ⁷	我 IA	—	0	+/- 2	M 罗马字母的第一个字母
V _{REFH} 电流	我 VREFH	—	0	—	M 罗马字母的第一个字母
输入注入电流 ⁸ , 每个针	我 ADI	—	—	3	妈
输入电容	字母 CADI	—	看见图 10-17	—	pF
输入阻抗	英语字母中的第二十四字母 辮	—	看见图 10-17	—	为女王/国王陛下效劳

AC 规格					
信噪比	SNR	60	65		分贝
总谐波失真	THD	60	64		分贝
虚假自由动态范围	SFDR	61	66		分贝
信号到噪声加失真	西纳德	58	62		分贝
有效位数	ENOB	—	10.0		比特

1. 所有测量都是在 V 处进行的女儿 = 3.3V, $V_{REFH} = 3.3V$ 和 $V_{REFL} =$ 地面
2. 包括 ADC 和 V 的电源文件编号
3. ADC 时钟周期
4. 从 V 测量的 $INL_{\text{钢}} = V_{REFL}$ 到 $V_{\text{钢}} = V_{REFH}$

ADC 输入的等效电路

5. $LSB =$ 最小有效位 = 0.806mV
6. 引脚组详细如下表 10-1。
7. 对于设备 S56F8013MFA00E, 输入泄漏电流为 $\pm 1\text{MA}$.
8. 可以从未选择的 ADC 信号输入中注入或来源的电流, 而不会影响性能 ADC。

用于 ADC 输入的 10.15 等效电路

图 10-17 说明采样和保持期间的 ADC 输入电路。S1 和 S2 总是在 S3 关闭/打开的同时打开/关闭。当 S1/S2 关闭 & S3 打开时, 样品和保持电路的一个输入移动到 $(V_{REFH} - V_{REFL}) / 2$, 而其他电荷到模拟输入电压。当开关翻转时, C1 和 C2 的电荷通过 S3 进行平均, 结果是单端模拟输入切换到以 (V) 为中心的差分电压 $(V_{REFH} - V_{REFL}) / 2$ 。开关打开每个 ADC 时钟的循环 (打开半 ADC 时钟, 关闭半 ADC 时钟)。请注意, 与模拟输入板、路由等相关的额外电容, 但这些不会过滤到 S/H 输出电压中, 因为 S1 在电荷共享阶段提供隔离。

这个电路的一个方面是有一个持续的输入电流, 这是模拟输入电压的函数, V 文件编号和 ADC 时钟频率。

Equivalent Circuit for A/D Loading

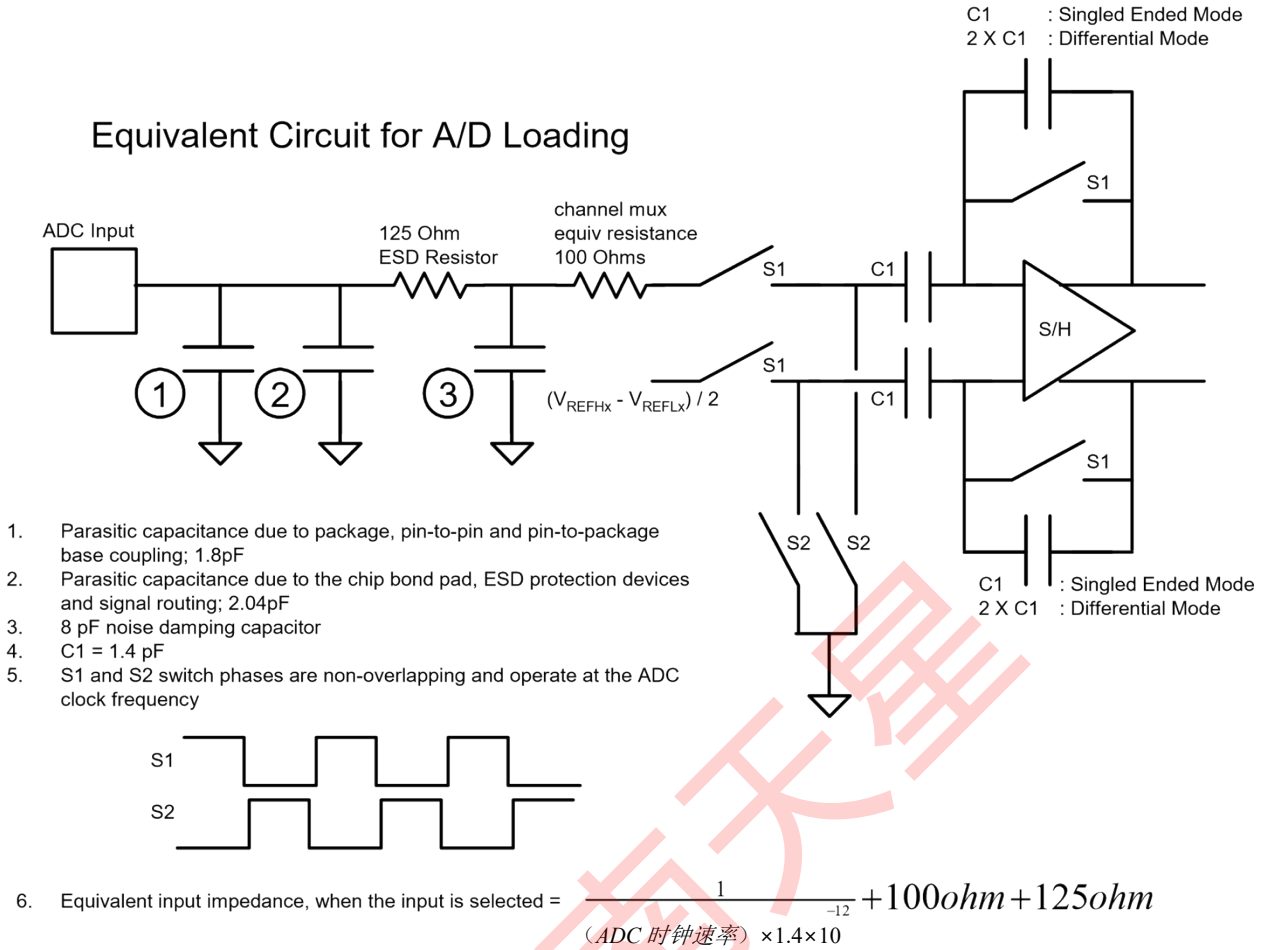


图 10-17 用于 A/D 加载的等效电路

10.16 功耗

看见 第 10.1 节 获取 56F8013/56F8011 的 IDD 要求清单。本节提供了额外的细节，可用于优化给定应用程序的功耗。

功耗由以下方程给出：

$$\begin{aligned} \text{总功率} = & \quad \text{A: 内部[静态组件]} \\ & + \text{B: 内部[国家依赖组件]} \\ & + \text{C: 内部[动态组件]} \\ & + \text{D: 外部[动态组件]} \\ & + \text{E: 外部[静态]} \end{aligned}$$

A, 内部[静态组件], 由振荡器的直流偏置电流、泄漏电流、PLL 和电压参考组成。这些源独立于处理器状态或操作有关最新的机械图纸, 请参阅 <http://www.freescale.com>。

频率。

B, 内部[国家依赖组件], 仅当这些资源在使用时, 才反映某些片上资源所需的供应电流。这些包括 RAM、闪存和 ADC。

C, 内部[动态组件], 是经典的 $C \cdot V^2 \cdot F$ CMOS 功耗对应于 56800E 核心和标准电池逻辑。

D, 外部[动态组件], 反映了由于芯片外部引脚上的电容负载而在芯片上耗散的功率。这也通常被描述为 $C \cdot V^2 \cdot F$, 尽管对 56800E 上使用的两种 I/O 单元类型的模拟显示, 功率对负载曲线确实具有非零 Y 截距。

表 10-20 10MHz 的 I/O 负载系数

	拦截	斜率
8mA 驱动器	1.3	0.11mW / pF
4mA 驱动器	1.15mW	0.11mW / pF

输出引脚上电容负载的功率（一阶）是输出变化的电容负载和频率的函数。表 10-20 提供计算 I/O 单元中耗散功率的系数, 作为电容负载的函数。在这些情况下:

$$\text{总功率} = \Sigma ((\text{拦截} + \text{斜率} \cdot \text{负载}) \cdot \text{频率} / 10\text{MHz})$$

在哪里:

- 对具有电容负载的所有输出引脚进行总和
- 总功率以 mW 表示
- Cload 以 pF 表示

由于大多数设备引脚的占空比较低, 在一段时间内平均时, 电容负载导致的功耗相当低。

E, 外部[静态组件], 反映了对设备输出施加电阻负载的影响。将所有 V 的总和相加 V^2/R 或 $I \cdot V$ 达到电阻负载对功率的贡献。为了这些粗略的计算, 假设 $V = 0.5$ 。例如, 如果总共有八个 PWM 输出将 10mA 驱动到 LED, 那么 $P = 8 \cdot 0.5 \cdot 0.01 = 40\text{mW}$ 。

在之前的讨论中, 与纯输入引脚相关的寄生虫导致的功耗被忽略了, 因为它被认为是可以忽略的。

第 11 部分包装

11.1 56F8013/56F8011 软件包和引脚信息

本节包含 56F8013/56F8011 的包装和固定信息。这些设备采用 32 针低调四平装 (LQFP)。图 11-1 显示 32 针 LQFP 的软件包大纲，图 11-2 显示此软件包的机械参数，以及表 11-1 列出 32 针 LQFP 的引脚输出。

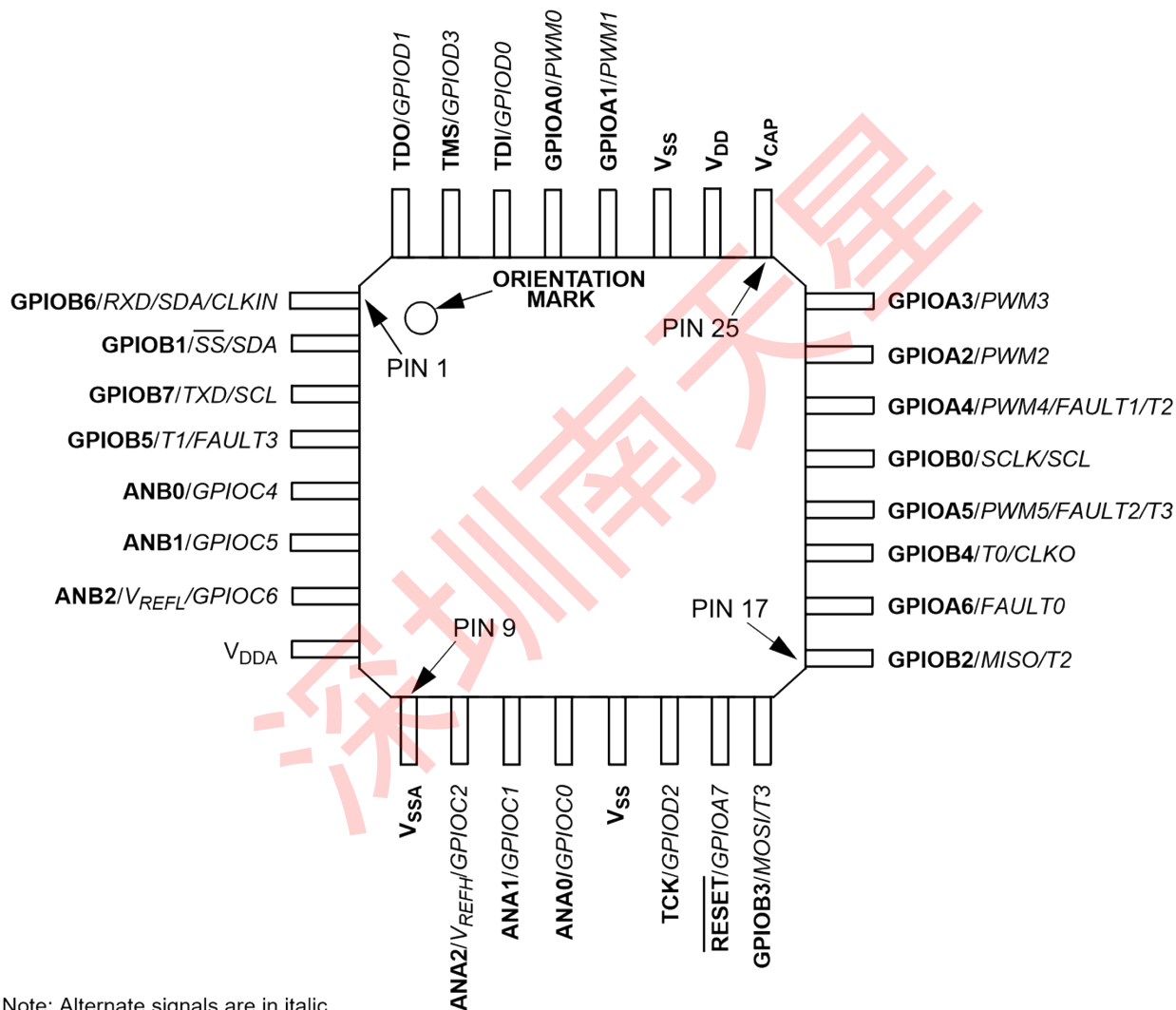


图 11-1 顶视图，56F8013/56F8011 32 针 LQFP 封装

56F8013/56F8011 封装和引脚信息

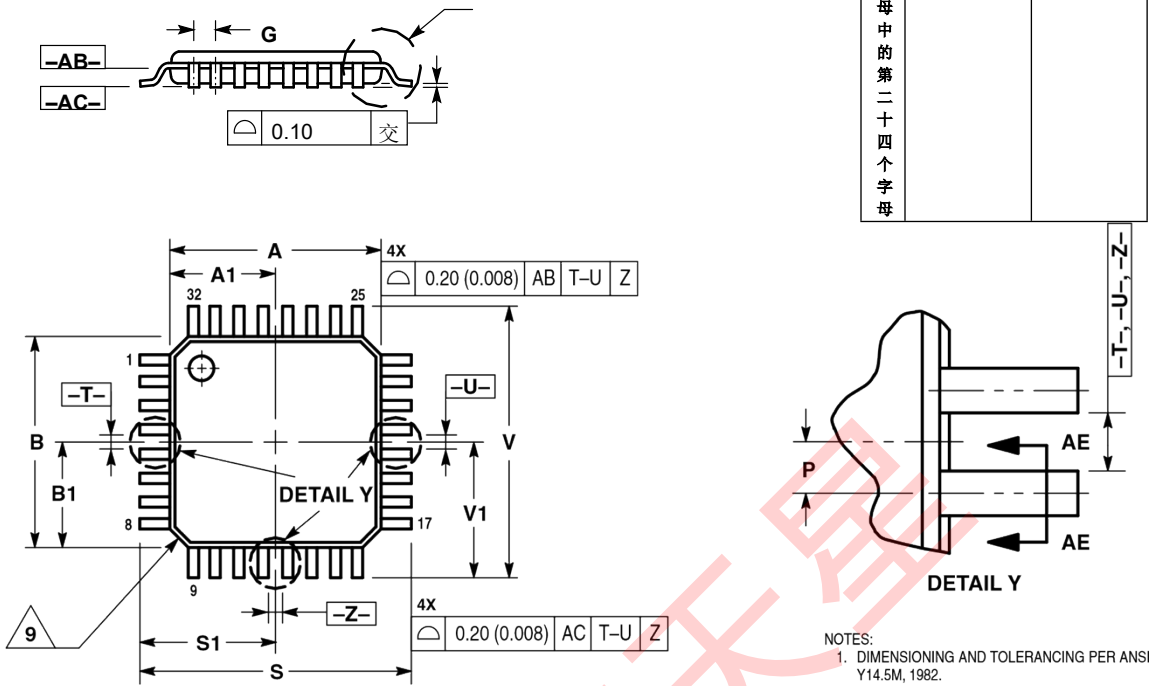
表 11-1 56F8013/56F8011 32 针 LQFP 封装按引脚编号识别¹

引脚编号	信号名称	引脚编号	信号名称	引脚编号	信号名称	引脚编号	信号名称
1	GPIOB6RXD , SDA, CLKIN	9	Vssa	17	GPIOB2MISO , T2	25	V 便帽
2	全科医生 IOB1SS , SDA	10	ANA2 V_{REFH} , GPIOC2	18	GPIOA6 故障 0	26	V 女儿
3	GPIOB7TXD , SCL	11	ANA1GPIOC 1	19	GPIOB4T0 , CLKO	27	V 纳粹党卫军
4	GPIOB5T1 , 故障 3	12	ANA0GPIOC 0	20	GPIOA5PWM5 , 故 障 2, T3	28	GPIOA1PWM 1
5	ANB0GPIOC 4	13	V 纳粹党卫军	21	GPIOB0SCLK , SCL	28	GPIOA0PWM 0
6	ANB1GPIOC 5	14	TCKGPIOD 2	22	GPIOA4PWM4 , FAULT1, T2	30	TDIGPIOD 0
7	ANB2 V_{REFL} , GPIOC6	15	调整 GPIOA7	23	GPIOA2PWM 2	31	TMSGPIOD 3
8	VDDA	16	GPIOB3MOSI , T3	24	GPIOA3PWM 3	32	TDOGPIOD 1

1. 备用信号为 intalic

昏暗的	毫米		英寸	
	分钟	最大值	分钟	最大值
罗马字母的第一个字母	7.000 BSC		0.276 BSC	
A1	3.500 BSC		0.138 BSC	
字	7.000 BSC		0.276 BSC	

母 b				
B1	3.500 BSC		0.138 BSC	
字 母 C	1.400	1.600	0.055	0.063
D	0.300	0.450	0.012	0.018
E	1.350	1.450	0.053	0.057
第 六 个 罗 马 字 母	0.300	0.400	0.012	0.016
G	0.800 BSC		0.031 BSC	
H	0.050	0.150	0.002	0.006
第 十 个 英 文 字 母 J	0.090	0.200	0.004	0.008
K	0.500	0.700	0.020	0.028
罗 马 字 母 的 第 十 三 个 字 母	12.文件编号		12.文件编号	
第 十 四 个 英 文 字 母	0.090	0.160	0.004	0.006
P	0.400 BSC		0.016 BSC	
Q	1	5	1	5
字 母 R	0.150	0.250	0.006	0.010
罗 马 字 母 的 第 十 九 个	9.000 BSC		0.354 BSC	
S1	4.500 BSC		0.177 BSC	
V	9.000 BSC		0.354 BSC	
V1	4.500 BSC		0.177 BSC	
罗 马 字 母 的 第 23 个 字 母	0.200 参考		0.008 参考	



深圳南天

详细广告

座位 6. 尺寸 A 和 B 不包括模具飞机突出。允许的突出是

2. 控制尺寸：毫米。
3. 达图平面-AB-位于底部
铅，与铅出塑料体的铅相吻合
分界线的底部。
4. 数据-T-、-U-和-Z-待确定
在达图姆飞机-AB-。
5. 尺寸 S 和 V 将在座位平面-AC-上确定。
6. 每面 0.250 (0.010)。尺寸 A 和 B 确实包括模
具不匹配，并在达图平面-AB-确定。
7. 尺寸 D 不包括 DAMBAR
突出。丹巴突出应
不会导致 D 维度超过
0.520 (0.020)。
8. 最小焊板厚度应为
0.0076 (0.0003)。
9. 每个角落的确切形状可能会有所不同

图 11-2 56F8013/56F8011 32 针 LQFP 机械信息

热设计注意事项

第 12 部分设计注意事项

12.1 热设计注意事项

芯片结温度的估计， T_{j10} 第十个英文字母 J，可以从等式中获得：

字母 T_{j10} 第十个英文字母 J = T_{amb} 罗马字母的第一个字母 + ($R_{\theta JA}$ 第十个英文字母 J_A 英语字母中的第二十四个字母 P_D)

在哪里：

字母 T_{amb} 包装的环境温度 (字母 °C)

字母 $R_{\theta JA}$ 封装结到环境的热阻 (字母 °C/W)

一个字母 =

字母 $R_{\theta JC}$

第十个英文

字母 J_A =

P_D = 包装中的功率耗散 (W)

结到环境的热阻是行业标准值，可以快速轻松地估计热性能。不幸的是，通常有两种值：在单层板上确定的值和在有二个平面的板上获得的值。对于 PBGA 等软件包，这些值可以相差两倍。哪个值更接近应用程序取决于电路板上其他组件耗散的功率。在单层上获得的值电路板适用于紧密包装的印刷电路板。如果电路板具有低功耗，并且组件分离良好，则在带有内部平面的电路板上获得的值通常是合适的。

使用散热器时，热阻表示为结到外壳的热阻和外壳到环境的热阻之和：

字母 $R_{\theta JA} = R_{\theta JC} + R_{\theta CA}$

在哪里：

字母 $R_{\theta JA}$ = 封装结对环境热阻 (°C/W)

字母 $R_{\theta JC}$ = 封装结到外壳的热阻 (°C/W) $R_{\theta CA}$ 封装外壳到环境的热阻 (°C/W)

字母 $R_{\theta JC}$ 与设备相关，不能受到用户的影响。用户控制热环境，将外壳更改为环境热阻， $R_{\theta CA}$ 例如，用户可以更改散热片的尺寸、设备周围的气流、界面材料、印刷电路板上的安装安排，或更改设备周围的印刷电路板上的散热。

为了确定不使用散热器时应用中设备的结温度，热表征参数 (Ψ_{JT}) 可用于确定结点温度，使用以下方程测量包装箱顶部中心的温度：

字母 $T_{j10} = T_{amb} + (\Psi_{JT} P_D)$

在哪里:

字母 T_字 包装顶部的热电偶温度 (字母 °C) 热表征参数

母 T = (字母 °C/W)

Ψ_{JT} =

P_D = 封装中的功率耗散 (W)

热表征参数根据 JESD51-2 规范测量, 使用 40 规格的 T 型热电偶环氧化到包装盒的顶部中心。热电偶的位置应使热电偶结位于包装上。在热电偶结上放置少量环氧树脂, 并从结处延伸约 1 毫米的电线。热电偶线平放在包装盒上, 以避免热电偶冷却效应造成的测量错误电线。

使用散热器时, 从插入包装外壳和接口材料界面的热电偶中确定结温度。散热器通常需要一个间隙槽或孔。最小化...的大小间隙对于最大限度地减少因去除散热器部分热界面而引起热性能变化非常重要。由于这项技术的实验困难, 许多工程师测量散热器温度和母鸡使用界面热阻的单独测量来计算外壳温度。从这种情况的温度, 结温度由结到情况的热阻来确定。

12.2 电气设计注意事项

谨慎

该设备包含保护电路, 以防止因高静电或电场而损坏。然而, 建议采取正常的预防措施, 以避免对这个高阻抗电路施加任何高于最大额定电压的电压。如果未使用的输入与适当的电压水平绑定, 则操作的可靠性会提高。

使用以下考虑因素清单来确保 56F8013/56F8011 的正确运行:

- 提供从电路板电源到每个 V 的低阻抗路径_{女儿}固定在 56F8013/56F8011 上, 从板地面到每个 V_{纳粹党卫军} (GND) 别针
- 最低旁路要求是放置 0.01-0.1MF 电容器尽可能靠近包装供应销。推荐的旁路配置是在每个 V 上放置一个旁路电容器_{女儿/V_{纳粹党卫军}}对, 包括 V_{DDA}/V_{SSA}。陶瓷和钽电容器往往提供更好的公差。
- 确保连接到芯片 V 的电容器引线和相关的印刷电路轨迹_{女儿}和 V_{纳粹党卫军} (GND) 别针尽可能短

电气设计注意事项

- 绕过 V_{女儿}和 V_{纳粹党卫军}大约 100MF, 加上 0.1 的数字 MF 陶瓷电容器
- 对于高频信号, PCB 的跟踪长度应最小
- 在计算电容时, 考虑所有设备负载以及 PCB 跟踪引起的寄生电容。这在具有较高电容负载的系统中尤为重要, 这些系统可能会在 V 中产生更高的瞬态电流_{女儿}和 V_{纳粹党卫军}电路。

- 特别注意将 V 上的噪音水平降到最低^{文件编号}， V_{DDA} 和 V_{SSA} 别针
- 为 V 使用单独的功率平面^{女儿}和 V_{DDA} 和 V 的单独地面飞机^{纳粹党卫军}和 V_{SSA} 被推荐。尽可能将单独的模拟和数字电源和接地平面连接到电源输出。如果模拟电路和数字电路都由相同的电源供电，建议连接一个小电感器或 f_e 串行的 r_{rite} 珠与两个 V_{DDA} 和 V_{SSA} 痕迹。
- 非常希望通过地面平面在物理上将模拟组件与嘈杂的数字组件分开。不要将模拟轨迹与数字轨迹并行放置。在模拟信号轨迹周围放置模拟地面轨迹也是可取的将其与数字痕迹隔离开来。
- 因为闪存是通过 JTAG/EOnCE 端口、SPI、SCI 或 I 编程的 2C ，如果需要电路内闪存编程，设计者应提供此端口的接口。

深圳南天星

第 13 部分订购信息

表 13-1 列出下订单所需的相关信息。咨询飞思卡尔半导体销售办公室或授权分销商，以确定可用性并订购零件。

深圳南天星

我² 字母	地址寄存器	ADDR	IBAD	I2C_ADDR	I2C_IBAD	IBAD	0xF0D0
	分频器寄存器	FDIV	IBFD	I2C_FDIV	I2C_IBFD	IBFD	0xF0D1

C	控制寄存器	CTRL	IBCR	I2C_CTRL	I2C_IBCR	IBCR	0xF0D2
---	-------	------	------	----------	----------	------	--------

表 13-1 56F8013/56F8011 订购信息

部分	电源电压	包装类型	引脚计数	频率 (MHz)	周围的温度范围	订单号
MC56F8013	3.0-3.6 V	低调四平装 (LQFP)	32	32	-40°至+125°C	MC56F8013MFAE*
MC56F8013	3.0-3.6 V	低调四平装 (LQFP)	32	32	-40°至+125°C	S568013MFA00E*
MC56F8013	3.0-3.6 V	低调四平装 (LQFP)	32	32	-40°至+105°C	MC56F8013VFAE*
MC56F8011	3.0-3.6 V	低调四平装 (LQFP)	32	32	-40°至+105°C	MC56F8011VFAE*

*此软件包符合 RoHS 标准。

第 14 部分附录

寄存器首字母缩略词从以前的设备数据表进行了修订，以提供更清晰的寄存器描述。下表提供了对遗留和修订首字母缩略词的交叉引用。

模块	注册名称	外围参考手册		数据表		中央处理器专家首字母缩略词	内存地址	
		新首字母缩略词	遗留首字母缩略词	新首字母缩略词	遗留首字母缩略词		开始	死亡
ADC	控制寄存器 1	CTRL1	ADCR1	ADC_CTRL1	ADC_ADCR1	ADC_ADCR1	0xF080	
	控制寄存器 2	CTRL2	ADCR2	ADC_CTRL2	ADC_ADCR2	ADC_ADCR2	0xF081	
	零交叉控制登记册	ZXCTRL	ADZCC	ADC_ZXCTRL	ADC_ADZCC	ADC_ADZCC	0xF082	
	频道列表注册 1	CLIST1	ADLST1	ADC_CLIST1	ADC_ADLST1	ADC_ADLST1	0xF083	
	频道列表注册 2	CLIST2	ADLST2	ADC_CLIST2	ADC_ADLST2	ADC_ADLST2	0xF084	
	示例禁用寄存器	SDIS	ADDIS	ADC_SDIS	ADC_ADSDIS	ADC_ADSDIS	0xF085	
	状态登记	统计	ADSTAT	ADC_STAT	ADC_ADSTAT	ADC_ADSTAT	0xF086	
	限制状态寄存器	LIMSTAT	ADLSTAT	ADC_LIMSTAT	ADC_ADLSTAT	ADC_ADLSTAT	0xF087	
	零交叉状态登记册	ZXSTAT	ADZCSTAT	ADC_ZXSTAT	ADC_ADZCSTAT	ADC_ADZCSTAT	0xF088	
	结果寄存器 0-7	RSLT0-7	ADRSLT0-7	ADC_RSLT0-7	ADC_ADRSLT0-7	ADC_ADRSLT0-7	0xF089	0xF090
	低限寄存器 0-7	LOLIM0-7	ADLLMT0-7	ADC_LOLIM0-7	ADC_ADLLMT0-7	ADC_ADLLMT0-7	0xF091	0xF098
	高限额寄存器 0-7	HILIM0-7	ADHLMT0-7	ADC_HILIM0-7	ADC_ADHLMT0-7	ADC_ADHLMT0-7	0xF099	0xF0A0
	偏移寄存器 0-7	OFFST0-7	ADOF0-7	ADC_OFFST0-7	ADC_ADOF0-7	ADC_ADOF0-7	0xF0A1	0xF0A8
	电源控制寄存器	PWR	广告力量	ADC_PWR	ADC_ADPOWER	ADC_ADPOWER	0xF0A9	
电压参考寄存器	CAL	ADCAL	ADC_VREF	ADC_ADCAL	ADC_CAL	0xF0AA		
警察	控制寄存器	CTRL	COPCTL	COP_CTRL	COPCTL	COPCTL	0xF0E0	
	超时注册	兜售者	科普托	COP_TOUT	科普托	科普托	0xF0E1	
	柜台寄存器	CNTR	COPCTR	COP_CNTR	COPCTR	COPCTR	0xF0E2	



深圳市南天星

如何联系我们:

主页: [Www.freescale.com](http://www.freescale.com)

电子邮件:

Support@freescale.com

美国/欧洲或未列出的地点:

飞思卡尔半导体

技术信息中心, CH370

1300 N.阿尔玛学校路

亚利桑那州钱德勒 85224 +1-800-521-

6274 或+1-480-768-2130

support@freescale.com

欧洲、中东和非洲:

Freescale Halbleiter Deutschland GmbH

技术信息中心

沙茨博根 7

81829 Muenchen, 德国

+44 1296 380 456 (英语)

+46 8 52200080 (英语)

+49 89 92103 559 (德语) +33

1 69 35 48 48 (法语)

support@freescale.com

日本:

飞思卡尔半导体日本有限公司

指挥部

ARCO 塔 15 楼

1-8-1, Shimo-Meguro, Meguro-ku,

东京 153-0064, 日本 0120

191014 或+81 3 5437 9125

support.japan@freescale.com

亚太地区:

飞思卡尔半导体香港有限公司

技术信息中心

戴王街 2 号

大埔工业区

大埔, 北港, 香港 +800

2666 8080

support.asia@freescale.com

仅适用于文献请求:

飞思卡尔半导体文献分发中心

邮政信箱 5405

科罗拉多州丹佛市 80217

1-800-441-2447 或 303-675-2140

传真: 303-675-2150

LDCForFreescaleSemiconductor@hibbertgroup.com

Freescale 产品的 RoHS 兼容和/或无 Pb 版本具有非 RoHS 兼容和/或

非 Pb 兼容产品的功能和电气特性。有关更多信息, 请参阅

[Http://www.freescale.com](http://www.freescale.com) 或联系您的 Freescale 销售代表。

有关 Freescale 环境产品计划的信息, 请访问

[Http://www.freescale.com/epp](http://www.freescale.com/epp)。

本文件中的信息仅用于使系统和软件实施者能够使用飞思卡尔半导体产品。本协议不授予任何明示或暗示的版权许可, 以设计或制造任何集成电路或集成基于本文档中信息的额定电路。

Freescale Semiconductor 保留对此处任何产品进行更改的权利, 恕不另行通知。Freescale Semiconductor 对其产品适合任何特定用途不作任何保证、陈述或担保, 也不 Freescale Semiconductor 承担因应用或使用任何产品或电路而产生的任何责任, 并特别声明不承担任何和所有责任, 包括但不限于后果性或附带损害。“典型”参数可能在 Freescale Semiconductor 数据表和/或规格中提供, 可以而且确实在不同的应用中有所不同, 实际性能可能会随着时间的推移而变化。所有操作参数, 包括“典型值”, 都必须由客户的技术专家为每个客户应用程序进行验证。Freescale Semiconductor 不根据其专利权或他人权利转让任何许可。飞思卡尔半导体产品不是设计、打算或授权使用系统中的组件身体上的人工植入物, 或旨在支持或维持生命或其他应用, 或用于 Freescale 半导体产品故障可能造成人身伤害或死亡的任何其他应用。应该买购买或使用飞思卡尔半导体产品进行任何此类意外或未经授权的应用, 买方应赔偿并使飞思卡尔半导体及其高管、员工、子公司、关联公司和分销商免受任何损害, 成本, 损害赔偿和费用, 以及合理的律师费用, 直接或间接引起的与此类意外或未经授权的使用相关的任何人伤害或死亡索赔, 即使此类索赔声称 Freescale Semiconductor 是关于零件的设计或制造。



Freescale™ 和 Freescale 徽标是 Freescale Semiconductor, Inc. 的商标。所有其他产品或服务名称均为其各自所有者的财产。该产品采用了 SST 许可的 SuperFlash® 技术。

© Freescale Semiconductor, Inc. 2005 年, 2006 年, 2007 年, 2008 年。保留所有权利。

MC56F8013
修订版 2008 年
5 月 12 日