

飞思卡尔半导体
数据表：技术数据



K60 子家族数据表

支持以下内容：

MK60DN256ZVLQ10,
MK60DX256ZVLQ10,
MK60DN512ZVLQ10,
MK60DN256ZVMD10,
MK60DX256ZVMD10,
MK60DN512ZVMD10

特点

- 操作特性
 - 电压范围：1.71 至 3.6 V
 - 闪存写入电压范围：1.71 至 3.6 V
 - 温度范围（环境）：-40 至 105°C
- 绩效
 - 高达 100 MHz 的 ARM Cortex-M4 核心，DSP 指令提供 1.25 Dhrystone MIPS 兆赫
- 记忆和内存接口
 - 非 FlexMemory 设备上高达 512 KB 的程序闪存
 - FlexMemory 设备上高达 256 KB 的程序闪存
 - FlexMemory 设备上高达 256 KB 的 FlexNVM
 - FlexMemory 设备上的 4 KB FlexRAM
 - 高达 128 KB RAM
 - 串行编程接口（EzPort）
 - FlexBus 外部总线接口
- 时钟
 - 3 至 32 MHz 晶体振荡器
 - 32 千赫晶体振荡器
 - 多用途时钟发生器
- 系统外围设备
 - 多种低功耗模式，根据应用要求提供功率优化
 - 具有多主保护的内存保护单元
 - 16 通道 DMA 控制器，支持多达 63 个请求源

- 外部看门狗监视器
 - 软件看门狗
 - 低泄漏唤醒单元
- 文件编号：K60P144M100SF2

修订版 7，2013 年 2 月

K60P144M100SF2



- 安全性和完整性模块
 - 硬件 CRC 模块支持快速循环冗余检查
 - 硬件随机数生成器
 - 支持 DES、3DES、AES、MD5、SHA-1 和 SHA-256 算法的硬件加密
 - 每个芯片的 128 位唯一识别（ID）号码
- 人机界面
 - 低功耗硬件触摸传感器接口（TSI）
 - 通用输入/输出
- 模拟模块
 - 两个 16 位 SAR ADC
 - 可编程增益放大器（PGA）（高达 x64）集成到每个 ADC 中
 - 两个 12 位 DAC
 - 三个模拟比较器（CMP），包含 6 位 DAC 和可编程参考输入
 - 电压参考
- 计时器
 - 可编程延迟块
 - 八通道电机控制/通用/PWM 计时器
 - 两个 2 通道正交解码器/通用计时器
 - IEEE 1588 计时器
 - 定期中断计时器
 - 16 位低功耗计时器

– 载波调制器发射器

– 实时时钟

Freescale 保留更改详细规格的权利，以允许改进其产品设计。

© 2011–2013 Freescale Semiconductor, Inc.



• 通信接口

- 带有 MII 和 RMI 接口的以太网控制器与外部 PHY 和硬件 IEEE 1588 功能
- 带片上收发器的 USB 全速/低速移动控制器
- 两个控制器区域网络 (CAN) 模块
- 三个 SPI 模块
- 两个 I2C 模块
- 六个 UART 模块
- 安全数字主机控制器 (SDHC)
- I2S 模块

深圳南天星

目录

| | | | |
|---------------------------|----|---------------------------|----|
| 1 订购零件..... | 5 | | |
| 1.1 确定有效的可订购部件..... | 5 | | |
| 2 零件识别..... | 5 | | |
| 2.1 描述..... | 5 | | |
| 2.2 格式..... | 5 | | |
| 2.3 字段..... | 5 | | |
| 2.4 示例..... | 6 | | |
| 3 术语和指南..... | 6 | | |
| 3.1 定义：操作要求..... | 6 | | |
| 3.2 定义：操作行为..... | 7 | | |
| 3.3 定义：属性..... | 7 | | |
| 3.4 定义：评级..... | 8 | | |
| 3.5 超过评级的结果..... | 8 | | |
| 3.6 评级与运营要求之间的关系..... | 8 | | |
| 3.7 评级和操作要求指南..... | 9 | | |
| 3.8 定义：典型值..... | 9 | | |
| 3.9 典型值条件..... | 10 | | |
| 4 评级..... | 1 | 5.3.1 设备时钟规格..... | 21 |
| 1..... | 1 | 5.3.2 一般开关规格..... | 21 |
| 4.1 热处理额定值..... | 11 | 5.4 热规格..... | 22 |
| 4.2 水分处理等级..... | 11 | 5.4.1 热操作要求..... | 22 |
| 4.3 ESD 处理额定值..... | 11 | 5.4.2 热属性..... | 23 |
| 4.4 电压和电流工作额定值..... | 11 | 6 外围操作要求和行为..... | 24 |
| 5 一般..... | 12 | 6.1 核心模块..... | 24 |
| 5.1 交流电气特性..... | 12 | 6.1.1 调试跟踪定时规范..... | 24 |
| 5.2 非开关电气规格..... | 12 | 6.1.2 JTAG 电气..... | 25 |
| 5.2.1 电压和电流运行要求..... | 13 | 6.2 系统模块..... | 28 |
| 5.2.2 LVD 和 POR 操作要求..... | 14 | 6.3 时钟模 | |
| 5.2.3 电压和电流工作行为..... | 14 | 块..... | 28 |
| 5.2.4 电源模式过渡操作行为..... | 16 | 6.3.1 MCG 规格..... | 28 |
| 5.2.5 功耗操作行为..... | 17 | 6.3.2 振荡器电气规格..... | 30 |
| 5.2.6 EMC 辐射排放操作行为..... | 20 | 6.3.3 32 kHz 振荡器电气特性..... | 32 |
| 5.2.7 设计时考虑到辐射排放..... | 21 | 6.4 内存和内存接口..... | 33 |
| 5.2.8 电容属性..... | 21 | 6.4.1 闪光灯电气规格..... | 33 |
| 5.3 开关规格..... | 21 | 6.4.2 EzPort 交换规格..... | 37 |
| | | 6.4.3 Flexbus 开关规格..... | 38 |

| | | |
|--------|-------------------------|----|
| 6.5 | 安全性和完整性模块..... | 41 |
| 6.6 | 模拟..... | 41 |
| 6.6.1 | ADC 电气规格..... | 41 |
| 6.6.2 | CMP 和 6 位 DAC 电气规格..... | 49 |
| 6.6.3 | 12 位 DAC 电气特性..... | 51 |
| 6.6.4 | 电压参考电气规格..... | 54 |
| 6.7 | 计时器..... | 55 |
| 6.8 | 通信接口..... | 55 |
| 6.8.1 | 以太网交换规格..... | 55 |
| 6.8.2 | USB 电气规格..... | 57 |
| 6.8.3 | USB DCD 电气规格..... | 57 |
| 6.8.4 | USB VREG 电气规格..... | 58 |
| 6.8.5 | CAN 切换规格..... | 58 |
| 6.8.6 | DSPI 开关规格（有限电压范围）..... | 59 |
| 6.8.7 | DSPI 开关规格（全电压范围）..... | 60 |
| 6.8.8 | 集成电路接口（I2C）定时..... | 62 |
| 6.8.9 | UART 开关规格..... | 63 |
| 6.8.10 | SDHC 规格..... | 63 |
| 6.8.11 | I2S 开关规格..... | 64 |
| 6.9 | 人机接口（HMI）..... | 67 |
| 6.9.1 | TSI 电气规格..... | 67 |
| 7 | 尺寸..... | 68 |
| 7.1 | 获取包装尺寸..... | 68 |
| 8 | 引脚..... | 6 |
| 8 | | |
| 8.1 | K60 信号多路复用和引脚分配..... | 68 |
| 8.2 | K60 引脚..... | 74 |
| 9 | 修订历史..... | 76 |

1 订购零件

1.1 确定有效的可订购部件

网上提供了有效的可订购部件号。要确定此设备的可订购部件号，请转到 Freescale.com 并对以下设备编号进行部件号搜索：PK60 和 MK60。

2 零件识别

2.1 描述

芯片的部件号有标识特定部件的字段。您可以使用这些字段的值来确定您收到的特定部分。

2.2 格式化

此设备的部件号具有以下格式：

Q K## A M FFF R T PP CC N

2.3 字段

此表列出了部件号中每个字段的可能值（并非所有组合都有效）：

| 字段 | 描述 | 评价 |
|------------|------------|--|
| Q | 资格状态 | <ul style="list-style-type: none"> M = 完全合格，一般市场流量 P = 资格预审 |
| K## | Kinetis 家族 | <ul style="list-style-type: none"> K60 |
| 罗马字母的第一个字母 | 关键属性 | <ul style="list-style-type: none"> D = Cortex-M4 w/ DSP F = Cortex-M4 w/ DSP 和 FPU |

| | | |
|-------------|------|---|
| 罗马字母的第十三个字母 | 闪存类型 | <ul style="list-style-type: none">• N = 仅限程序闪存• X = 程序闪存和 FlexMemory |
|-------------|------|---|

表格在下一页继续...

深圳南天星

| 字段 | 描述 | 评价 |
|----------|-----------------|---|
| FFF | 程序闪存大小 | <ul style="list-style-type: none"> • 32 = 32 KB • 64 = 64 KB • 128 = 128 KB • 256 = 256 KB • 512 = 512 KB • 1M0 = 1 MB • 2M0 = 2 MB |
| 字母 R | 硅修订版 | <ul style="list-style-type: none"> • Z = 首字母 • (空白) = 主 • A = 主之后的修订 |
| 字母 T | 温度范围 (°C) | <ul style="list-style-type: none"> • V = -40 到 105 • C = -40 到 85 |
| 代表 | 包裹标识符 | <ul style="list-style-type: none"> • FM = 32 QFN (5 毫米 x 5 毫米) • FT = 48 QFN (7 毫米 x 7 毫米) • LF = 48 LQFP (7 毫米 x 7 毫米) • LH = 64 LQFP (10 毫米 x 10 毫米) • MP = 64 MAPBGA (5 毫米 x 5 毫米) • LK = 80 LQFP (12 毫米 x 12 毫米) • LL = 100 LQFP (14 毫米 x 14 毫米) • MC = 121 MAPBGA (8 毫米 x 8 毫米) • LQ = 144 LQFP (20 毫米 x 20 毫米) • MD = 144 MAPBGA (13 毫米 x 13 毫米) • MJ = 256 MAPBGA (17 毫米 x 17 毫米) |
| 立方厘米 | 最大 CPU 频率 (MHz) | <ul style="list-style-type: none"> • 5 = 50 兆赫 • 7 = 72 兆赫 • 10 = 100 MHz • 12 = 120 MHz • 15 = 150 兆赫 |
| 第十四个英文字母 | 包装类型 | <ul style="list-style-type: none"> • R = 磁带和卷轴 • (空白) = 托盘 |

2.4 事例

这是一个部件号示例：

MK60DN512ZVMD10

3 术语和指南

3.1 定义：操作要求

一个操作要求是技术特性的指定值或值范围，您必须在操作期间保证，以避免错误操作并可能缩短芯片的使用寿命。

术语和指南

3.1.1 事例

这是操作需求的一个例子：

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|------|--------------|-----|-----|----|
| V 女儿 | 1.0 V 核心电源电压 | 0.9 | 1.1 | V |

3.2 定义：操作行为

一个操作行为是技术的指定值或值范围

如果您满足操作要求和任何其他指定条件，则在操作期间保证的特性。

3.2.1 事例

这是一个操作行为的示例：

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|------|-----------------|-----|-----|----|
| 我 WP | 数字 I/O 弱上拉/下拉电流 | 10 | 130 | μA |

3.3 定义：属性

一个属性是保证的技术特性的指定值或值范围，无论您是否满足操作要求。

3.3.1 事例

这是一个属性的例子：

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|-------|----------------|-----|-----|----|
| CIN_D | 输入电容： 数字大头针 | — | 7 | pF |

3.4 定义：评级

罗马字母的第一个字母评分是技术特性的最小值或最大值，如果超过，可能会导致永久性芯片故障：

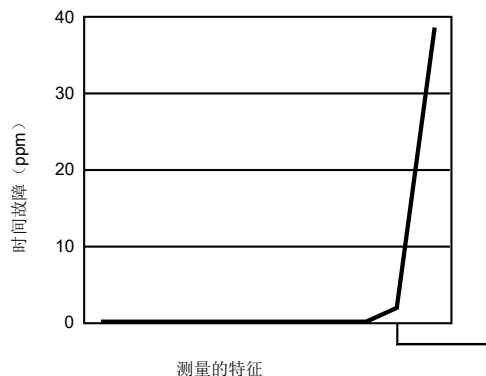
- 运营评级在芯片运行期间应用。
- 处理评级当芯片没有通电时应用。

3.4.1 事例

这是操作评级的一个例子：

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|------|--------------|------|-----|----|
| V 女儿 | 1.0 V 核心电源电压 | -0.3 | 1.2 | V |

3.5 超过评级的结果



一旦一个特征开始超过其运行等级之一，永久芯片故障的可能性就会迅速增加。

术语和指南

| | | | |
|--|--|---|--|
| | | | |
| | | <p>正常工作范围</p> <ul style="list-style-type: none"> - 没有永久的失败 - 正确的操作 | |

-∞

操作 (开机)

∞

处理评级 (最小)

处理评级 (最大值)

| | | | |
|--|--|-----------------------------------|--|
| | | | |
| | | <p>处理范围</p> <p>没有永久的失败</p> | |

3.6 评级和

操作额定值 (最小)

操作要求 (最小)

操作要求-操作额定值 (最高)

运营要求之间的关系

$-\infty$ ∞ 处理 (关机)

3.7 评级和运营要求指南

遵循以下评级和操作要求指南：

- 永远不要超过任何芯片的评级。
- 在正常运行期间，不要超过任何芯片的操作要求。
- 如果您在正常运行期间以外的时间（例如，在电源排序期间）必须超过操作要求，请尽可能限制持续时间。

3.8 定义：典型值

罗马字母的第一个字母 *典型值* 是以下技术特性的指定值：

- 位于操作行为指定的值范围内
- 鉴于典型的制造工艺，当您满足典型价值条件或其他特定条件时，在操作过程中代表该特征

典型值作为设计指南提供，既不测试也不保证。

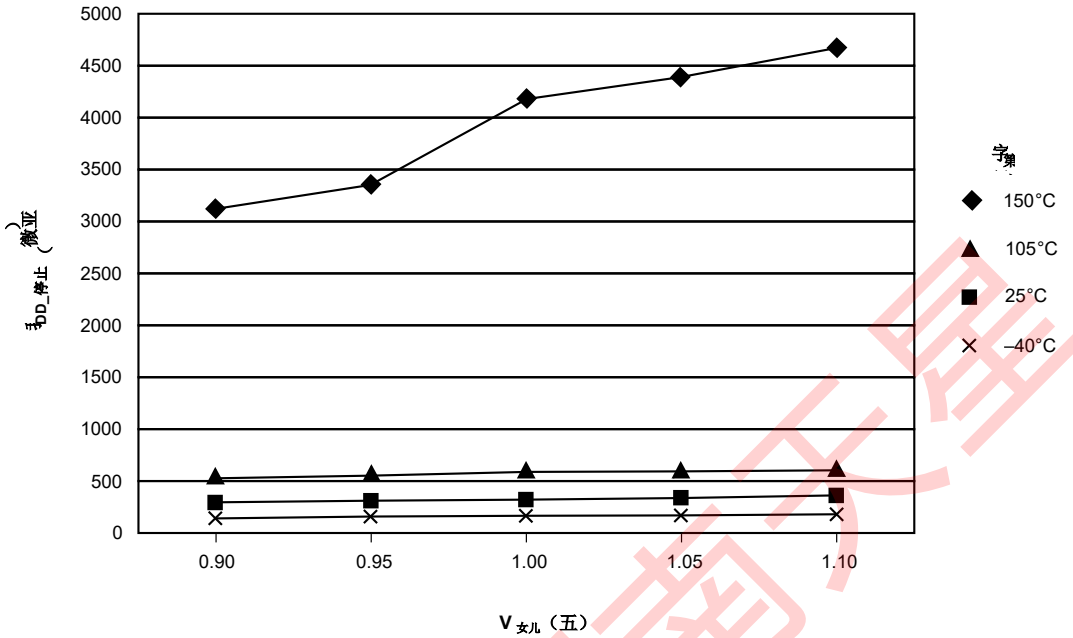
3.8.1 示例 1

这是一个包含典型值的操作行为示例：

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 |
|------|-----------------|-----|-----|-----|---------------|
| 我 WP | 数字 I/O 弱上拉/下拉电流 | 10 | 70 | 130 | μA |

3.8.2 示例 2

这是显示各种电压和温度条件典型值的图表示例：



3.9 典型价值条件

典型值假设您满足以下条件（或指定的其他条件）：

| 标志 | 描述 | 价值 | 单位 |
|-----------------|------------|-----|--------------------|
| 字母 T 罗马字母的第一个字母 | 环境温度 | 25 | $^{\circ}\text{C}$ |
| V 女儿 | 3.3 V 电源电压 | 3.3 | V |

4 评分

4.1 热处理等级

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|---------------------|----------|-----|-----|----|----|
| 字母 T _{STG} | 储存温度 | -55 | 150 | °C | 1 |
| 字母 T _{SDR} | 焊接温度, 无铅 | — | 260 | °C | 2 |
| | 焊接温度, 含铅 | — | 245 | | |

- 根据 JEDEC 标准 JESD22-A103 确定, 高温存储寿命。
- 根据 IPC/JEDEC 标准 J-STD-020 确定, 非密封固态表面贴装设备的水分/回流灵敏度分类。

4.2 水分处理评级

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|-----|-------|-----|-----|----|----|
| MSL | 水分敏感度 | — | 3 | — | 1 |

- 根据 IPC/JEDEC 标准 J-STD-020 确定, 非密封固态表面贴装设备的水分/回流灵敏度分类。

4.3 ESD 处理评级

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|------------------|-------------------|-------|-------|----|----|
| V _{HBM} | 静电放电电压, 人体模型 | -2000 | +2000 | V | 1 |
| V _{CDM} | 静电放电电压, 带电设备模型 | -500 | +500 | V | 2 |
| 我 LAT | 环境温度为 105°C 的闩锁电流 | -100 | +100 | 妈 | 3 |

- 根据 JEDEC 标准 JESD22-A114 确定, 静电放电 (ESD) 灵敏度测试人体模型 (HBM)。
- 根据 JEDEC 标准 JESD22-C101 确定, 微电子元件静电放电耐阈值的现场感应带电设备模型测试方法。
- 根据 JEDEC 标准 JESD78 确定, IC 闩锁测试。

4.4 电压和电流工作额定值

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|-----------------|--------------------------------|------|-----|----|
| V _{女儿} | 数字电源电压 | -0.3 | 3.8 | V |
| 我女儿 | 数字供应电流 | — | 185 | 妈 |
| V _{迪奥} | 数字输入电压 (RESET、EXTAL 和 XTAL 除外) | -0.3 | 5.5 | V |

General

| | | | | |
|---------------------|--|-----------------------|-----------------------|---|
| V _{AIO} | 模拟 ¹ 、RESET、EXTAL 和 XTAL 输入电压 | -0.3 | V _{女儿} + 0.3 | V |
| 我 D | 当前最大单引脚限制（适用于所有数字引脚） | -25 | 25 | 妈 |
| V _{DDA} | 模拟电源电压 | V _{女儿} - 0.3 | V _{女儿} + 0.3 | V |
| V _{USB_DP} | USB_DP 输入电压 | -0.3 | 3.63 | V |
| V _{USB_DM} | USB_DM 输入电压 | -0.3 | 3.63 | V |
| V _{REGIN} | USB 调节器输入 | -0.3 | 6.0 | V |
| V _{蝙蝠} | RTC 电池电源电压 | -0.3 | 3.8 | V |

1. 模拟引脚被定义为没有相关通用 I/O 端口功能的引脚。

5 一般

5.1 交流电气特性

除非另有说明，否则传播延迟从 50%到 50%点测量，上升和下降时间在 20%和 80%点测量，如下图所示。

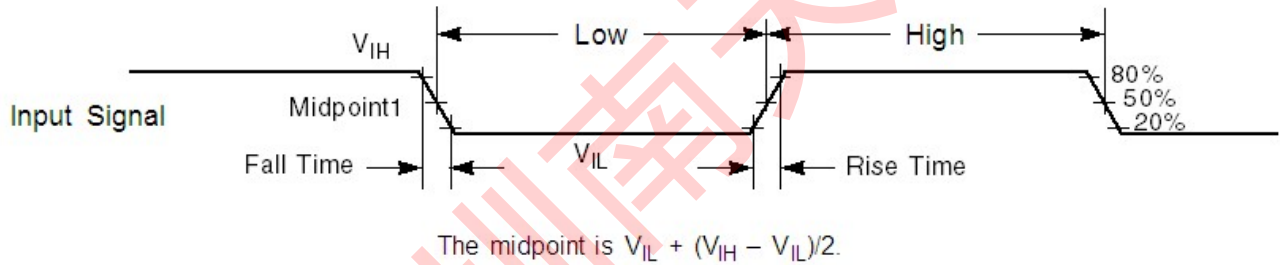


图 1。输入信号测量参考

所有数字 I/O 交换特性都假设：

1. 输出引脚

- 有 C_{字母 I}=30pF 负载，
- 配置为快速回流率（PORTx_PCRn[SRE]=0），以及
- 配置为高驱动强度（PORTx_PCRn[DSE]=1）

2. 输入引脚

- 禁用他们的被动过滤器（PORTx_PCRn[PFE]=0）

5.2 非开关电气规格

5.2.1 电压和电流运行要求

表 1. 电压和电流运行要求

| 标志 | 描述 | 分钟。 | Max. | 单位 | 笔记 |
|--------------------------------------|--|-----------------------|----------------------|----|----|
| | | | | | |
| V _{女儿} | 电源电压 | 1.71 | 3.6 | V | |
| V _{DDA} | 模拟电源电压 | 1.71 | 3.6 | V | |
| V _{女儿} -V _{DDA} | V _{女儿} -到-V _{DDA} 差分电压 | -0.1 | 0.1 | V | |
| V _{纳粹党卫军} -V _{SSA} | V _{纳粹党卫军} -到-V _{SSA} 差分电压 | -0.1 | 3.6 | V | |
| V _{蝙蝠} | RTC 电池电源电压 | 1.71 | | V | |
| | Input high voltage <ul style="list-style-type: none"> • 2.7 V ≤ V_{DD} ≤ 3.6 V • 1.7 V ≤ V_{DD} ≤ 2.7 V | 0.7×V _{女儿} | — | V | |
| V _{伊利诺伊州} | 输入低电压 <ul style="list-style-type: none"> • 2.7 V ≤ V_{女儿} ≤ 3.6 V • 1.7 V ≤ V_{女儿} ≤ 2.7 V | — | 0.35×V _{女儿} | V | |
| | | — | 0.3×V _{女儿} | V | |
| V _{HYS} | 输入滞后 | 0.06×V _{女儿} | — | V | |
| 我 _{ICDIO} | 数字引脚负直流注入电流——单引脚 <ul style="list-style-type: none"> • V_铝 < V_{纳粹党卫军}-0.3V | -5 | — | 妈 | 1 |
| 我 _{ICAI0} | 模拟 ² 、EXTAL 和 XTAL 引脚直流注入电流——单引脚 <ul style="list-style-type: none"> • V_铝 < V_{纳粹党卫军}-0.3V (负电流注入) • V_铝 > V_{女儿}+0.3V (电流注入) | -5 — | — +5 | 妈 | 3 |
| 我 _{ICcont} | 连续引脚直流注入电流——区域极限，包括负注入电流之和或 16 个连续引脚的正注入电流之和 <ul style="list-style-type: none"> • 负电流注入 • 正电流注入 | -25 — | — +25 | 妈 | |
| V _{ODPU} | 开放式漏极管上拉电压水平 | V _{女儿} | V _{女儿} | V | 4 |
| V _{公羊} | V _{女儿} 保留 RAM 所需的电压 | 1.2 | — | V | |
| V _{RFVBAT} | V _{蝙蝠} 保留 VBAT 寄存器文件所需的电压 | V _{POR_VBAT} | — | V | |

- 所有 5V 耐受数字 I/O 引脚都在内部夹紧到 V_{纳粹党卫军} 通过 ESD 保护二极管。没有与 V 的二极管连接_{女儿}。如果 V_铝 小于 V_{DIO_MIN}，需要一个限流电阻。负直流注入限流电阻计算为 R = (V_{DIO_MIN}-V_铝) / I_{我_{ICDIO}}。
- 模拟引脚被定义为没有相关通用 I/O 端口功能的引脚。此外，EXTAL 和 XTAL 是模拟引脚。

General

- 所有模拟引脚都内部夹紧到 $V_{\text{纳粹党卫军}}$ 和 $V_{\text{女儿}}$ 通过 ESD 保护二极管。如果 $V_{\text{钨}}$ 小于 $V_{\text{AIO_MIN}}$ 或大于 $V_{\text{AIO_MAX}}$ ，需要一个限流电阻。负直流注入限流电阻计算为 $R = (V_{\text{AIO_MIN}} - V_{\text{钨}}) / |I_{\text{我}}|_{\text{CAIO}}$ 。正注入限流电阻计算为 $R = (V_{\text{钨}} - V_{\text{AIO_MAX}}) / |I_{\text{我}}|_{\text{CAIO}}$ 。如果销子暴露在正负注入电流下，请选择这两个计算电阻中较大的一个。
- 开漏输出必须拉到 VDD。

5.2.2 LVD 和 POR 操作要求

表 2. $V_{\text{女儿}}$ 供应 LVD 和 POR 运营要求

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|----------|---------------------------------|------|------|------|----|----|
| V 波尔 | 下降的 VDD POR 检测电压 | 0.8 | 1.1 | 1.5 | V | |
| VLVDH | 下降低压检测阈值-高范围 (LVDV=01) | 2.48 | 2.56 | 2.64 | V | |
| VLVW1H | 低压警告阈值-高范围 • 1 级下降 (LVWV=00) | 2.62 | 2.70 | 2.78 | V | 1 |
| VLVW2H | • 2 级下降 (LVWV=01) | 2.72 | 2.80 | 2.88 | V | |
| VLVW3H | • 3 级下降 (LVWV=10) | 2.82 | 2.90 | 2.98 | V | |
| VLVW4H | • 4 级下降 (LVWV=11) | 2.92 | 3.00 | 3.08 | V | |
| VHYSH | 低压抑制复位/恢复滞后-高范围 | — | ±80 | — | 毫伏 | |
| VLVDL | 下降低压检测阈值-低范围 (LVDV=00) | 1.54 | 1.60 | 1.66 | V | |
| VLVW1LVL | 低压警告阈值-低范围 • 1 级下降 (LVWV=00) | 1.74 | 1.80 | 1.86 | V | 1 |
| VW2LVLVW | • 2 级下降 (LVWV=01) | 1.84 | 1.90 | 1.96 | V | |
| 3L | • 3 级下降 (LVWV=10) | 1.94 | 2.00 | 2.06 | V | |
| VLVW4L | • 4 级下降 (LVWV=11) | 2.04 | 2.10 | 2.16 | V | |
| VHYSL | 低压抑制复位/恢复滞后-低范围 | — | ±60 | — | 毫伏 | |
| VBG | 带差距电压参考 | 0.97 | 1.00 | 1.03 | V | |
| 字母 TLPO | 内部低功率振荡器周期-工厂修剪 | 900 | 1000 | 1100 | 微秒 | |

1. 上升阈值正在下降阈值+滞后电压

表 3. VBAT 电源运行要求

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|-----------|----------------------|-----|-----|-----|----|----|
| VPOR_VBAT | 下降的 VBAT 电源 POR 检测电压 | 0.8 | 1.1 | 1.5 | V | |

5.2.3 电压和电流运行行为

表 4. 电压和电流运行行为

| 标志 | 描述 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|----|----|-----|------------------|-----|----|----|
|----|----|-----|------------------|-----|----|----|

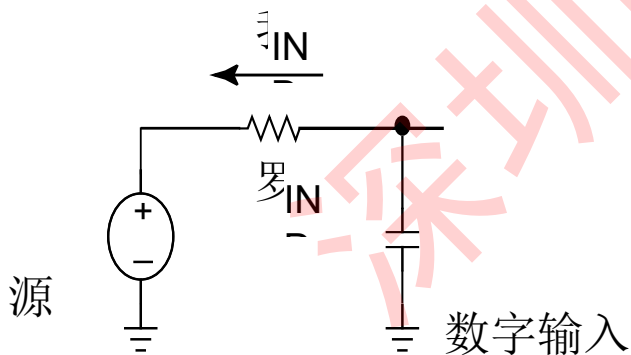
| | | | | | | | |
|-----------------|-------------------------|--|--|-------------------------|---------------------|--|---------|
| V _{OH} | 输出高压—高驱动强度 | <ul style="list-style-type: none"> • $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{啊}} = -9\text{ mA}$ • $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{啊}} = -3\text{ mA}$ | $V_{\text{女儿}} - 0.5$ $V_{\text{女儿}} - 0.5$ | — — | — — | V V | |
| | 输出高压—低驱动强度 | <ul style="list-style-type: none"> • $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{啊}} = -2\text{ mA}$ • $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{啊}} = -0.6\text{ mA}$ | $V_{\text{女儿}} - 0.5$ $V_{\text{女儿}} - 0.5$ | — — | — — | V V | |
| 我 OHT | 所有端口的输出高电流总计 | | — | — | 100 | 妈 | |
| VOL | 输出低电压—高驱动强度 | <ul style="list-style-type: none"> • $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{OL}} = 9\text{ mA}$ • $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{OL}} = 3\text{ mA}$ | — — | — — | 0.5 0.5 | V V | 2 |
| | 输出低电压-低驱动强度 | <ul style="list-style-type: none"> • $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{OL}} = 2\text{ mA}$ • $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{OL}} = 0.6\text{ mA}$ | — — | — — | 0.5 0.5 | V V | |
| 我 奥尔特 | 所有端口的输出低电流总计 | | — | — | 100 | 妈 | |
| 我 INA | 输入泄漏电流、模拟引脚和数字引脚配置为模拟输入 | <ul style="list-style-type: none"> • $V_{\text{纳粹党卫军}} \leq V_{\text{钢}} \leq V_{\text{女儿}}$ • 除 EXTAL32、XTAL32、EXTAL、XTAL 以外的所有引脚 • EXTAL (PTA18) 和 XTAL (PTA19) • EXTAL32, XTAL32 | — — — | 0.002 0.004 0.075 | 0.5 1.5 10 | μA μA μA | 3, 4 |
| 我 IND | 输入泄漏电流, 数字引脚 | <ul style="list-style-type: none"> • $V_{\text{纳粹党卫军}} \leq V_{\text{钢}} \leq V_{\text{伊利诺伊州}}$ • 所有数字引脚 | — | 0.002 | 0.5 | 微亚 | 4, 5 |
| | | <ul style="list-style-type: none"> • $V_{\text{钢}} = V_{\text{女儿}}$ • 除 PTD7 外的所有数字引脚 • PTD7 | — — | 0.002 0.004 | 0.5 1 | μA μA | |
| 我 IND | 输入泄漏电流, 数字引脚 | <ul style="list-style-type: none"> • $V_{\text{伊利诺伊州}} < V_{\text{钢}} < V_{\text{女儿}}$ • $V_{\text{女儿}} = 3.6\text{ V}$ • $V_{\text{女儿}} = 3.0\text{ V}$ • $V_{\text{女儿}} = 2.5\text{ V}$ • $V_{\text{女儿}} = 1.7\text{ V}$ | — — — — | 18 12 8 3 | 26 49 13 6 | μA μA μA μA | 4, 5, 6 |

表格在下一页继续...

表 4. 电压和电流操作行为 (续)

| 标志 | 描述 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|-------------------|--|------------------|------------------|----------------------|----------------------|------|
| 我 IND | 输入泄漏电流, 数字引脚 • $V_{\text{女儿}} < V_{\text{钳}} < 5.5$ 伏 | — | 1 | 50 | 微亚 | 4, 5 |
| 罗马字母表第 26 个字母 IND | 输入阻抗示例, 数字引脚 • $V_{\text{女儿}} = 3.6$ V • $V_{\text{女儿}} = 3.0$ V • $V_{\text{女儿}} = 2.5$ V • $V_{\text{女儿}} = 1.7$ V | — — — — | — — — — | 48 55 57 85 | kΩ kΩ kΩ kΩ | 4, 7 |
| 字母 RPU | 内部上拉电阻 | 20 | 35 | 50 | kΩ | 8 |
| 字母 R付 讠 | 内部下拉电阻 | 20 | 35 | 50 | kΩ | 9 |

- 除非另有说明, 否则典型值为 25°C, VDD=3.6V。
- 开放式排水管输出必须拉到 $V_{\text{女儿}}$ 。
- 模拟引脚被定义为没有相关通用 I/O 端口功能的引脚。
- 数字引脚具有相关的 GPIO 端口功能, 并具有 5V 容容输入, EXTAL 和 XTAL 除外。
- 内部上拉/下拉电阻被禁用。
- 表征, 未在生产中进行测试。
- 使用 V 计算的示例 I_{IND} 关系, $V_{\text{女儿}}$, 和最大 I_{IND} : $Z_{\text{IND}} = V_{\text{女儿}} / I_{\text{IND}}$ 。这是将高信号拉到 V 以下所需的阻抗。由于 V 时泄漏 $I_{\text{IND}} < V_{\text{钳}} < V_{\text{女儿}}$ 。这些示例假设信号源低=0 V。
- 在 V 处测量 $V_{\text{女儿}}$ 电源电压= $V_{\text{女儿}} \text{ min}$ 和 $V_{\text{input}} = V_{\text{纳粹党卫军}}$ 。
- 在 V 处测量 $V_{\text{女儿}}$ 电源电压= $V_{\text{女儿}} \text{ min}$ 和 $V_{\text{input}} = V_{\text{女儿}}$ 。



5.2.4 电源模式过渡操作行为

除 t 以外的所有规格 $t_{\text{波尔}}$, 和 V_{LLSx} → 下表中的运行恢复时间假设此时钟配置:

- CPU 和系统时钟= 100 MHz
- 总线时钟= 50 MHz
- FlexBus 时钟= 50 MHz
- 闪存时钟= 25 MHz

• MCG 模式: FEI

表 5. 电源模式过渡操作行为

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|---------|--|-----|-----|----|----|
| 字母 T 波尔 | POR 事件后, 从 V 点开始的时间 _{女儿} 在芯片的工作温度范围内执行第一个指令时达到 1.71V。 <ul style="list-style-type: none"> • V_{女儿}流率 ≥ 5.7 kV/s • V_{女儿}拆分率 < 5.7 kV/s | — | 300 | 微秒 | 1 |
| | • VLLS1 → 跑步 | — | 134 | 微秒 | |
| | • VLLS2 → 跑步 | — | 96 | 微秒 | |
| | • VLLS3 → 跑步 | — | 96 | 微秒 | |
| | • LLS → 跑步 | — | 6.2 | 微秒 | |
| | • VLPS → 跑步 | — | 5.9 | 微秒 | |
| | • 停止 → 跑步 | — | 5.9 | 微秒 | |

1. 正常启动 (FTFL_OPT[LPBOOT]=1)

5.2.5 功耗操作行为

表 6. 功耗操作行为

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|----------|---|-----|-----|-----|----|------|
| 我 DDA | 模拟供应电流 | — | — | 见注释 | 妈 | 1 |
| 我 DD_RUN | 运行模式当前—所有外围时钟被禁用, 代码从闪存执行 <ul style="list-style-type: none"> • @ 1.8V • @ 3.0V | — | 45 | 70 | mA | 2 |
| 我 DD_RUN | 运行模式当前—启用所有外围时钟, 从闪存执行代码 <ul style="list-style-type: none"> • @ 1.8V • @ 3.0V • @ 25°C • @ 125°C | — | 61 | 85 | 妈 | 3, 4 |
| 我 DD_等待 | 3.0 V 的等待模式高频电流——所有外围时钟都被禁用 | — | 35 | — | 妈 | 2 |
| 我 DD_等待 | 等待模式在 3.0 V 时降低频率电流——所有外围时钟都已禁用 | — | 15 | — | 妈 | 5 |

General

| | | | | | | |
|--------------|-------------------------------|---|------|---|---|---|
| 我 DD_VLPR | 3.0 V 的超低功耗运行模式电流——所有外围时钟都被禁用 | — | 不适用的 | — | 妈 | 6 |
|--------------|-------------------------------|---|------|---|---|---|

表格在下一页继续...

表 6. 功耗运行行为 (续)

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---------------|--|-------------|----------------------|---------------------|----------------|----|
| 我 DD_VLPR | 3.0 V 的超低功耗运行模式电流——所有外围时钟都已启用 | — | 不适用的 | — | 妈 | 7 |
| 我 DD_VLPW | 极低功耗等待模式电流为 3.0V——所有外围时钟都被禁用 | — | 不适用的 | — | 妈 | 8 |
| 我 DD_停 止 | 停止模式电流为 3.0 V <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 0.59 2.26 5.94 | 1.4 7.9 19.2 | mA mA mA | |
| 我 DD_VLPS | 3.0 V 的超低功率停止模式电流 <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 93 520 1350 | 435 2000 4000 | μA μA μA | |
| 我 DD_LLS | 3.0 V 时的低泄漏停止模式电流 <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 4.8 28 126 | 20 68 270 | μA μA μA | 9 |
| 我 DD_VLLS3 | 非常低泄漏停止模式 3 电流在 3.0 V <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 3.1 17 82 | 8.9 35 148 | μA μA μA | 9 |
| 我 DD_VLLS2 | 非常低泄漏停止模式 2 电流在 3.0V <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 2.2 7.1 41 | 5.4 12.5 125 | μA μA μA | |
| 我 DD_VLLS1 | 极低泄漏停止模式 1 电流在 3.0 V <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 2.1 6.2 30 | 7.6 13.5 46 | μA μA μA | |
| 我 DD_VBAT | 禁用 RTC 和 32kHz 的平均电流 3.0 伏 <ul style="list-style-type: none"> • @ -40 至 25°C • @ 70°C • @ 105°C | — — — | 0.33 0.60 1.97 | 0.39 0.78 2.9 | μA μA μA | |

表格在下一页继续...

表 6. 功耗运行行为 (续)

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|--------------|---|-----|------|------|----|----|
| 我 DD_VBAT | CPU 未访问 RTC 寄存器时的平均电流 <ul style="list-style-type: none"> • @ 1.8V • @ -40 至 25°C • @ 70°C • @ 105°C • @ 3.0V • @ -40 至 25°C • @ 70°C • @ 105°C | — | 0.71 | 0.81 | μA | 10 |
| | | — | 1.01 | 1.3 | μA | |
| | | — | 2.82 | 4.3 | μA | |
| | | — | 0.84 | 0.94 | μA | |
| | | — | 1.17 | 1.5 | μA | |
| | | — | 3.16 | 4.6 | μA | |

1. 模拟电源电流是设备上每个模拟模块的有源或禁用电流的总和。请参阅每个模块的规格以了解其供应电流。
2. 100MHz 核心和系统时钟, 50MHz 总线和 FlexBus 时钟, 以及 25MHz 闪存时钟。MCG 配置为 FEI 模式。所有外围时钟都已禁用。
3. 100MHz 核心和系统时钟, 50MHz 总线和 FlexBus 时钟, 以及 25MHz 闪存时钟。MCG 配置为 FEI 模式。启用了所有外围时钟。
4. 最大值通过 CPU 执行 DSP 指令来测量。
5. 25MHz 核心和系统时钟, 25MHz 总线时钟, 以及 12.5MHz FlexBus 和闪存时钟。MCG 配置为 FEI 模式。
6. 2 MHz 核心、系统、FlexBus、总线时钟和 1MHz 闪存时钟。MCG 配置为 BLPE 模式。所有外围时钟都已禁用。从闪存执行代码。
7. 2 MHz 核心、系统、FlexBus、总线时钟和 1MHz 闪存时钟。MCG 配置为 BLPE 模式。所有外围时钟都已启用, 但外围设备未处于活动状态。从闪存执行代码。
8. 2 MHz 核心、系统、FlexBus、总线时钟和 1MHz 闪存时钟。MCG 配置为 BLPE 模式。所有外围时钟都已禁用。
9. 数据反映了具有 128 KB 内存的设备。对于具有 64 KB 内存的设备, 功耗降低 2μA。
10. 包括 32kHz 振荡器电流和 RTC 操作。

5.2.5.1 图: 典型的 IDD_RUN 操作行为

在这些条件下测量了以下数据:

- 50 MHz 和更低频率的 FBE 模式下的 MCG。MCG 在 FEE 模式下, 频率大于 50 MHz。
- USB 调节器已禁用
- 没有切换 GPIO
- 在启用缓存的情况下从闪存执行代码
- 对于 ALLOFF 曲线, 除 FTFL 外, 所有外围时钟都被禁用

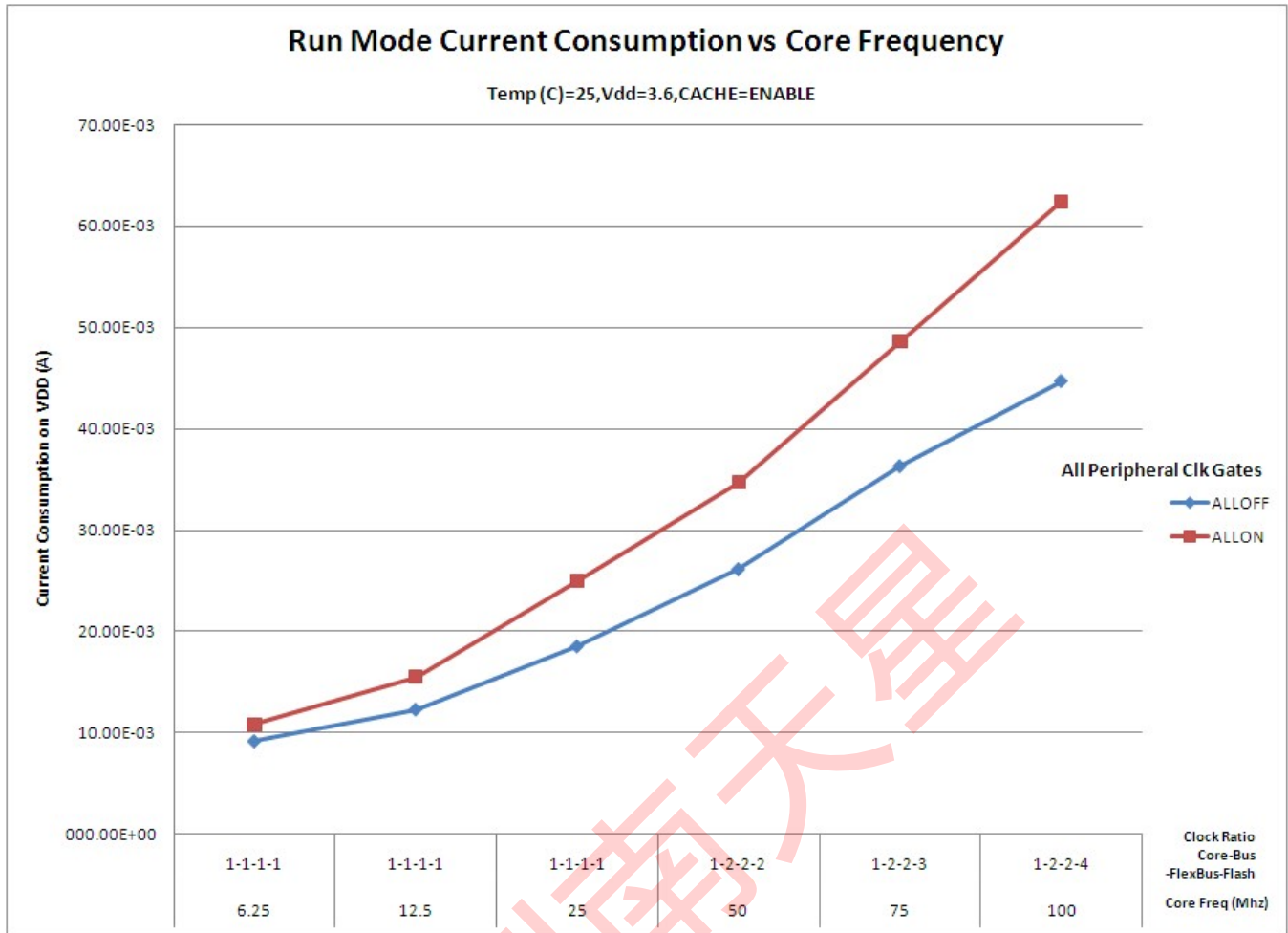


图 2. 运行模式电源电流与核心频率

5.2.6 EMC 辐射排放操作行为

表 7. 在 144LQFP 和 144MAPBGA 封装上测量的 EMC 辐射排放操作行为

| 标志 | 描述 | 频段 (MHz) | 144LQFP | 144MAPBGA | 单位 | 笔记 |
|---------|--------------|-----------|---------|-----------|------|------|
| VRE1 | 辐射排放电压, 频段 1 | 0.15-50 | 23 | 12 | dBμV | 1, 2 |
| VRE2 | 辐射排放电压, 波段 2 | 50-150 | 27 | 24 | dBμV | |
| V 回复 3 | 辐射排放电压, 波段 3 | 150-500 | 28 | 27 | dBμV | |
| VRE4 | 辐射排放电压, 波段 4 | 500-1000 | 14 | 11 | dBμV | |
| VRE_IEC | IEC 级别 | 0.15-1000 | K | K | — | 2, 3 |

- 根据 IEC 标准 61967-1 确定, 集成电路-电磁发射的测量, 150 kHz 至 1 GHz 第 1 部分: 一般条件和定义和 IEC 标准 61967-2, 集成电路-电磁发射的测量, 150 kHz 至 1 GHz 第 2 部分: 辐射发射的测量-TEM 单元和宽带 TEM 单元方法。在微控制器运行基本应用程序代码时进行了测量。报告的排放水平是最大测量排放的值, 四舍五入到下一个整数, M 在每个频率范围内的测量方向中。

2. $V_{\text{女儿}} = 3.3 \text{ V}$, $T_{\text{罗马字母的第一个字母}} = 25^{\circ}\text{C}$, $f_{\text{OSC}} = 12 \text{ MHz}$ (晶体), $f_{\text{SYS}} = 96 \text{ MHz}$, $f_{\text{公共汽车}} = 48 \text{ MHz}$
3. 根据 IEC 标准 61967-2 的附件 D 指定, 辐射排放的测量-TEM 细胞和宽带 TEM 细胞方法

5.2.7 设计时考虑到辐射排放

要查找为设计系统以尽量减少辐射排放干扰提供指导的应用说明:

1. 前往 www.freescale.com。
2. 对“EMC 设计”进行关键字搜索。

5.2.8 电容属性

表 8。电容属性

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|----------------------|------------|-----|-----|----|
| 字母 C _{IN_A} | 输入电容: 模拟引脚 | — | 7 | pF |
| 字母 C _{IN_D} | 输入电容: 数字引脚 | — | 7 | pF |

5.3 开关规格

5.3.1 设备时钟规格

表 9。设备时钟规格

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|-----------------|--------------------|-----|-----|----|----|
| 正常运行模式 | | | | | |
| 第六个罗马字母 SYS | 系统和核心时钟 | — | 100 | 兆赫 | |
| 第六个罗马字母 SYS_USB | 全速 USB 运行时的系统和核心时钟 | 20 | — | 兆赫 | |
| 第六个罗马字母 ENET | 以太网运行时的系统和核心时钟 | 5 | — | 兆赫 | |
| | | 50 | — | | |
| 第六个罗马字母公共汽车 | 公交车时钟 | — | 50 | 兆赫 | |
| FB_CLK | FlexBus 时钟 | — | 50 | 兆赫 | |
| 第六个罗马字母闪光灯 | 闪光时钟 | — | 25 | 兆赫 | |
| 第六个罗马字母 LPTMR | LPTMR 时钟 | — | 25 | 兆赫 | |

将军

5.3.2 一般开关规格

这些通用规格适用于为 GPIO、UART、CAN、CMT、IEEE 1588 计时器和 I 配置的所有信号 2C 信号。

表 10。一般开关规格

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|----|--|------------------|---------------------|----------------------|------|
| | GPIO 引脚中断脉冲宽度（禁用数字故障滤波器）—同步路径 | 1.5 | — | 公交车时钟周期 | 1, 2 |
| | GPIO 引脚中断脉冲宽度（禁用数字故障滤波器，启用模拟滤波器）—异步路径 | 100 | — | Ns | 3 |
| | GPIO 引脚中断脉冲宽度（禁用数字故障滤波器，禁用模拟滤波器）—异步路径 | 16 | — | Ns | 3 |
| | 外部复位脉冲宽度（禁用数字故障滤波器） | 100 | — | Ns | 3 |
| | 重置断言后的模式选择（EZP_CS）保留时间 | 2 | — | 公交车时钟周期 | |
| | 端口上升和下降时间（高驱动强度） <ul style="list-style-type: none"> • Slew 禁用 • $1.71 \leq V_{\text{女儿}} \leq 2.7V$ • $2.7 \leq V_{\text{女儿}} \leq 3.6V$ • 启用了 Slew • $1.71 \leq V_{\text{女儿}} \leq 2.7V$ • $2.7 \leq V_{\text{女儿}} \leq 3.6V$ | — — — — | 12 6 36 24 | Ns ns Ns ns | 4 |
| | 端口上升和下降时间（低驱动强度） <ul style="list-style-type: none"> • Slew 禁用 • $1.71 \leq V_{\text{女儿}} \leq 2.7V$ • $2.7 \leq V_{\text{女儿}} \leq 3.6V$ • 启用了 Slew • $1.71 \leq V_{\text{女儿}} \leq 2.7V$ • $2.7 \leq V_{\text{女儿}} \leq 3.6V$ | — — — — | 12 6 36 24 | Ns ns Ns ns | 5 |

1. 这是保证通过引脚同步电路的最小脉冲宽度。较短的脉冲可能被识别，也可能无法被识别。在停止、VLPS、LLS 和 VLLSx 模式下，同步器被绕过，因此在这种情况下可以识别较短的脉冲。
2. 必须满足更大的同步和异步时序。
3. 这是保证在停止、VLPS、LLS 和 VLLSx 模式下被识别为引脚中断请求的最小脉冲宽度。
4. 75 pF 负载
5. 15 pF 负载

5.4 热规格

将军

5.4.1 热操作要求

表 11. 热操作要求

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|---------------------|-------|-----|-----|----|
| 字母 T 第十个 英文字母 J | 模具结温度 | -40 | 125 | °C |
| 字母 T 罗马字 母的第一个字母 | 环境温度 | -40 | 105 | °C |

5.4.2 热属性

| 电路板类型 | 标志 | 描述 | 144 LQFP | 144 MAPBGA | 单位 | 笔记 |
|-----------|----------------------|--------------------------------------|----------|---------------|------|----|
| 单层 (1s) | 字母 R _{θJA} | 热阻, 与环境的 连接 (自然对 流) | 45 | 48 | °C/W | 1 |
| 四层 (2s2p) | 字母 R _{θJA} | 热阻, 与环境的 连接 (自然对 流) | 36 | 29 | °C/W | 1 |
| 单层 (1s) | 字母 R _{θJMA} | 热阻, 与环境的 连接 (200 英尺/ 分钟空气速度) | 36 | 38 | °C/W | 1 |
| 四层 (2s2p) | 字母 R _{θJMA} | 热阻, 与环境的 连接 (200 英尺/ 分钟空气速度) | 30 | 25 | °C/W | 1 |
| — | 字母 R _{θJB} | 耐热性, 交界处 | 24 | 16 | °C/W | 2 |
| — | 字母 R _{θJC} | 耐热性, 接头到 外壳 | 9 | 9 | °C/W | 3 |
| — | Ψ _{JT} | 热表征参数, 接 口到包装顶部外 中心 (自然对 流) | 2 | 2 | °C/W | 4 |

1. 根据 JEDEC 标准 JESD51-2 确定，集成电路热测试方法环境条件-自然对流（空气），或 EIA/JEDEC 标准 JESD51-6，集成电路热测试方法环境条件-强制对流（移动空气）。

深圳南天星

2. 根据 JEDEC 标准 JESD51-8 确定, 集成电路热测试方法环境条件-连接板。
3. 根据 MIL-STD 883 的方法 1012.1 确定, 测试方法标准, 微电路, 冷板温度用于外壳温度。该值包括包装顶部和冷板之间界面材料的热阻。
4. 根据 JEDEC 标准 JESD51-2 确定, 集成电路热测试方法环境条件-自然对流 (空气)。

6 外围操作要求和行为

6.1 核心模块

6.1.1 调试跟踪定时规范

表 12. 调试跟踪操作行为

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|--------------------------------|-----------|-------|-----|----|
| 字母 T _{Cyc} | 时钟周期 | 取决于频率 | | 兆赫 |
| 字母 T _{WI} | 低脉冲宽度 | 2 | — | Ns |
| 字母 T _{Wh} | 高脉冲宽度 | 2 | — | Ns |
| 字母 T _{字母R} | 时钟和数据上升时间 | — | 3 | Ns |
| 字母 T _{第六个 罗马字母} | 时钟和数据下降时间 | — | 3 | Ns |
| 字母 T _{罗马字 母的第十九个} | 数据设置 | 3 | — | Ns |
| 字母 T _H | 数据保持 | 2 | — | Ns |

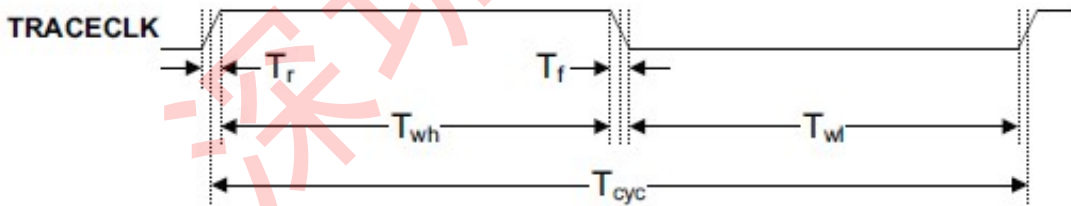


图 3. TRACE_CLKOUT 规格

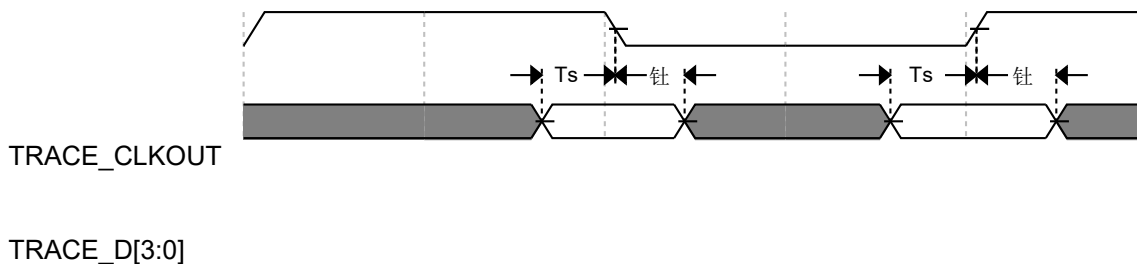


图 4。跟踪数据规范

6.1.2 JTAG 电气

表 13。JTAG 有限电压范围电气

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|-----|---|----------------|----------------|----------------|
| | 工作电压 | 2.7 | 3.6 | V |
| J1 | TCLK 操作频率 • 边界扫描 • JTAG 和 CJTAG • 串行电线调试 | 0 0 0 | 10 25 50 | 兆赫 |
| J2 | TCLK 周期 | 1/J1 | — | Ns |
| J3 | TCLK 时钟脉冲宽度 • 边界扫描 • JTAG 和 CJTAG • 串行电线调试 | 50 20 10 | — — — | Ns ns ns |
| J4 | TCLK 的上升和下降时间 | — | 3 | Ns |
| J5 | 边界扫描输入数据设置时间到 TCLK 上升 | 20 | — | Ns |
| J6 | TCLK 上升后的边界扫描输入数据保持时间 | 0 | — | Ns |
| J7 | TCLK 低边界扫描输出数据有效 | — | 25 | Ns |
| J8 | TCLK 低到边界扫描输出高-Z | — | 25 | Ns |
| J9 | TMS, TDI 输入数据设置时间到 TCLK 上升 | 8 | — | Ns |
| J10 | TCLK 上升后的 TMS、TDI 输入数据保留时间 | 1 | — | Ns |
| J11 | TCLK 低到 TDO 数据有效 | — | 17 | Ns |
| J12 | TCLK 低到 TDO 高-Z | — | 17 | Ns |
| J13 | TRST 断言时间 | 100 | — | Ns |
| J14 | TRST 设置时间 (否定) 到 TCLK 高 | 8 | — | Ns |

表 14。JTAG 全电压范围电气

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|----|---|-------------|----------------|----|
| | 工作电压 | 1.71 | 3.6 | V |
| J1 | TCLK 操作频率 • 边界扫描 • JTAG 和 CJTAG • 串行电线调试 | 0 0 0 | 10 20 40 | 兆赫 |
| J2 | TCLK 周期 | 1/J1 | — | Ns |

表格在下一页继续...

表 14。JTAG 全电压范围电气 (续)

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|----|----|-----|-----|----|
|----|----|-----|-----|----|

| | | | | |
|-----|----------------------------|------|------|----|
| J3 | TCLK 时钟脉冲宽度 | | | |
| | • 边界扫描 | 50 | — | Ns |
| | • JTAG 和 CJTAG | 25 | — | ns |
| | • 串行电线调试 | 12.5 | — | ns |
| J4 | TCLK 的上升和下降时间 | — | 3 | Ns |
| J5 | 边界扫描输入数据设置时间到 TCLK 上升 | 20 | — | Ns |
| J6 | TCLK 上升后的边界扫描输入数据保持时间 | 0 | — | Ns |
| J7 | TCLK 低边界扫描输出数据有效 | — | 25 | Ns |
| J8 | TCLK 低到边界扫描输出高-Z | — | 25 | Ns |
| J9 | TMS, TDI 输入数据设置时间到 TCLK 上升 | 8 | — | Ns |
| J10 | TCLK 上升后的 TMS、TDI 输入数据保留时间 | 1.4 | — | Ns |
| J11 | TCLK 低到 TDO 数据有效 | — | 22.1 | Ns |
| J12 | TCLK 低到 TDO 高-Z | — | 22.1 | Ns |
| J13 | TRST 断言时间 | 100 | — | Ns |
| J14 | TRST 设置时间 (否定) 到 TCLK 高 | 8 | — | Ns |

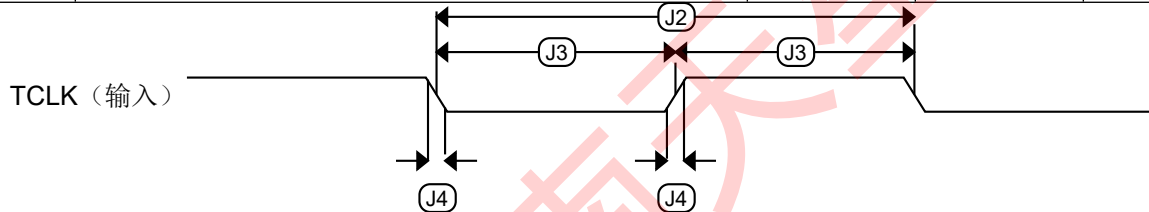


图 5。测试时钟输入时序

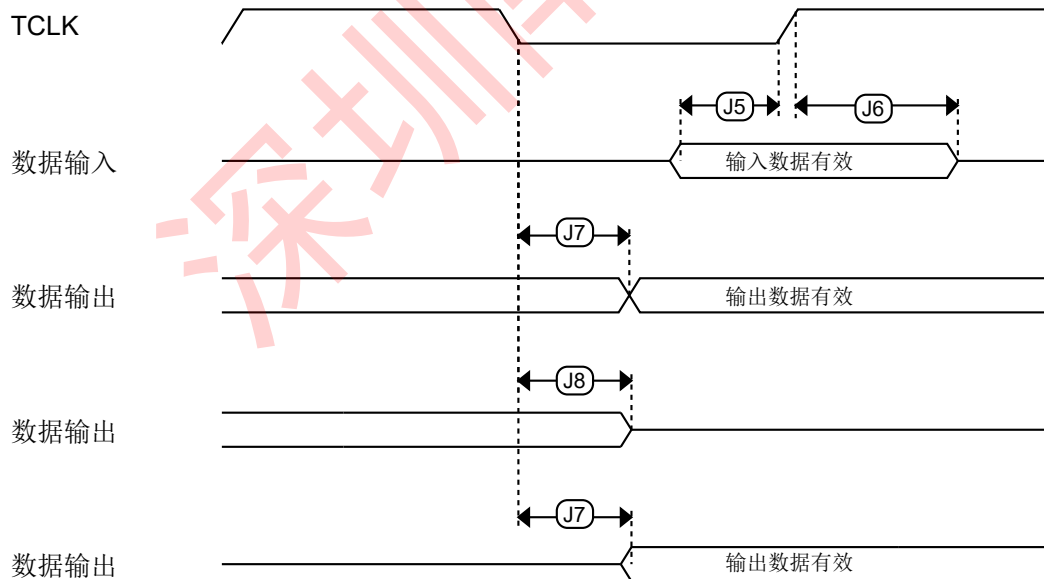


图 6. 边界扫描 (JTAG) 计时

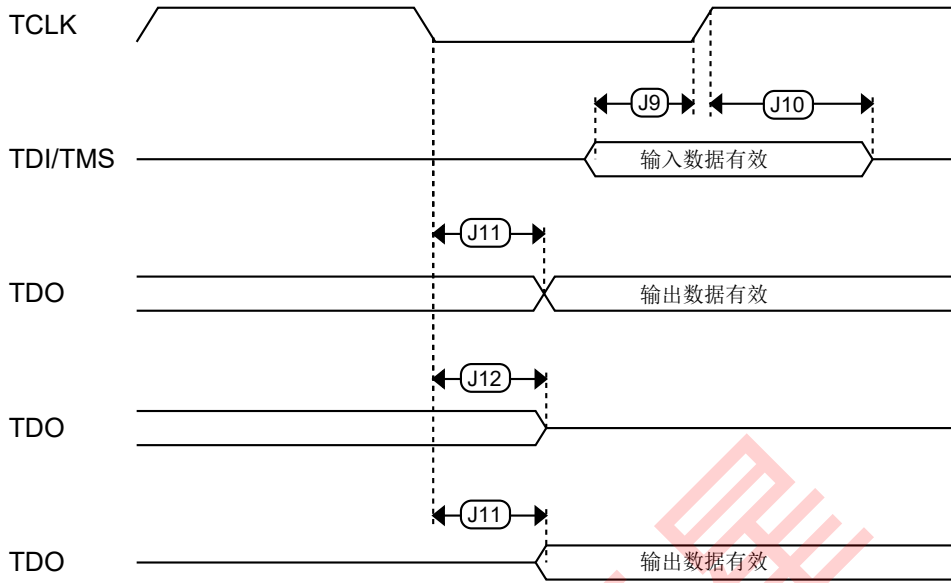


图 7. 测试访问端口定时

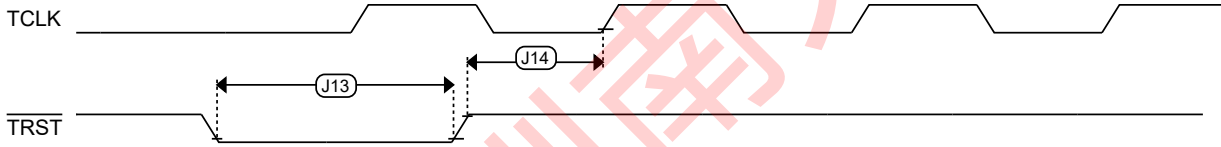


图 8. TRST 计时

6.2 系统模块

设备的系统模块没有必要的规格。

6.3 时钟模块

6.3.1 MCG 规格

表 15. MCG 规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|--------------------------|--|-----------------------------|-----------|-----------|-------|----|
| 第六个罗马字母 Ints_ft | 内部参考频率（慢时钟）-工厂在标称 VDD 和 25°C 下修剪 | — | 32.768 | — | 千赫 | |
| 第六个罗马字母 Ints_t | 内部参考频率（慢时钟）——用户修剪——在 0-70°C 的固定电压和温度范围内 | 31.25 | — | 38.2 | 千赫 | |
| $\Delta f_{Dco_res_t}$ | 修剪的平均 DCO 输出的分辨率 固定电压和温度下的频率——使用 SCTRIM 和 SCFTRIM | — | ± 0.3 | ± 0.6 | %FDco | 1 |
| Δf_{Dco_t} | 修剪平均 DCO 输出频率在固定电压和温度范围内的总偏差为 0-70°C | — | ± 4.5 | — | %FDco | 1 |
| 第六个罗马字母 Intf_ft | 内部参考频率（快速时钟）——工厂在标称 VDD 和 25°C 下修剪 | — | 4 | — | 兆赫 | |
| 第六个罗马字母 Intf_t | 内部参考频率（快速时钟）——用户在标称 VDD 和 25°C 下修剪 | 3 | — | 5 | 兆赫 | |
| 第六个罗马字母 Loc_low | 外部时钟最小频率的损失- 范围 = 00 | $(3/5) \times f_{Ints_t}$ | — | — | 千赫 | |
| 第六个罗马字母 Loc_high | 外部时钟最小频率的损失——范围=01、10 或 11 | $(16/5) \times f_{Ints_t}$ | — | — | 千赫 | |
| FLL | | | | | | |
| 第六个罗马字母 Fll_ref | FLL 参考频率范围 | 31.25 | — | 39.0625 | 千赫 | |

表格在下一页继续...

表 15. MCG 规格（续）

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 | |
|----------------|------------|----------------------------|-----|-------|----|----|------|
| 第六个罗马字母 Dco | DCO 输出频率范围 | 低范围（DRS=00） | 20 | 20.97 | 25 | 兆赫 | 2, 3 |
| | | $640 \times f_{Fll_ref}$ | | | | | |
| | | 中档（DRS=01） | 40 | 41.94 | 50 | 兆赫 | |
| | | $1280 \times f_{Fll_ref}$ | | | | | |
| | | 中高范围（DRS=10） | 60 | 62.91 | 75 | 兆赫 | |
| | | $1920 \times f_{Fll_ref}$ | | | | | |

Peripheral operating requirements and behaviors

| | | | | | | | |
|-----------------------|---|-----------------------------------|------------|-------|---|---------------|------|
| | | 高范围 (DRS=11) | 80 | 83.89 | 100 | 兆赫 | |
| 第六个罗马字母 dco_t_DM32 | DCO 输出频率 | $2560 \times f_{\text{Fll_ref}}$ | | | | | |
| | | 低范围 (DRS=00) | — | 23.99 | — | 兆赫 | 4, 5 |
| | | $732 \times f_{\text{Fll_ref}}$ | | | | | |
| | | 中档 (DRS=01) | — | 47.97 | — | 兆赫 | |
| | | $1464 \times f_{\text{Fll_ref}}$ | | | | | |
| | | 中高范围 (DRS=10) | — | 71.99 | — | 兆赫 | |
| | | $2197 \times f_{\text{Fll_ref}}$ | | | | | |
| | | 高范围 (DRS=11) | — | 95.98 | — | 兆赫 | |
| | | $2929 \times f_{\text{Fll_ref}}$ | | | | | |
| 第十个英文字母 Jcyc_fll | FLL 周期抖动 | | — | 180 | — | 后记 | |
| | • $f_{\text{VCO}} = 48 \text{ MHz}$ • $f_{\text{VCO}} = 98 \text{ 兆赫}$ | | — | 150 | — | | |
| 字母 TFll_acquire | FLL 目标频率采集时间 | | — | — | 1 | 女士 | 6 |
| PLL | | | | | | | |
| 第六个罗马字母 Vco | VCO 工作频率 | | 48.0 | — | 100 | 兆赫 | |
| 我 Pll | PLL 工作电流 | | — | 1060 | — | μA | 7 |
| | • PLL @ 96 MHz ($f_{\text{Osc_hi_1}} = 8 \text{ MHz}$, $f_{\text{Pll_ref}} = 2 \text{ MHz}$, VDIV 乘数= 48) | | | | | | |
| 我 Pll | PLL 工作电流 | | — | 600 | — | μA | 7 |
| | • PLL @ 48 MHz ($f_{\text{Osc_hi_1}} = 8 \text{ MHz}$, $f_{\text{Pll_ref}} = 2 \text{ MHz}$, VDIV 乘数= 24) | | | | | | |
| 第六个罗马字母 Pll_ref | PLL 参考频率范围 | | 2.0 | — | 4.0 | 兆赫 | |
| 第十个英文字母 Jcyc_pll | PLL 周期抖动 (RMS) | | | | | | 8 |
| | • 第六个罗马字母 $V_{\text{CO}} = 48 \text{ 兆赫}$ | | — | 120 | — | Ps | |
| | • 第六个罗马字母 $V_{\text{CO}} = 100 \text{ 兆赫}$ | | — | 50 | — | ps | |
| 第十个英文字母 JAcc_pll | PLL 累积抖动超过 $1\mu\text{s}$ (RMS) | | | | | | 8 |
| | • 第六个罗马字母 $V_{\text{CO}} = 48 \text{ 兆赫}$ | | — | 1350 | — | Ps | |
| | • 第六个罗马字母 $V_{\text{CO}} = 100 \text{ 兆赫}$ | | — | 600 | — | ps | |
| D 锁 | 锁定入口频率公差 | | ± 1.49 | — | ± 2.98 | % | |
| DUnl | 锁定出口频率公差 | | ± 4.47 | — | ± 5.97 | % | |
| 字母 TPll_lock | 锁探测器检测时间 | | — | — | $150 \times 10^{-6} + 1075 (1/f_{\text{Pll_ref}})$ | 罗马字母的第十九个 | 9 |

1. 此参数使用内部参考 (慢时钟) 作为 FLL (FEI 时钟模式) 的参考来测量。
2. 列出的这些典型值是使用出厂修剪和 DMX32=0 的慢速内部参考时钟 (FEI)。
3. 由此产生的系统时钟频率不应超过其最大指定值。DCO 频率偏差 ($\Delta f_{\text{Dco_t}}$) 应考虑过电压和温度。
4. 列出的这些典型值是使用工厂装饰和 DMX32=1 的慢速内部参考时钟 (FEI)。

5. 由此产生的时钟频率不得超过设备的最大指定时钟频率。
6. 本规范适用于更改 FLL 参考源或参考分频器、更改修剪值、更改 DMX32 位、更改 DRS 位或从 FLL 禁用 (BLPE、BLPI) 更改为启用 FLL (FEI、FEE、FBE、FBI) 的任何时间。如果一个水晶/Resonator 正在用作参考, 此规范假设它已经在运行。
7. 排除任何在 PLL 运行期间也消耗电力的振荡器电流。
8. 该规范是使用 Freescale 开发的 PCB 获得的。PLL 抖动取决于每个 PCB 的噪声特性, 结果会有所不同。
9. 本规范适用于 PLL VCO 分频器或参考分频器更改, 或从 PLL 禁用 (BLPE, BLPI) 更改为启用 PLL (PBE, PEE) 的任何时间。如果使用晶体/谐振器作为参考, 本规范假设它已经在运行。

6.3.2 振荡器电气规格

本节提供了模块的电气特性。

6.3.2.1 振荡器直流电气规格

表 16. 振荡器直流电气规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---------------------------|--|------|-----|-----|----------------------------|------|
| V 女儿 | 电源电压 | 1.71 | — | 3.6 | V | |
| 我 DDOSC | 电源电流-低功耗模式 (HGO=0) <ul style="list-style-type: none"> • 32 千赫 • 4 兆赫 • 8 MHz (范围=01) • 16 兆赫 • 24 兆赫 • 32 兆赫 | — | 500 | — | nA μA μA mA mA | 1 |
| 我 DDOSC | 供应电流—高增益模式 (HGO=1) <ul style="list-style-type: none"> • 32 千赫 • 4 兆赫 • 8 MHz (范围=01) • 16 兆赫 • 24 兆赫 • 32 兆赫 | — | 25 | — | μA μA μA mA mA | 1 |
| 字母 C 英 语字母中的第 二十四字母 | EXTAL 负载电容 | — | — | — | | 2, 3 |
| 字母 C 第 25 个字母 | XTAL 负载电容 | — | — | — | | 2, 3 |

表格在下一页继续...

表 16. 振荡器直流电气规格 (续)

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---------------------------|-------------------------------------|-----|-----------------|-----|----|------|
| 字母 R _{第六个罗马字母} | 反馈电阻器—低频、低功耗模式 (HGO=0) | — | — | — | MΩ | 2, 4 |
| | 反馈电阻—低频、高增益模式 (HGO=1) | — | 10 | — | MΩ | |
| | 反馈电阻器—高频、低功率模式 (HGO=0) | — | — | — | MΩ | |
| | 反馈电阻器—高频、高增益模式 (HGO=1) | — | 1 | — | MΩ | |
| 字母 R _{罗马字母的第十九个} | 串联电阻—低频、低功耗模式 (HGO=0) | — | — | — | kΩ | |
| | 串联电阻器—低频、高增益模式 (HGO=1) | — | 200 | — | kΩ | |
| | 串联电阻器—高频、低功耗模式 (HGO=0) | — | — | — | kΩ | |
| | 串联电阻器—高频、高增益模式 (HGO=1) | — | — | — | kΩ | |
| V _{代表 5} | 振荡的峰值到峰值振幅 (振荡器模式)—低频、低功耗模式 (HGO=0) | — | 0.6 | — | V | |
| | 振荡的峰值到峰值振幅 (振荡器模式)—低频、高增益模式 (HGO=1) | — | V _{女儿} | — | V | |
| | 振荡的峰值到峰值振幅 (振荡器模式)—高频、低功耗模式 (HGO=0) | — | 0.6 | — | V | |
| | 振荡的峰值到峰值振幅 (振荡器模式)—高频、高增益模式 (HGO=1) | — | V _{女儿} | — | V | |

1. V_{女儿}=3.3 V, 温度=25°C
2. 查看晶体或谐振器制造商的建议
3. 字母 C_{英语字母中的第二十四字母, C_{第 25 个字母}} 可以通过使用集成电容器或使用外部组件来提供。
4. 当选择低功耗模式时, R_{第六个罗马字母} 是集成的, 不得从外部连接。
5. EXTAL 和 XTAL 引脚只能连接到所需的振荡器组件, 不得连接到任何其他设备。

6.3.2.2 振荡器频率规格

表 17. 振荡器频率规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|-------------------|-------------------------------------|-----|-----|-----|----|----|
| 第六个罗马字母 Osc_lo | 振荡器晶体或谐振器频率—低频模式 (MCG_C2[RANGE]=00) | 32 | — | 40 | 千赫 | |

Table continues on the next page...

Peripheral operating requirements and behaviors

| | | | | | | |
|---------------------|---|---|---|---|----|--|
| 第六个罗马字母 Osc_hi_1 | 振荡器晶体或谐振器频率-高 频率模式（低范围） (MCG_C2[范围]=01) | 3 | — | 8 | 兆赫 | |
|---------------------|---|---|---|---|----|--|

表 17. 振荡器频率规格（续）

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---------------------|--|-----|-----|-----|----|------|
| 第六个罗马字母 Osc_hi_2 | 振荡器晶体或谐振器频率-高 频率模式（高范围）(MCG_C2[范围]=1x) | 8 | — | 32 | 兆赫 | |
| 第六个罗马字母 Ec_extal | 输入时钟频率（外部时钟模式） | — | — | 50 | 兆赫 | 1, 2 |
| 字母 TDc_extal | 输入时钟占空比（外部时钟模式） | 40 | 50 | 60 | % | |
| 字母 TCst | 晶体启动时间——32 kHz 低频、低功耗模式 (HGO=0) | — | 750 | — | 女士 | 3, 4 |
| | 水晶启动时间——32 kHz 低频、高增益模式 (HGO=1) | — | 250 | — | 女士 | |
| | 水晶启动时间——8 MHz 高频 (MCG_C2[RANGE]=01), 低功耗模式 (HGO=0) | — | 0.6 | — | 女士 | |
| | 水晶启动时间——8 MHz 高频 (MCG_C2[RANGE]=01), 高增益模式 (HGO=1) | — | 1 | — | 女士 | |

1. 当外部时钟用作 FLL 或 PLL 的参考时，可能适用其他频率限制。
2. 当从 FBE 过渡到 FEI 模式时，限制输入时钟的频率，以便当它被 FRDIV 除以时，它保持在 DCO 输入时钟频率的范围内。
3. 必须遵循适当的 PC 板布局程序才能达到规格。
4. 晶体启动时间定义为启用振荡器与 MCG_S 寄存器中设置 OSCINIT 位之间的时间。

笔记

默认情况下，32 kHz 振荡器在低功耗模式下工作，无法进入高功率/增益模式。

6.3.3 32 kHz 振荡器电气特性

本节描述了模块的电气特性。

6.3.3.1 32 kHz 振荡器直流电气规格

表 18. 32kHz 振荡器直流电气规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 |
|--------------|------------------------|------|-----|-----|----|
| V 蝙蝠 | 电源电压 | 1.71 | — | 3.6 | V |
| 字母 R 第六个罗马字母 | 内部反馈电阻 | — | 100 | — | MΩ |
| 字母 C 南辅币 | EXTAL32 和 XTAL32 的寄生电容 | — | 5 | 7 | pF |
| V 代表 1 | 峰值到峰值的振荡幅度 | — | 0.6 | — | V |

1. 当晶体与 32 kHz 振荡器一起使用时, EXTAL32 和 XTAL32 引脚应仅连接到所需的振荡器组件, 不得连接到任何其他设备。

6.3.3.2 32 kHz 振荡器频率规格

表 19. 32 kHz 振荡器频率规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|-------------------------|-------------|-----|--------|------|----|------|
| 第六个罗马字母 Osc_lo | 振荡器晶体 | — | 32.768 | — | 千赫 | |
| 字母 T 开始 | 水晶启动时间 | — | 1000 | — | 女士 | 1 |
| 第六个罗马字母 Ec_extal32 | 外部提供的输入时钟频率 | — | 32.768 | — | 千赫 | 2 |
| V _{Ec_extal32} | 外部提供的输入时钟振幅 | 700 | — | V 幅值 | 毫伏 | 2, 3 |

1. 必须遵循适当的 PC 板布局程序才能达到规格。
2. 本规范适用于外部提供的时钟驱动到 EXTAL32, 不适用于任何其他时钟输入。振荡器保持启用状态, XTAL32 必须保持未连接状态。
3. 指定的参数是峰值到峰值值和 V_{IH} 和 V_I 伊利诺伊州规格不适用。应用时钟的电压必须在 V 范围内纳粹党卫军到 V 幅值。

6.4 记忆和内存接口

6.4.1 闪光灯电气规格

本节描述了闪存模块的电气特性。

6.4.1.1 闪存定时规范——编程和擦除

以下规格表示内部充电泵处于活动状态的时间, 不包括命令开销。

表 20. NVM 程序/擦除定时规范

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---------------------|-----------------|-----|-----|------|----|----|
| 字母 THvpgm4 | 长词程序高压时间 | — | 7.5 | 18 | 微秒 | |
| 字母 THversscr | 扇区擦除高压时间 | — | 13 | 113 | 女士 | 1 |
| 字母 THversblk256k | 256 KB 的擦除块高压时间 | — | 416 | 3616 | 女士 | 1 |

1. 基于自行车报废预期的最大时间。

Table continues on the next page...

6.4.1.2 闪存定时规范—命令

表 21. 闪存命令定时规范

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|-------------------|--------------------------------|-----|-----|-----|----|----|
| 字母 TRd1blk256k | 读取 1s 块执行时间•256 KB 程序 /数据闪存 | — | — | 1.7 | 女士 | |
| 字母 TRd1sec2k | 阅读 1s 部分执行时间（闪存扇区） | — | — | 60 | 微秒 | 1 |

表 21. 闪存命令定时规范（续）

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---|--|------------------|----------------------|-----------------------|----------------|----|
| 字母 TPgmchk | 程序检查执行时间 | — | — | 45 | 微秒 | 1 |
| 字母 TRdrsrc | 读取资源执行时间 | — | — | 30 | 微秒 | 1 |
| 字母 TPgm4 | 程序长字执行时间 | — | 65 | 145 | 微秒 | |
| 字母 TErsblk256k | 擦除 Flash 块执行时间 •256 KB 程序/数据闪存 | — | 435 | 3700 | 女士 | 2 |
| 字母 TErsscr | 擦除闪存扇区执行时间 | — | 14 | 114 | 女士 | 2 |
| 字母 TPgmsec512 字母 TPgmsec1k 字母 TPgmsec2k | 程序部分执行时间 • 512 字节闪光 • 1 KB 闪光灯 • 2 KB 闪存 | — — — | 2.4 4.7 9.3 | — — — | 女士 女士 女士 | |
| 字母 TRd1all | 阅读 1s 所有块的执行时间 | — | — | 1.8 | 女士 | |
| 字母 TRdonce | 阅读一次执行时间 | — | — | 25 | 微秒 | 1 |
| 字母 TPgmonce | 程序一旦执行时间 | — | 65 | — | 微秒 | |
| 字母 TErsall | 擦除所有块执行时间 | — | 870 | 7400 | 女士 | 2 |
| 字母 TVfykey | 验证后门访问密钥执行时间 | — | — | 30 | 微秒 | 1 |
| 字母 T 交换 x01 字母 T 掉期 x02 字 母 T 交换 x04 字母 T 交换 x08 | 掉期控制执行时间 • 控制代码 0x01 • 控制代码 0x02 • 控制代码 0x04 • 控制代码 0x08 | — — — — | 200 70 70 — | — 150 150 30 | 微秒 微秒 微秒 | |

| | | | | | | |
|--|--|------------------|---------------------------|------------------------------|----------------------|---|
| 字母 TPgmpart64k 字母 TPgmpart256k | EEPROM 执行时间的程序分区 • 256 KB FlexNVM | — | 450 | — | 女士 | |
| 字母 TSetramff 字母 TSetram32k 字母 TSetram64k 字母 TSetram256k | 设置 FlexRAM 函数执行时间: • 控制代码 0xFF • 32 KB EEPROM 备份 • 64 KB EEPROM 备份 • 256 KB EEPROM 备份 | — | 70 | — | Ms ms ms ms | |
| 字节写入 FlexRAM 进行 EEPROM 操作 | | | | | | |
| 字母 TEewr8bers | 字节写入以擦除 FlexRAM 位置执行时间 | — | 175 | 260 | 微秒 | 3 |
| 字母 TEewr8b32k 字母 TEewr8b64k 字母 TEewr8b128k 字母 TEewr8b256k | 字节写入 FlexRAM 执行时间: • 32 KB EEPROM 备份 • 64 KB EEPROM 备份 • 128 KB EEPROM 备份 • 256 KB EEPROM 备份 | — — — — | 385 475 650 1000 | 1800 2000 2400 3200 | 微秒 微秒 微秒 | |
| Word 写入 FlexRAM 进行 EEPROM 操作 | | | | | | |

表格在下一页继续...

表 21。闪存命令定时规范（续）

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|--|---|------------------|---------------------------|------------------------------|----------------|----|
| 字母 TEewr16bers | 文字写入擦除 FlexRAM 位置执行时间 | — | 175 | 260 | 微秒 | |
| 字母 TEewr16b32k 字母 TEewr16b64k | Word 写入 FlexRAM 执行时间: • 32 KB EEPROM 备份 • 64 KB EEPROM 备份 • 128 KB EEPROM 备份 • 256 KB EEPROM 备份 | — — — — | 385 475 650 1000 | 1800 2000 2400 3200 | 微秒 微秒 微秒 | |

Table continues on the next page...

Peripheral operating requirements and behaviors

| | | | | | | |
|---|---|---|------|------|----|--|
| 字母 TEewr16b128 k 字母 TEewr16b256 k | | | | | | |
| 长字写入 FlexRAM 进行 EEPROM 操作 | | | | | | |
| 字母 TEewr32bers | 长词写入擦除 FlexRAM 位置执行时间 | — | 360 | 540 | 微秒 | |
| 字母 TEewr32b32k | 长词写入 FlexRAM 执行时间: • 32 KB EEPROM 备份 | — | 630 | 2050 | 微秒 | |
| | • 64 KB EEPROM 备份 | — | 810 | 2250 | 微秒 | |
| | • 128 KB EEPROM 备份 | — | 1200 | 2675 | 微秒 | |
| 字母 TEewr32b64k | • 256 KB EEPROM 备份 | — | 1900 | 3500 | | |
| 字母 TEewr32b128 k 字母 TEewr32b256 k | | | | | | |

1. 假设 25 MHz 闪存时钟频率。
2. 基于循环报废期预期的擦除参数的最大时间。
3. 要将字节写入已擦除的 FlexRAM 位置，必须擦除包含该字节的对齐单词。

6.4.1.3 闪光高压电流行为

表 22. 闪光高压电流行为

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 |
|----------|--------------------|-----|-----|-----|----|
| 我 DD_PGM | 高压闪存编程操作期间的平均电流加路器 | — | 2.5 | 6.0 | 妈 |
| 我 DD_ERS | 高压闪光擦除操作期间的平均电流加路器 | — | 1.5 | 4.0 | 妈 |

6.4.1.4 可靠性规格

表 23. NVM 可靠性规范

| 标志 | 描述 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|-----------------------|------------------|-----|------------------|-----|----|----|
| 程序 Flash | | | | | | |
| 字母 TNvmretp1 0k | 长达 10K 个周期后的数据保留 | 5 | 50 | — | 寿命 | |
| 字母 TNvmretp1k | 长达 1K 周期后的数据保留 | 20 | 100 | — | 寿命 | |

| | | | | | | |
|---------------------|------------------|------|-----|---|----|---|
| 第十四个英文字母 Nvmcycp | 骑行耐力 | 10 K | 50K | — | 周期 | 2 |
| 数据闪存 | | | | | | |
| 字母 TNvmretd10k | 长达 10K 个周期后的数据保留 | 5 | 50 | — | 寿命 | |

表 23. NVM 可靠性规范 (续)

| 标志 | 描述 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|--|---|---|--|-----------------------|------------|----|
| 字母 TNvmretd1k | 长达 1K 周期后的数据保留 | 20 | 100 | — | 寿命 | |
| 第十四个英文字母 Nvmcycd | 骑行耐力 | 10 K | 50K | — | 周期 | 2 |
| FlexRAM 作为 EEPROM | | | | | | |
| 字母 TNvmretee100 | 数据保留高达 100% 的写入耐久性 | 5 | 50 | — | 寿命 | |
| 字母 TNvmretee10 | 数据保留率高达 10% 的写入耐力 | 20 | 100 | — | 寿命 | |
| 第十四个英文字母 Nvmwree16 第十四个英文字母 Nvmwree128 第十四个英文字母 Nvmwree512 第十四个英文字母 Nvmwree4k 第十四个英文字母 Nvmwree32k | 写耐力 <ul style="list-style-type: none"> EEPROM 备份到 FlexRAM 比率=16 EEPROM 备份到 FlexRAM 比率= 128 EEPROM 备份到 FlexRAM 的比率=512 EEPROM 备份到 FlexRAM 比率= 4096 EEPROM 备份到 FlexRAM 比率=32,768 | 35 K 315 K 1.27 米 10 米 80 米 | 175 K 1.6 米 6.4 米 50 米 400 米 | — — — — — | 写写写写 写写 | 3 |

1. 典型的数据保留值基于在高温下加速的测量响应，并降级到恒定的 25°C 使用配置文件。工程公告 EB618 不适用于这项技术。工程公告 EB619 中定义的典型耐力。
2. 循环耐力代表 $-40^{\circ}\text{C} \leq T \leq 125^{\circ}\text{C}$ 时的程序/擦除循环次数_{第十个英文字母 J} $\leq 125^{\circ}\text{C}$ 。
3. 写入续航能力表示在 $-40^{\circ}\text{C} \leq T_j \leq 125^{\circ}\text{C}$ 下对每个 FlexRAM 位置的写入次数，受 FlexNVM 的循环续航能力（与数据闪存值相同）和每个子系统分配的 EEPROM 备份的影响。最小值和典型值假设所有字节写入到 FlexRAM。

6.4.1.5 为 EEPROM 写入 FlexRAM 的耐力

当 FlexNVM 分区代码未设置为完全数据闪存时，EEPROM 数据集大小可以设置为几个非零值中的任何一个。

Table continues on the next page...

Peripheral operating requirements and behaviors

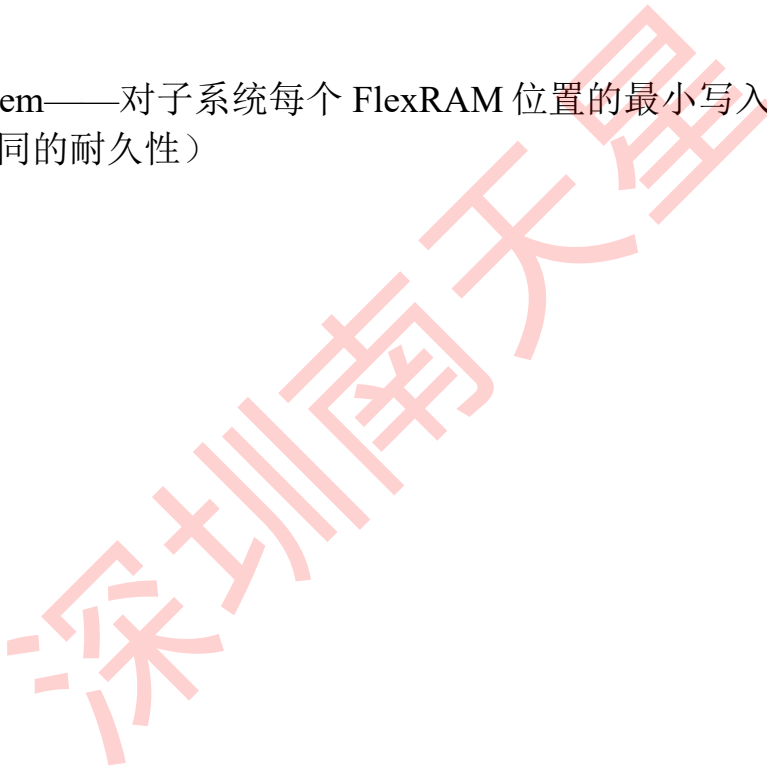
闪存模块使用未通过 FlexNVM 分区代码分配给数据闪存的字节，以获得 EEPROM 数据的有效耐力增加。内置的 EEPROM 记录管理系统提高了程序/擦除周期的数量通过在更大的 EEPROM NVM 存储空间中循环 EEPROM 数据，可以在设备磨损之前实现。

虽然 FlexNVM 的不同分区可用，但其目的是在给定应用程序的整个生命周期内使用 FlexNVM 分区代码和 EEPROM 数据集大小的单一选择。EEPROM 耐力方程和图表 sh 下面假设只使用过一种配置。

$$\text{Writes}_{\text{子系统}} = \frac{\text{EEPROM} - 2 \times \text{EESPLIT} \times \text{EESIZE}}{\text{EESPLIT} \times \text{EESIZE}} \times \text{写效率} \times n_{\text{Nvmcyd}}$$

在哪里

- **Writes_subsystem**——对子系统每个 FlexRAM 位置的最小写入次数（每个子系统可以具有不同的耐久性）



- EEPROM—为基于 DEPART 的每个 EEPROM 子系统分配 FlexNVM；使用程序分区命令输入
- EEESPLIT — 子系统的 FlexRAM 拆分因子；使用 ProgramPartition 命令输入
- EEESIZE — 基于 DEPART 分配 FlexRAM；使用 ProgramPartition 命令输入
- 写_效率 —
- 0.25 用于 8 位写入 FlexRAM
- 0.50 用于 16 位或 32 位写入 FlexRAM
- 第十四个英文字母 N_{vmcycd} —数据闪光循环耐力（下图假设 10,000 个周期）

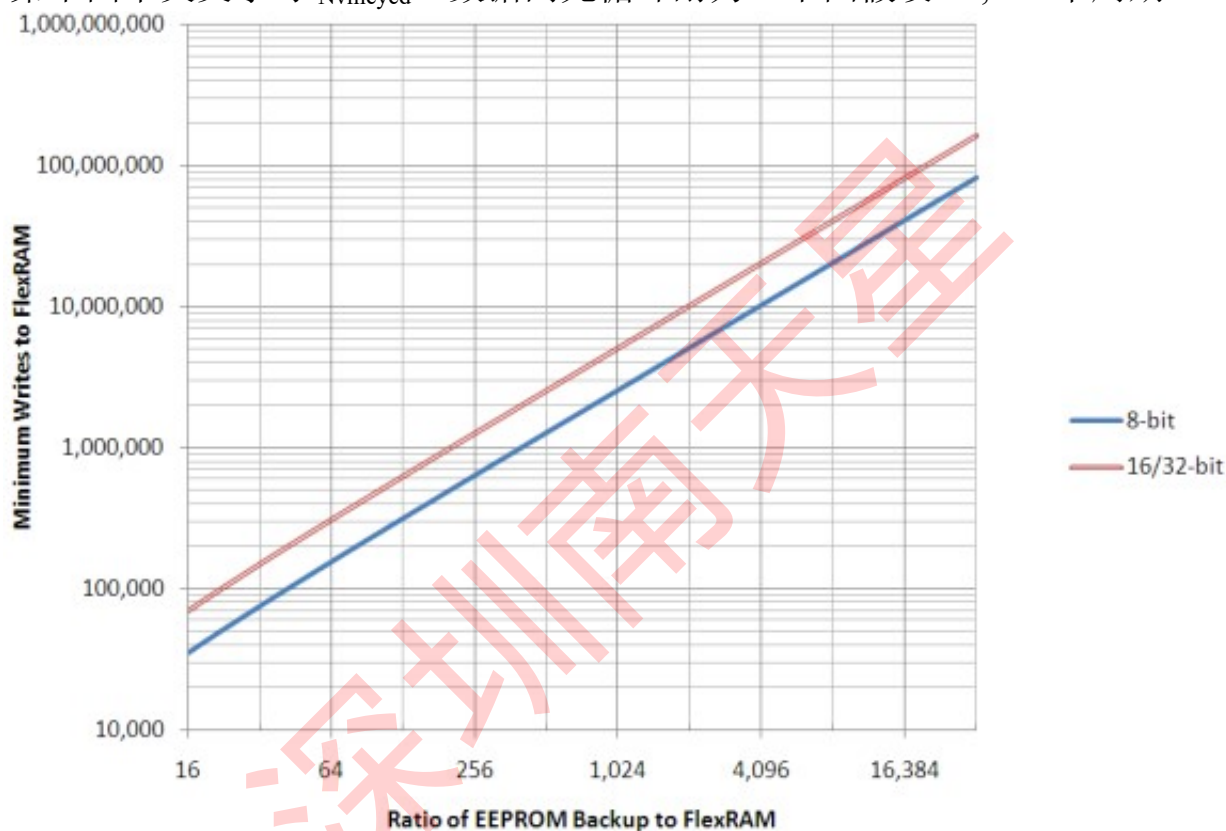


图 9。EEPROM 备份写入 FlexRAM

6.4.2 EzPort 交换规格

表 24。EzPort 切换规范

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|------|------|-----|----|
| | 工作电压 | 1.71 | 3.6 | V |

表格在下一页继续...

表 24. EzPort 开关规格 (续)

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|------------------------------|-------------|---------------|----|
| EP1 | EZP_CK 操作频率 (除 READ 以外的所有命令) | — | 第六个罗马字母 sys/2 | 兆赫 |
| EP1a | EZP_CK 操作频率 (READ 命令) | — | 第六个罗马字母 sys/8 | 兆赫 |
| EP2 | EZP_CS 否定到下一个 EZP_CS 断言 | 2 x tEZP_CK | — | Ns |
| EP3 | EZP_CS 输入对 EZP_CK 高 (设置) 有效 | 5 | — | Ns |
| EP4 | EZP_CK 高到 EZP_CS 输入无效 (保持) | 5 | — | Ns |
| EP5 | EZP_D 输入对 EZP_CK 高有效 (设置) | 2 | — | Ns |
| 第 6 集 | EZP_CK 高到 EZP_D 输入无效 (保持) | 5 | — | Ns |
| 第 7 集 | EZP_CK 低到 EZP_Q 输出有效 | — | 16 | Ns |
| EP8 | EZP_CK 低到 EZP_Q 输出无效 (保持) | 0 | — | Ns |
| EP9 | EZP_CS 否定到 EZP_Q 三态 | — | 12 | Ns |

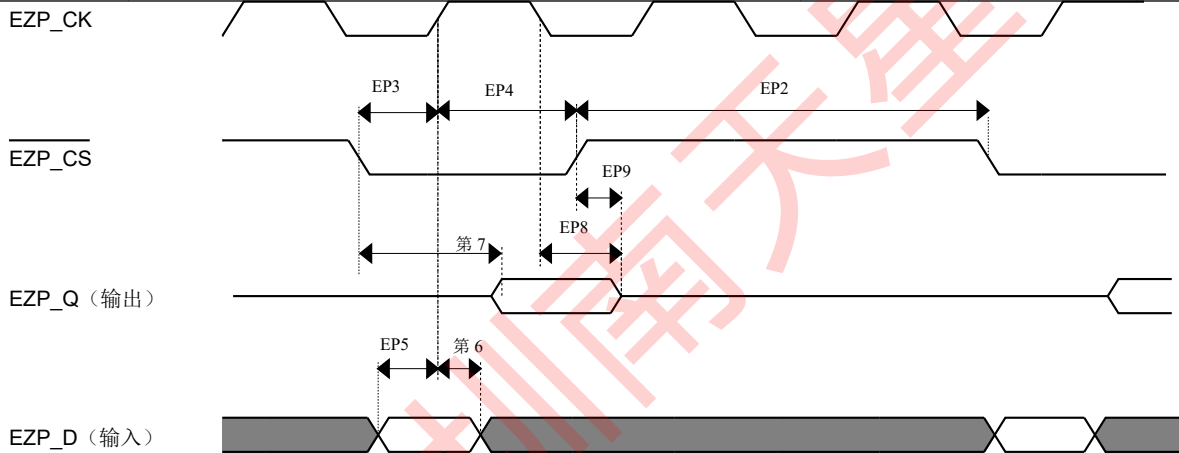


图 10. EzPort 定时图

6.4.3 Flexbus 开关规格

所有处理器总线定时都是同步的；输入设置/保持和输出延迟是针对参考时钟 FB_CLK 的上升边缘给出的。FB_CLK 频率可能与内部系统总线频率或该频率的整数分频器相同。

以下计时数字表示数据何时被锁定或驱动到外部总线上，相对于 Flexbus 输出时钟 (FB_CLK)。所有其他时间关系都可以从这些值中推导出来。

表 25. Flexbus 有限电压范围开关规格

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|--------|----------------|-----|--------|----|----|
| | 工作电压 | 2.7 | 3.6 | V | |
| | 操作频率 | — | FB_CLK | 兆赫 | |
| FB1 | 时钟周期 | 20 | — | Ns | |
| FB2 | 地址、数据和控制输出有效 | — | 11.5 | Ns | 1 |
| FB3 | 地址、数据和控制输出保持 | 0.5 | — | Ns | 1 |
| FB4 | 数据和 FB_TA 输入设置 | 8.5 | — | Ns | 2 |
| FB5 | 数据和 FB_TA 输入保持 | 0.5 | — | Ns | 2 |

- 规格适用于所有 FB_AD[31:0], FB_BE/BWE 第十四个英文字母, FB_CS 第十四个英文字母, FB_OE、FB_RW、FB_TBST、FB_TSIZ[1:0]、FB_ALE 和 FB_TS。___
- 规范适用于所有 FB_AD[31:0]和 FB_TA。

表 26. Flexbus 全电压范围开关规格

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|--------|----------------|----------|--------|----|----|
| | 工作电压 | 1.71 | 3.6 | V | |
| | 操作频率 | — | FB_CLK | 兆赫 | |
| FB1 | 时钟周期 | 1/FB_CLK | — | Ns | |
| FB2 | 地址、数据和控制输出有效 | — | 13.5 | Ns | 1 |
| FB3 | 地址、数据和控制输出保持 | 0 | — | Ns | 1 |
| FB4 | 数据和 FB_TA 输入设置 | 13.7 | — | Ns | 2 |
| FB5 | 数据和 FB_TA 输入保持 | 0.5 | — | Ns | 2 |

- 规格适用于所有 FB_AD[31:0], FB_BE/BWE 第十四个英文字母, FB_CS 第十四个英文字母, FB_OE, FB_RW, FB_TBST, FB_TSIZ[1:0], FB_ALE 和 FB_TS。___
- 规范适用于所有 FB_AD[31:0]和 FB_TA。

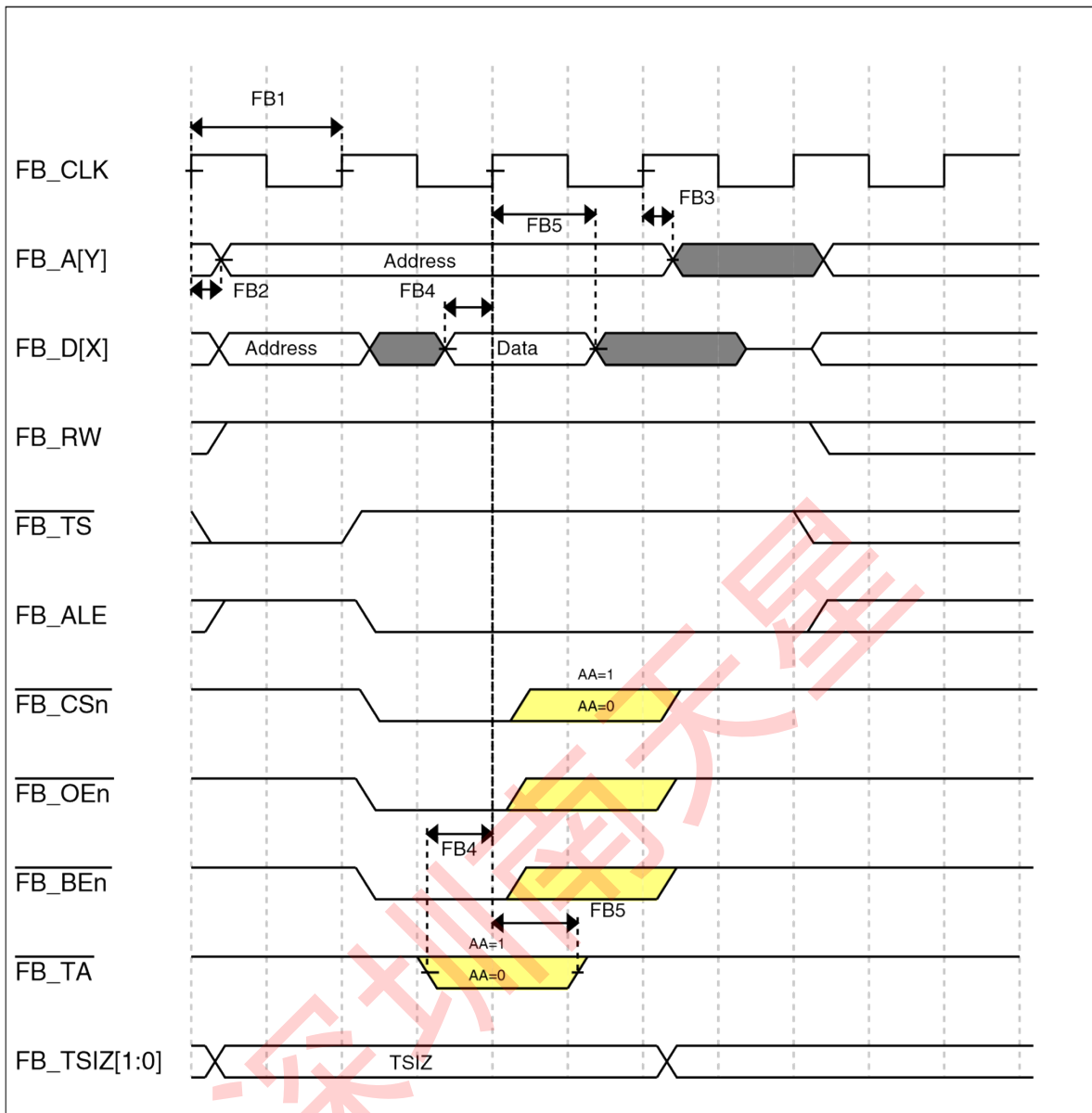


图 11. FlexBus 读取定时图

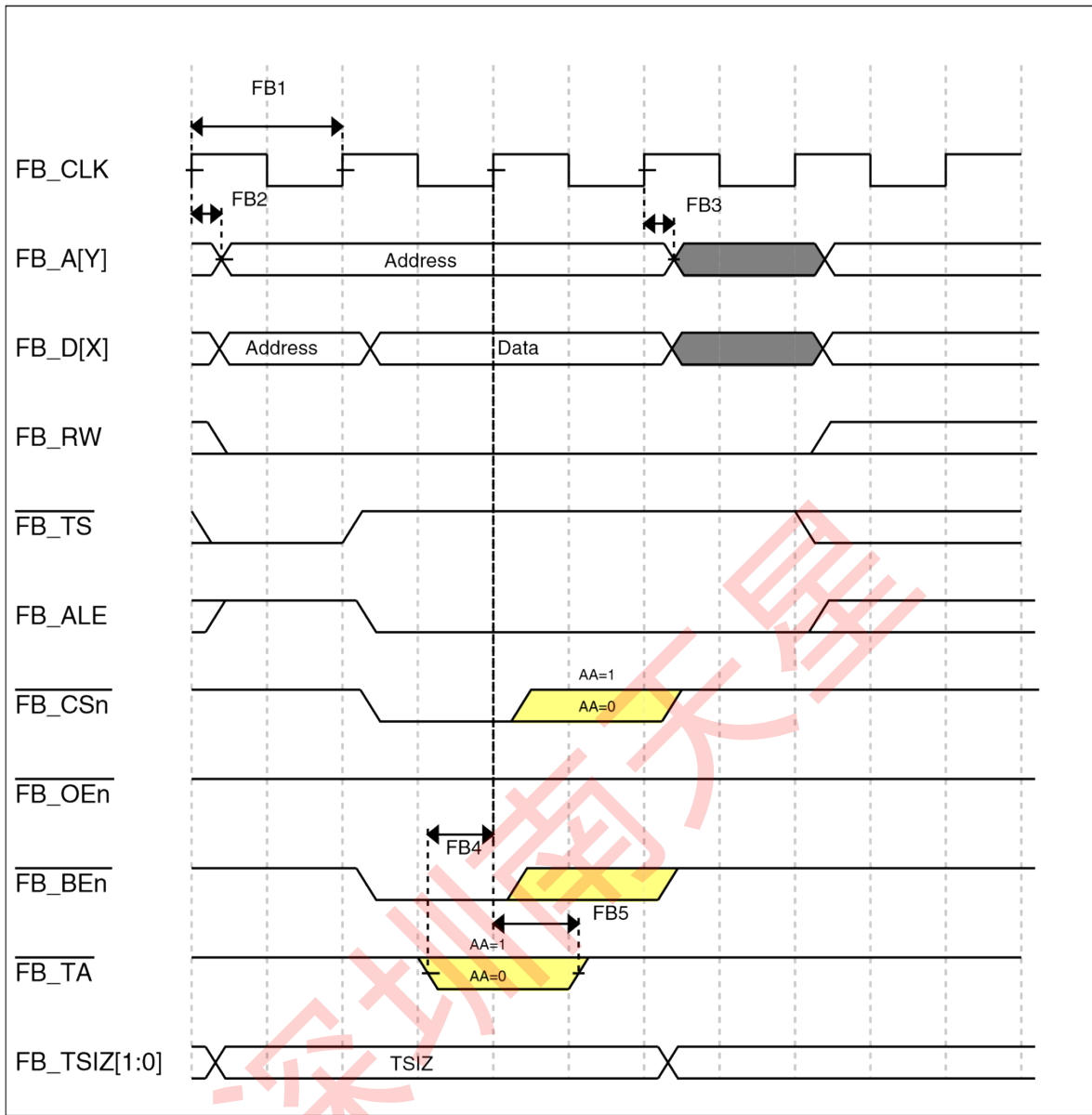


图 12. FlexBus 写入定时图

6.5 安全性和完整性模块

设备的安全性和完整性模块没有必要的规范。

6.6 模拟

6.6.1 ADC 电气规格

列出的 16 位精度规格表 27 和表 28 可以在差分引脚 ADCx_DP0、ADCx_DM0、ADCx_DP1、ADCx_DM1、ADCx_DP3 和 ADCx_DM3 上实现。

ADCx_DP2 和 ADCx_DM2 ADC 输入连接到 PGA 输出，不是直接的设备引脚。这些引脚的准确性规格定义在表 29 和表 30。

所有其他 ADC 通道都符合 13 位差分/12 位单端精度规范。

6.6.1.1 16 位 ADC 运行条件

表 27. 16 位 ADC 运行条件

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|-------------------|------------|---|-------|------------------|---------------|------------|----|
| VDDA | 电源电压 | 绝对的 | 1.71 | — | 3.6 | V | |
| ΔV_{DDA} | 电源电压 | 三角洲到 $V_{\text{女儿}}$ ($V_{\text{女儿}} - V_{\text{DDA}}$) | -100 | 0 | +100 | 毫伏 | 2 |
| ΔV_{SSA} | 接地电压 | 三角洲到 $V_{\text{纳粹党卫军}}$ ($V_{\text{纳粹党卫军}} - V_{\text{SSA}}$) | -100 | 0 | +100 | 毫伏 | 2 |
| VREFH | ADC 参考电压高 | | 1.13 | VDDA | VDDA | V | |
| VREFL | ADC 参考电压低 | | VSSA | VSSA | VSSA | V | |
| VADIN | 输入电压 | <ul style="list-style-type: none"> • 16 位差分模式 • 所有其他模式 | VREFL | — | 31/32 * VREFH | V | |
| 字母 CADIN | 输入电容 | <ul style="list-style-type: none"> • 16 位模式 • 8 位/10 位/12 位模式 | — | 8 | 10 | pF | |
| 字母 RADIN | 输入电阻 | | — | 2 | 5 | k Ω | |
| 字母 R _源 | 模拟源电阻 | 13 位/12 位模式 $f_{\text{ADCK}} < 4$ 兆赫 | — | — | 5 | k Ω | 3 |
| 第六个罗马字母 ADCK | ADC 转换时钟频率 | ≤ 13 位模式 | 1.0 | — | 18.0 | 兆赫 | 4 |
| 第六个罗马字母 ADCK | ADC 转换时钟频率 | 16 位模式 | 2.0 | — | 12.0 | 兆赫 | 4 |

| | | | | | | | |
|--------|---------|---|--------|---|---------|------|---|
| 字母 C 率 | ADC 转换率 | ≤ 13 位模式 没有 ADC 硬件平均 启用连续转换, 后续转换时间 | 20.000 | — | 818.330 | Ksps | 5 |
|--------|---------|---|--------|---|---------|------|---|

表格在下一页继续...

表 27. 16 位 ADC 运行条件 (续)

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|--------|---------|---|--------|------------------|---------|------|----|
| 字母 C 率 | ADC 转换率 | 16 位模式 没有 ADC 硬件平均 启用连续转换, 后续转换时间 | 37.037 | — | 461.467 | Ksps | 5 |

1. 典型值假设 $V_{DDA} = 3.0\text{ V}$, 温度 = $25\text{ }^{\circ}\text{C}$, $f_{ADCK} = 1.0\text{ MHz}$, 除非另有说明。典型值仅供参考, 未在生产中进行测试。
2. 直流电位差。
3. 这种阻力是 MCU 之外的。为了获得最佳效果, 必须尽可能保持尽可能低的模拟源电阻。本数据表中的结果来自一个具有 $<8\Omega$ 模拟源电阻的系统。 $R_{\text{in}}/C_{\text{in}}$ 时间常数应保持在 $<1\text{ ns}$ 。
4. 要使用最大 ADC 转换时钟频率, 必须设置 ADHSC 位, ADLPC 位必须清晰。
5. 有关转换率计算的指南和示例, 请下载 [ADC 计算器工具](#)。

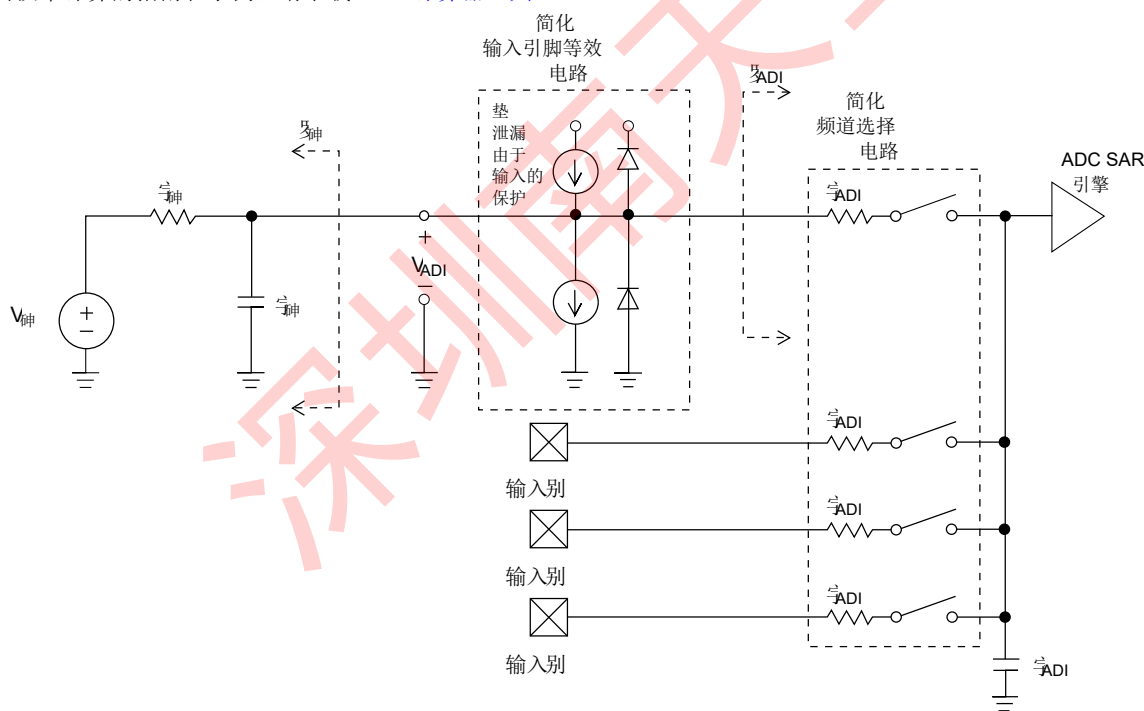


图 13. ADC 输入阻抗等效图

6.6.1.2 16 位 ADC 电气特性

 表 28. 16 位 ADC 特性 ($V_{\text{REFH}} = V_{\text{DDA}}$, $V_{\text{REFL}} = V_{\text{SSA}}$)

| 标志 | 描述 | 情景 ¹ | 分钟。 | 类型。 ² | 最大。 | 单位 | 笔记 |
|----|----|-----------------|-----|------------------|-----|----|----|
|----|----|-----------------|-----|------------------|-----|----|----|

Peripheral operating requirements and behaviors

| | | | | | | | |
|--------------|------|--|-------|---|-----|---|---|
| 我 DDA_ADC | 供应电流 | | 0.215 | — | 1.7 | 妈 | 3 |
|--------------|------|--|-------|---|-----|---|---|

表格在下一页继续...

表 28. 16 位 ADC 特性 ($V_{REFH} = V_{DDA}$, $V_{REFL} = V_{SSA}$) (续)

| 标志 | 描述 | 情景 ¹ | 分钟。 | 类型。 ² | 最大。 | 单位 | 笔记 |
|----------------|--------------|--|------------------------------|------------------------------|----------------------------|----------------------|----------------------------|
| 第六个罗马 字母阿扎克 | ADC 异步时钟源 | • ADLPC = 1, ADHSC = 0 | 1.2 | 2.4 | 3.9 | 兆赫 | 字母 T 阿扎 克 = 1/f 阿扎 克 |
| | | • ADLPC = 1, ADHSC = 1 | 2.4 | 4.0 | 6.1 | 兆赫 | |
| | | • ADLPC = 0, ADHSC = 0 | 3.0 | 5.2 | 7.3 | 兆赫 | |
| | | • ADLPC = 0, ADHSC = 1 | 4.4 | 6.2 | 9.5 | 兆赫 | |
| | 采样时间 | 有关示例时间, 请参阅参考手册一章 | | | | | |
| 星期二 | 总未调整错误 | • 12 位模式 • <12 位模式 | — — | ±4 ±1.4 | ±6.8 ±2.1 | LSB ⁴ | 5 |
| DNL | 微分非线性 | • 12 位模式 • <12 位模式 | — — | ±0.7 ±0.2 | -1.1 到 +1.9 -0.3 到 0.5 | LSB ⁴ | 5 |
| INL | 积分非线性 | • 12 位模式 • <12 位模式 | — — | ±1.0 ±0.5 | -2.7 到 +1.9 -0.7 到 +0.5 | LSB ⁴ | 5 |
| EFS | 全面错误 | • 12 位模式 • <12 位模式 | — — | -4 -1.4 | -5.4 -1.8 | LSB ⁴ | VADIN= VDDA 5 |
| Eq | 量化错误 | • 16 位模式 • ≤13 位模式 | — — | -1 到 0 — | — ±0.5 | LSB ⁴ | |
| ENOB | 有效位数 | 16 位差分模式 • 平均 = 32 • 平均 = 4 16 位单端模式 • 平均 = 32 • 平均 = 4 | 12.8 11.9 12.2 11.4 | 14.5 13.8 13.9 13.1 | — — — — | 比特比 特 比特比 特 | 6 |
| 西纳德 | 信号到噪声加失真 | 参见 ENOB | 6.02 × ENOB + 1.76 | | | 分贝 | |
| THD | 完全谐波失真 | 16 位差分模式 • 平均 = 32 16 位单端模式 • 平均 = 32 | — — | -94 -85 | — — | 分贝 分贝 | 7 |

| | | | | | | | |
|------|----------|-----------|----|----|---|----|---|
| SFDR | 虚假自由动态范围 | 16 位差分模式 | 82 | 95 | — | 分贝 | 7 |
| | | • 平均 = 32 | | | | | |
| | | 16 位单端模式 | 78 | 90 | — | 分贝 | |
| | | • 平均 = 32 | | | | | |

表格在下一页继续...

 表 28. 16 位 ADC 特性 ($V_{REFH} = V_{DDA}$, $V_{REFL} = V_{SSA}$) (续)

| 标志 | 描述 | 情景 ¹ | 分钟。 | 类型。 ² | 最大。 | 单位 | 笔记 |
|---------|---------|-----------------|------|------------------|------|-------|---------------------------------|
| E 伊利诺伊州 | 输入泄漏错误 | | | 我钢× R 种 | | 毫伏 | 我钢= 泄漏电流 (参考 MCU 的电压和当前运营评级) |
| | 温度传感器斜率 | 跨越设备的整个温度范围 | 1.55 | 1.62 | 1.69 | mV/°C | |
| VTEMP25 | 温度传感器电压 | 25°C | 706 | 716 | 726 | 毫伏 | |

- 所有精度数字都假设 ADC 是用 V 校准的 $V_{REFH} = V_{DDA}$
- 典型值假设 $V_{DDA} = 3.0\text{ V}$, 温度 = 25°C, $f_{ADCK} = 2.0\text{ MHz}$, 除非另有说明。典型值仅供参考, 未在生产中进行测试。
- ADC 电源电流取决于 ADC 转换时钟速度、转换率和 ADLPC 位 (低功耗)。对于最低功率操作, 必须设置 ADLPC 位, HSC 位必须以 1 MHz ADC 转换时钟速度清晰。
- 1 LSB = $(V_{REFH} - V_{REFL}) / 2$ 第十四个英文字母
- ADC 转换时钟 < 16 MHz, 最大硬件平均 (AVGE = %1, AVGS = %11)
- 输入数据为 100 赫兹正弦波。ADC 转换时钟 < 12 MHz。
- 输入数据为 1 kHz 正弦波。ADC 转换时钟 < 12 MHz。

Typical ADC 16-bit Differential ENOB vs ADC Clock
100Hz, 90% FS Sine Input

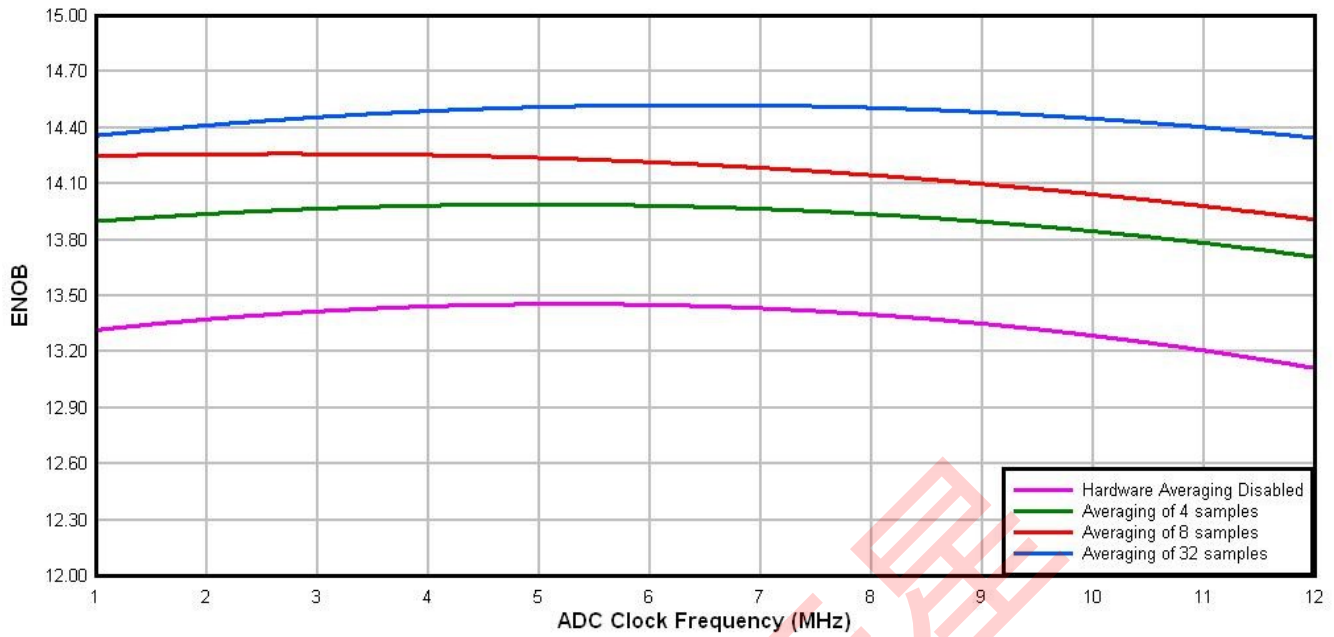


图 14. 16 位差分模式的典型 ENOB 与 ADC_CLK

Typical ADC 16-bit Single-Ended ENOB vs ADC Clock
100Hz, 90% FS Sine Input

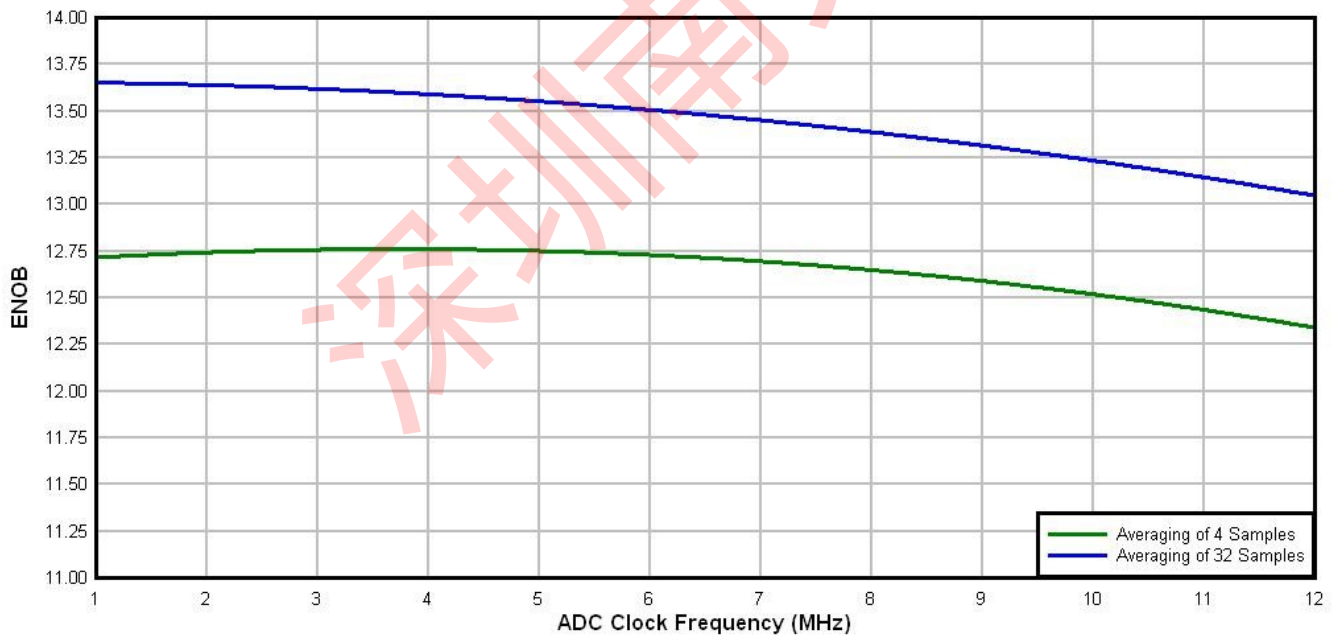


图 15. 16 位单端模式的典型 ENOB 与 ADC_CLK

6.6.1.3

具有 PGA 操作条件的 16 位 ADC

表 29.具有 PGA 操作条件的 16 位 ADC

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|----------------|----------|--------------------------------------|-------------|------------------|-------------|----|-----------------------|
| VDDA | 电源电压 | 绝对的 | 1.71 | — | 3.6 | V | |
| VREFPGA | PGA 参考电压 | | VREF_OUT | VREF_OUT | VREF_OUT | V | 2, 3 |
| VADIN | 输入电压 | | VSSA | — | VDDA | V | |
| V 厘米 | 输入共模范围 | | VSSA | — | VDDA | V | |
| 字母 RPGAD | 差分输入阻抗 | 增益=1, 2, 4, 8 增益=16, 32 增益= 64 | — — — | 128 64 32 | — — — | kΩ | IN+到 IN- ⁴ |
| 字母 R 神 | 模拟源电阻 | | — | 100 | — | Ω | 5 |
| 字母 T 罗马字母的第十九个 | ADC 采样时间 | | 1.25 | — | — | Ms | 6 |

表格在下一页继续...

表 29.带有 PGA 操作条件的 16 位 ADC (续)

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|--------|---------|---|--------|------------------|-----|------|----|
| 字母 C 率 | ADC 转换率 | ≤ 13 位模式 没有 ADC 硬件平均 启用连续转换 外围时钟=50 兆赫 | 18.484 | — | 450 | Ksps | 7 |
| | | 16 位模式 没有 ADC 硬件平均 启用连续转换 外围时钟=50 兆赫 | 37.037 | — | 250 | Ksps | 8 |

1. 典型值假设 V_{DDA}= 3.0 V, 温度= 25°C, f_{ADCK}= 6 MHz, 除非另有说明。典型值仅供参考, 未在生产中进行测试。
2. ADC 必须配置为使用内部电压参考 (VREF_OUT)
3. PGA 引用内部连接到 VREF_OUT 引脚。如果用户希望使用 VREF 模块输出以外的电压驱动 VREF_OUT, 则必须禁用 VREF 模块。
4. 对于单端配置, 驱动输入的输入阻抗为 R_{PGAD}/2
5. 模拟源电阻 (R_神), 在 MCU 之外, 应尽可能保持在最低限度。增加 R_神 导致 PGA 收益下降, 而不会影响其他表现。这不依赖于 ADC 时钟频率。
6. 最小采样时间取决于输入信号频率和 ADC 操作模式。F 至少应允许 1.25μs 的时间在 16 位差分模式下=4 kHz。推荐的 ADC 设置是: ADLSMP=1, ADLSTS=2 在 8 MHz ADC 时钟。
7. ADC 时钟= 18 MHz, ADLSMP = 1, ADLST = 00, ADHSC = 1

Peripheral operating requirements and behaviors

8. ADC 时钟 = 12 MHz, ADLSMP = 1, ADLST = 01, ADHSC = 1

6.6.1.4 具有 PGA 特性的 16 位 ADC

表 30.具有 PGA 特性的 16 位 ADC

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|-----------|--------|---|---|------------------|-----|--------------------|----|
| 我 DDA_PGA | 供应电流 | 低功耗 (ADC_PGA[PGALPb]=0) | — | 420 | 644 | 微亚 | 2 |
| 我 DC_PGA | 输入直流电流 | | $\frac{2}{R_{PGAD}} \left(\frac{V_{REFPGA} \times 0.583}{Gain+1} - V_{CM} \right)$ | | | 罗马字母 的第一个 字母 | 3 |
| | | 增益=1, V _{REFPGA} =1.2V, V _{厘米} =0.5V | — | 1.54 | — | 微亚 | |
| | | 增益=64, V _{REFPGA} =1.2V, V _{厘米} =0.1V | — | 0.57 | — | 微亚 | |

表格在下一页继续...

表 30.具有 PGA 特性的 16 位 ADC (续)

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|---------|-----------------|------------|------|------------------|------|-----|--|
| G | 增益 ⁴ | • PGAG=0 | 0.95 | 1 | 1.05 | | 字母 R _神 < 100Ω |
| | | • PGAG=1 | 1.9 | 2 | 2.1 | | |
| | | • PGAG=2 | 3.8 | 4 | 4.2 | | |
| | | • PGAG=3 | 7.6 | 8 | 8.4 | | |
| | | • PGAG=4 | 15.2 | 16 | 16.6 | | |
| | | • PGAG=5 | 30.0 | 31.6 | 33.2 | | |
| | | • PGAG=6 | 58.8 | 63.3 | 67.8 | | |
| BW | 输入信号带宽 | • 16 位模式 | — | — | 4 | kHz | |
| | | • < 16 位模式 | — | — | 40 | kHz | |
| PSRR | 电源拒绝率 | 增益=1 | — | -84 | — | 分贝 | V _{DDA} = 3V ±100mV, f _{VDDA} = 50Hz, 60 赫兹 |
| CMRR | 通用模式 拒绝率 | • 增益=1 | — | -84 | — | 分贝 | V _{厘米} = 500mVpp, f _{VCM} = 50Hz, 100Hz |
| | | • 增益=64 | — | -85 | — | 分贝 | |
| VOFS | 输入偏移电压 | | — | 0.2 | — | 毫伏 | 输出偏移量= VOFS* (增益 +1) |
| 字母 TGsw | 增益切换解决时间 | | — | — | 10 | Ms | 5 |

| | | | | | | | |
|-----------|------------------|---|--|-----------|--------|----------|--|
| E 伊利诺伊州 | 输入泄漏错误 | 所有模式 | 我铜× R 砷 | | | 毫伏 | 我铜=泄漏电流 (参考 MCU 的电压和 电流 运营评级) |
| VPP, DIFF | 最大程度 差分输入信号摆动 | | $\left(\frac{(\min(V_{x}, V_{DDA}-V_{x})-0.2)\times 4}{\text{Gain}}\right)$ 在哪里 V 英语字母中的第二四个字母 = V _{REFPGA} × 0.583 | | | V | 6 |
| SNR | 信噪比 | <ul style="list-style-type: none"> 增益=1 增益=64 | 80 52 | 90 66 | — — | 分贝 分贝 | 16 位差分模 式, 平均=32 |
| THD | 完全谐波失真 | <ul style="list-style-type: none"> 增益=1 增益=64 | 85 49 | 100 95 | — — | 分贝 分贝 | 16 位差分模 式, 平均=32, f _铜 =100Hz |
| SFDR | 虚假自由动态范围 | <ul style="list-style-type: none"> 增益=1 增益=64 | 85 53 | 105 88 | — — | 分贝 分贝 | 16 位差分模 式, 平均=32, f _铜 =100Hz |

表格在下一页继续...

表 30. 具有 PGA 特性的 16 位 ADC (续)

| 标志 | 描述 | 情景 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|------|------|-----------------|---------|------------------|--------------------|--------------------------------------|---|
| ENOB | 有效位数 | • 增益=1, 平均值=4 | 11.6 | 13.4 | — | 比特比特 比特比特 比特比特 比特比特 比特比特 | 16 位差速器 模式, f _铜 =100Hz |
| | | • 增益=64, 平均值=4 | 7.2 | 9.6 | — | | |
| | | • 增益=1, 平均=32 | 12.8 | 14.5 | — | | |
| | | • 增益=2, 平均=32 | 11.0 | 14.3 | — | | |
| | | • 增益=4, 平均值=32 | 7.9 | 13.8 | — | | |
| | | • 增益=8, 平均=32 | 7.3 | 13.1 | — | | |
| | | • 增益=16, 平均值=32 | 6.8 | 12.5 | — | | |
| | | • 增益=32, 平均=32 | 6.8 | 11.5 | — | | |
| | | • 增益=64, 平均值=32 | 7.5 | 10.6 | — | | |
| | | 西纳德 | 信噪比加失真比 | 参见 ENOB | 6.02 × ENOB + 1.76 | | |

1. 典型值假设 V_{DDA}=3.0V, 温度=25°C, f_{ADCK} 除非另有说明, 否则=6MHz。
2. 除了 ADC 转换电流外, 该电流是 PGA 模块加法器。
3. 在 IN+ 和 IN- 之间。PGA 从输入端子抽取直流电流。直流电流的大小是输入共模电压的强函数 (V_{厘米}) 和 PGA 增益。
4. 增益= 2^{PGA}
5. 更改 PGA 增益设置后, 应忽略至少 2 次 ADC+PGA 转换。

6. 限制输入信号摆动，使 PGA 在运行期间不会饱和。输入信号摆动取决于 PGA 参考电压和增益设置。

6.6.2 CMP 和 6 位 DAC 电气规格

表 31. 比较器和 6 位 DAC 电气规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 |
|--------------------|---|--------------------------|---------------------|-----------------|----------------------|
| V _{女儿} | 电源电压 | 1.71 | — | 3.6 | V |
| 我 DDHS | 电源电流，高速模式 (EN=1, PMODE=1) | — | — | 200 | 微亚 |
| 我 DDLS | 电源电流，低速模式 (EN=1, PMODE=0) | — | — | 20 | 微亚 |
| V _{AIN} | 模拟输入电压 | V _{纳粹党卫军} - 0.3 | — | V _{女儿} | V |
| V _{AIO} | 模拟输入偏移电压 | — | — | 20 | 毫伏 |
| V _H | 模拟比较器滞后 ¹ <ul style="list-style-type: none"> • CR0[HYSTCTR] = 00 • CR0[HYSTCTR] = 01 • CR0[HYSTCTR] = 10 • CR0[HYSTCTR] = 11 | — | 5 10 20 30 | — | mV mV mV mV |
| V _{CMP} 哦 | 产量高 | V _{女儿} - 0.5 | — | — | V |
| V _{CMPOI} | 输出低 | — | — | 0.5 | V |
| 字母 T 国土安全部 | 传播延迟，高速模式 (EN=1, PMODE=1) | 20 | 50 | 200 | Ns |

表格在下一页继续...

表 31. 比较器和 6 位 DAC 电气规格 (续)

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 |
|---------|---------------------------|------|-----|-----|------------------|
| 字母 TDLS | 传播延迟，低速模式 (EN=1, PMODE=0) | 80 | 250 | 600 | Ns |
| | 模拟比较器初始化延迟 ² | — | — | 40 | 微秒 |
| 我 DAC6b | 6 位 DAC 电流加号 (启用) | — | 7 | — | 微亚 |
| INL | 6 位 DAC 积分非线性 | -0.5 | — | 0.5 | LSB ³ |
| DNL | 6 位 DAC 差分非线性 | -0.3 | — | 0.3 | LSB |

1. 典型的滞后测量的输入电压范围限制为 0.6 到 V_{女儿} - 0.6 V。
2. 比较器初始化延迟定义为软件写入更改控制输入 (写入 DACEN、VRSEL、PSEL、MSEL、VOSEL) 和比较器输出稳定到稳定水平之间的时间。3. 1 LSB = V_{参考} / 64

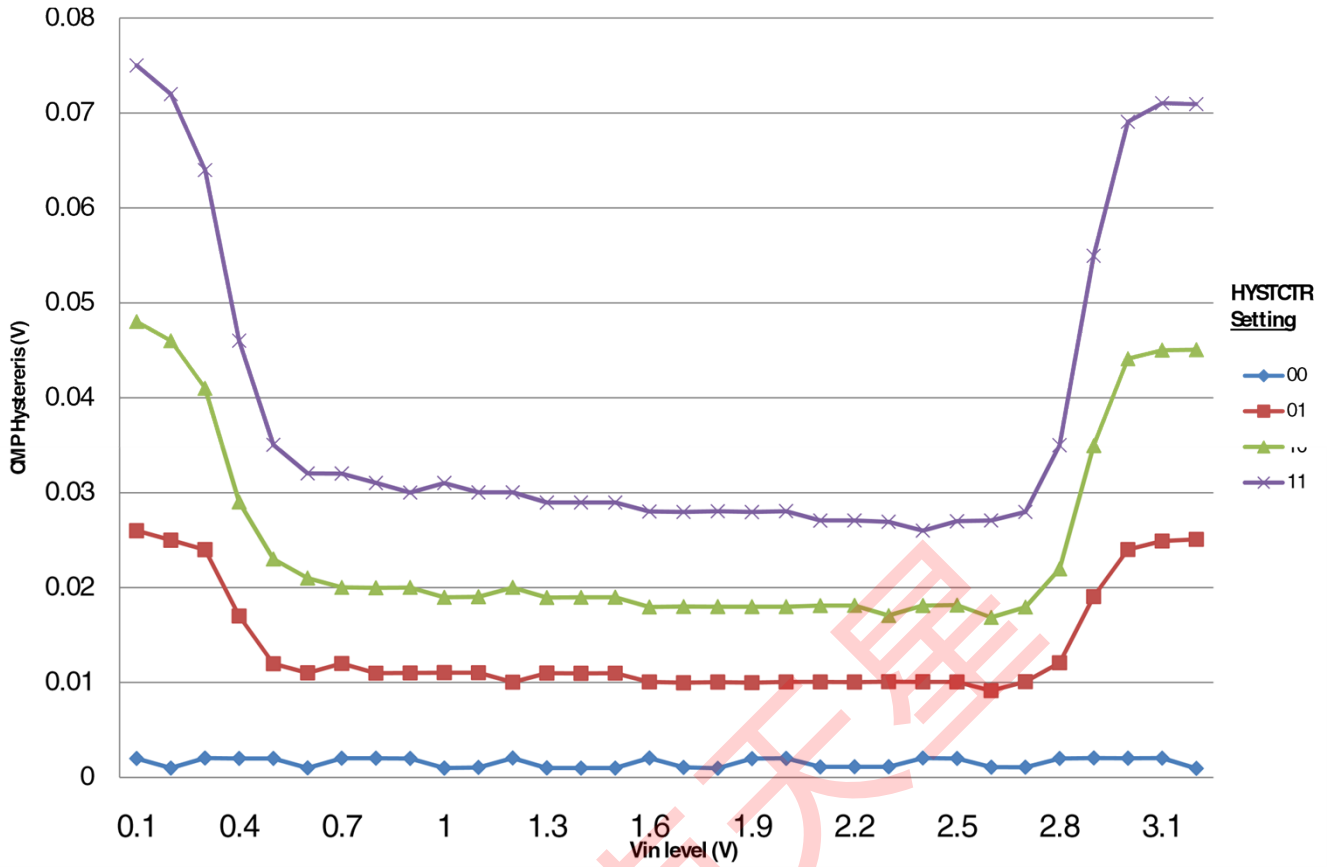


图 16。典型滞后与 Vin 水平 (VDD=3.3V, PMODE=0)

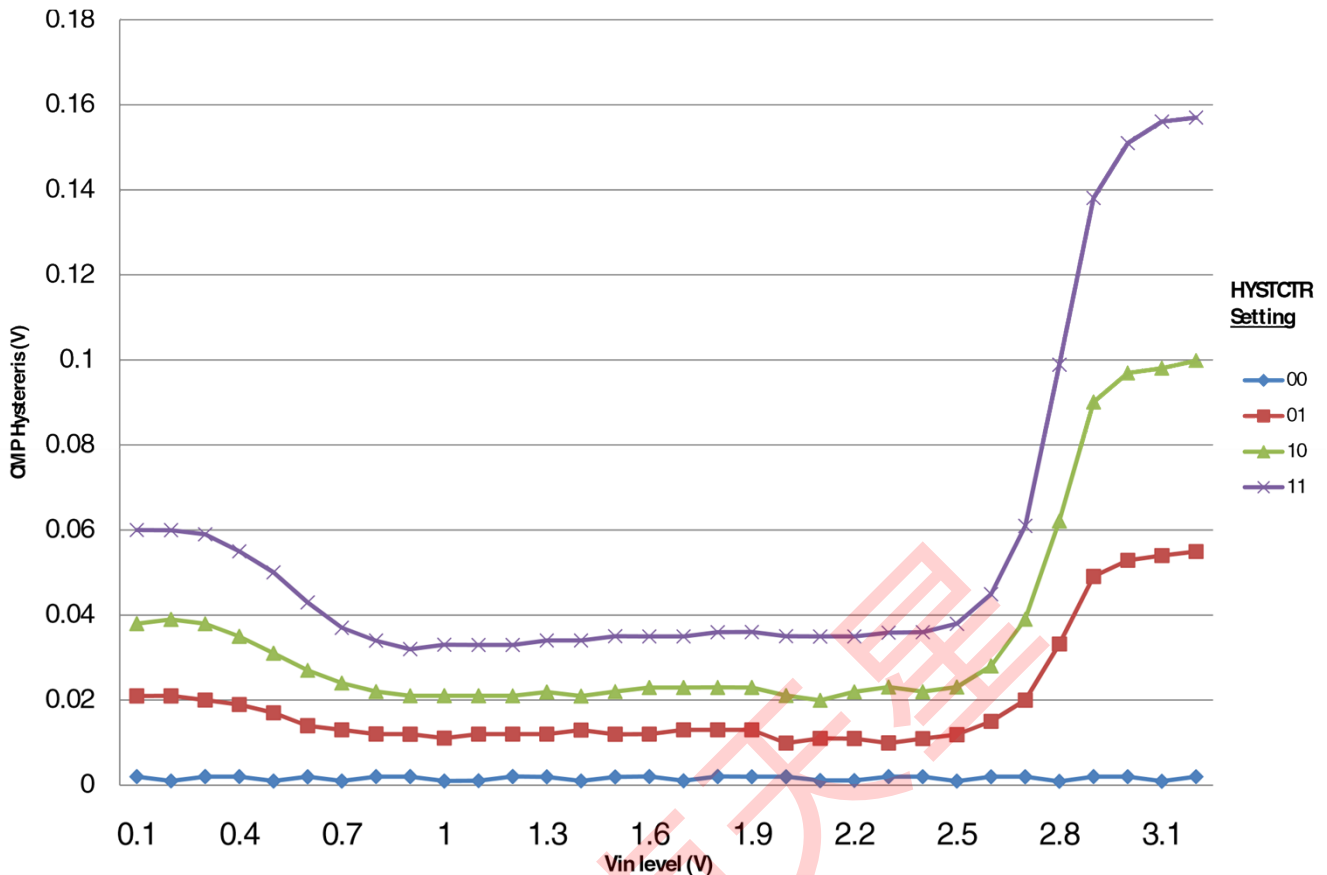


图 17。典型滞后与 Vin 水平 (VDD=3.3V, PMODE=1)

6.6.3 12 位 DAC 电气特性

6.6.3.1 12 位 DAC 操作要求

表 32. 12 位 DAC 操作要求

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|-----------------|--------|-----------|-----|----|----|
| VDDA | 电源电压 | 1.71 | 3.6 | V | |
| VDACR | 参考电压 | 1.13 | 3.6 | V | 1 |
| 字母 T 罗马字母的第一个字母 | 温度 | 设备的工作温度范围 | | °C | |
| 字母 C 字母 I | 输出负载电容 | — | 100 | pF | 2 |
| 我字母 I | 输出负载电流 | — | 1 | 妈 | |

1. DAC 参考可以选择为 V_{DDA} 或 VREF 模块的电压输出 (VREF_OUT)
2. 小负载电容 (47 pF) 可以提高 DAC 的带宽性能

6.6.3.2 12 位 DAC 操作行为

表 33. 12 位 DAC 操作行为

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|--------------------|--|---------------|-------------|--------|--------|----|
| 我 DDA_DACLP | 电源电流—低功耗模式 | — | — | 150 | 微亚 | |
| 我 DDA_DACH P | 电源电流-高速模式 | — | — | 700 | 微亚 | |
| 字母 TDACLP | 全尺寸沉降时间 (0x080 至 0xF7F) —低功耗模式 | — | 100 | 200 | 微秒 | 1 |
| 字母 T 达 赫普 | 全尺寸定位时间 (0x080 至 0xF7F) -大功率模式 | — | 15 | 30 | 微秒 | 1 |
| 字母 TCCDACLP | 代码到代码沉降时间 (0xBF8 至 0xC08) -低功耗模式和高速模式 | — | 0.7 | 1 | 微秒 | 1 |
| V 达库特 尔 | DAC 输出电压范围低-高速模式, 无负载, DAC 设置为 0x000 | — | — | 100 | 毫伏 | |
| V 达库 斯 | DAC 输出电压范围高-高速模式, 无负载, DAC 设置为 0xFFFF | VDACR-1 00 | — | VDACR | 毫伏 | |
| INL | 积分非线性误差—高速形式 | — | — | ±8 | LSB | 2 |
| DNL | 微分非线性误差— $V_{DACR} > 2V$ | — | — | ±1 | LSB | 3 |
| DNL | 微分非线性误差— $V_{DACR} = VREF_OUT$ | — | — | ±1 | LSB | 4 |
| V 抵消 | 偏移错误 | — | ±0.4 | ±0.8 | %FSR | 5 |
| EG | 增益错误 | — | ±0.1 | ±0.6 | %FSR | 5 |
| PSRR | 电源拒绝率, $V_{DDA} \geq 2.4V$ | 60 | — | 90 | 分贝 | |
| 字母 T 钻 | 温度系数偏移电压 | — | 3.7 | — | μV/C | 6 |
| 字母 T 钻 | 温度系数增益误差 | — | 0.000421 | — | %FSR/C | |
| 罗普 | 输出电阻负载 = 3 kΩ | — | — | 250 | Ω | |
| 球面度 | 拆分率-80h→F7Fh→80 小时 • 高功率 (SP _{惠普}) • 低功耗 (SP _{LP}) | 1.2 0.05 | 1.7 0.12 | — — | V/μs | |
| 计算机化 断层显像 | 频道对频道的交叉交谈 | — | — | -80 | 分贝 | |
| BW | 3dB 带宽 • 高功率 (SP _{惠普}) • 低功耗 (SP _{LP}) | 550 40 | — — | — — | 千赫 | |

1. 在±1 LSB 内结算
2. INL 测量为 $0 + 100 \text{ mV}$ 到 $V_{\text{DACR}} - 100 \text{ mV}$
3. DNL 的测量值为 $0 + 100 \text{ mV}$ 到 $V_{\text{DACR}} - 100 \text{ mV}$
4. DNL 的测量值为 $0 + 100 \text{ mV}$ 到 $V_{\text{DACR}} - 100 \text{ mV}$ 与 $V_{\text{DDA}} > 2.4 \text{ 伏}$
5. 由 V 的最佳拟合曲线计算 $+ 100 \text{ mV}$ 到 $V_{\text{DACR}} - 100 \text{ mV}$
6. $V_{\text{DDA}} = 3.0 \text{ V}$, V 的参考选择集 DDA ($\text{DACx_CO:DACRFS} = 1$), 高功率模式 ($\text{DACx_CO:LPEN} = 0$), DAC 设置为 $0x800$, 温度范围横跨设备的整个范围

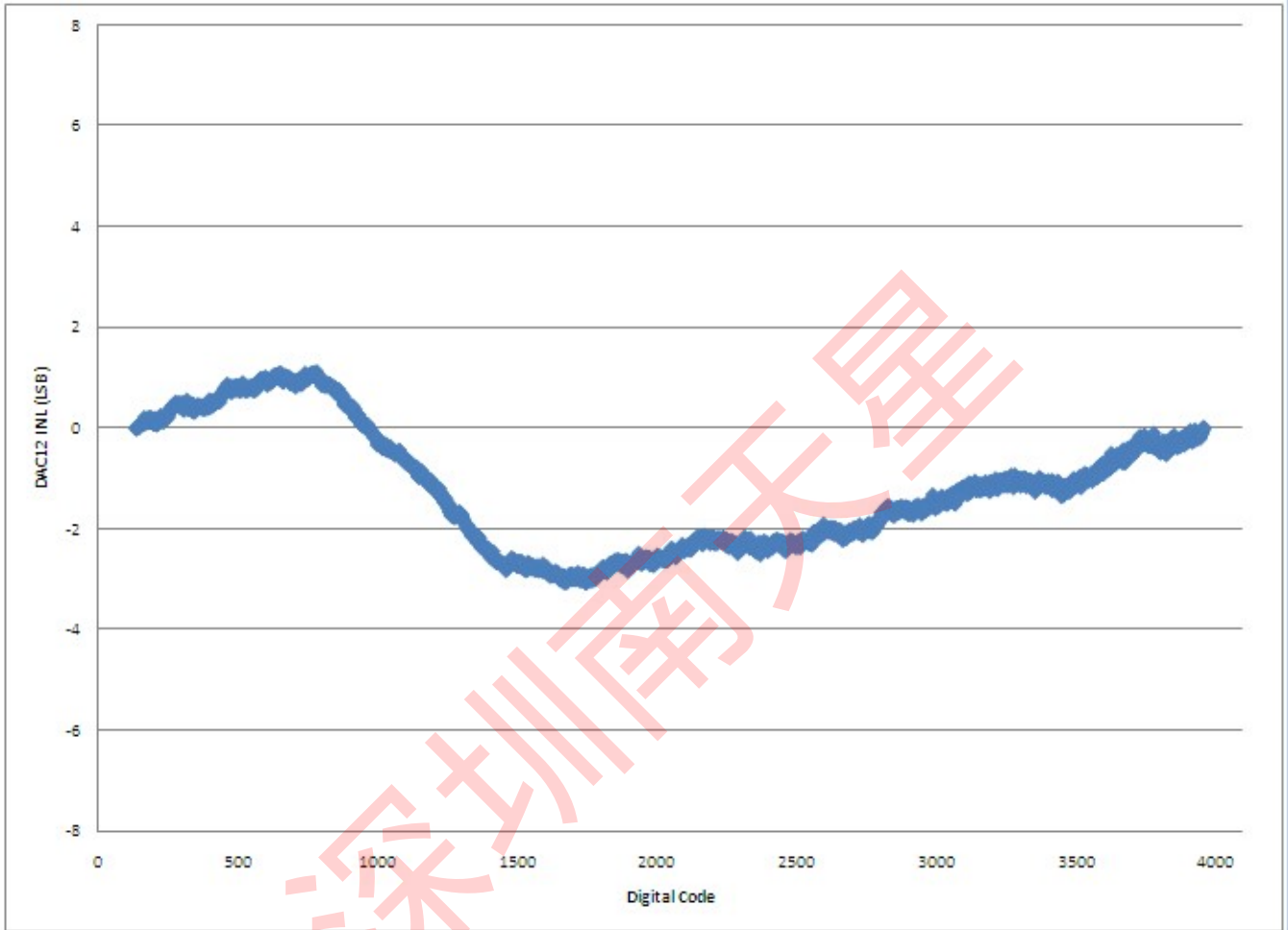


图 18。典型的 INL 错误与数字代码

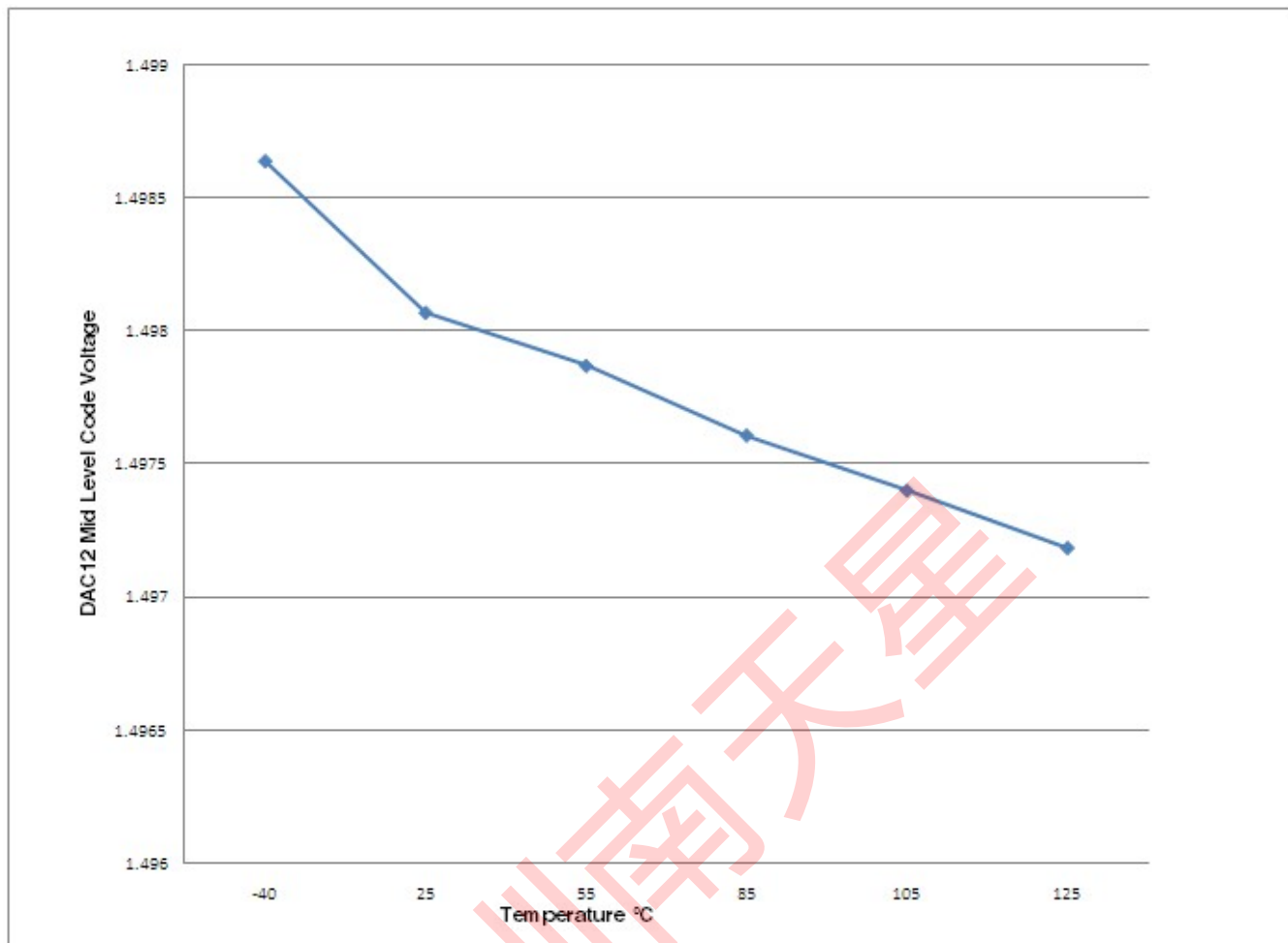


图 19。半尺度与温度的偏移

6.6.4

电压参考电气规格

表 34。VREF 全方位操作要求

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|-----------------|--------|-----------|-----|----|------|
| VDDA | 电源电压 | 1.71 | 3.6 | V | |
| 字母 T 罗马字母的第一个字母 | 温度 | 设备的工作温度范围 | | °C | |
| 字母 C 字母 I | 输出负载电容 | 100 | | nF | 1, 2 |

1. 字母 C 字母 I 如果 VREF_OUT 功能用于内部或外部参考，则必须连接到 VREF_OUT。
2. 负载电容不应超过标称指定 C 的 +/-25% 字母 I 设备工作温度范围内的值。

表 35. VREF 全范围操作行为

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|---------|---|--------|--------|--------|----|------|
| V 在外面 | 标称 V 时出厂修剪的电压参考输出 _{DDA} 和温度 =25C | 1.1915 | 1.195 | 1.1977 | V | |
| V 在外面 | 电压参考输出—工厂装饰 | 1.1584 | — | 1.2376 | V | |
| V 跨步 | 电压参考修剪步骤 | — | 0.5 | — | 毫伏 | |
| V 漂流 | 温度漂移（整个温度范围内的 Vmax-Vmin） | — | — | 80 | 毫伏 | |
| 我 Bg | Bandgap 仅当前 | — | — | 80 | μA | 1 |
| 我 Lp | 低功耗缓冲电流 | — | — | 360 | uA | 1 |
| 我惠普 | 大功率缓冲电流 | — | — | 1 | 妈 | 1 |
| ΔV 供电量 | 负载调节 <ul style="list-style-type: none"> • 电流 = + 1.0 mA • 电流 = - 1.0 毫安 | — — | 2 5 | — — | 毫伏 | 1, 2 |
| 字母 T 响树 | 缓冲区启动时间 | — | — | 100 | Ms | |
| VVdrift | 电压漂移（整个电压范围内的 Vmax-Vmin） | — | 2 | — | 毫伏 | 1 |

1. 有关 VREF 状态和控制寄存器的适当设置，请参阅芯片的参考手册。
2. 负载调节电压是无负载的 VREF_OUT 电压与定义负载的电压之间的差值

表 36. VREF 有限范围操作要求

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|-----------------|----|-----|-----|----|----|
| 字母 T 罗马字母的第一个字母 | 温度 | 0 | 50 | °C | |

表 37. VREF 有限范围操作行为

| 标志 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|-------|--------------|-------|-------|----|----|
| V 在外面 | 带工厂装饰的电压参考输出 | 1.173 | 1.225 | V | |

6.7 计时器

看见[一般开关规格](#)。

6.8 通信接口

K60 子家庭数据表数据表, 修订片

6.8.1 以太网交换规范

以下时序规格在芯片 I/O 引脚处定义, 必须适当转换才能达到物理接口的时序规格/约束。

6.8.1.1 MII 信号开关规格

以下定时规格符合一系列收发器设备的 MII 风格接口的要求。

表 38. MII 信号开关规格

| 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|------|---------------------------------|-----|-----|----------|
| — | RXCLK 频率 | — | 25 | 兆赫 |
| MII1 | RXCLK 脉冲宽度高 | 35% | 65% | RXCLK 期 |
| MII2 | RXCLK 脉冲宽度低 | 35% | 65% | RXCLK 期 |
| MII3 | RXD[3:0], RXDV, RXER 到 RXCLK 设置 | 5 | — | Ns |
| MII4 | RXCLK 到 RXD[3:0], RXDV, RXER 保持 | 5 | — | Ns |
| — | TXCLK 频率 | — | 25 | 兆赫 |
| MII5 | TXCLK 脉冲宽度高 | 35% | 65% | TXCLK 时期 |
| MII6 | TXCLK 脉冲宽度低 | 35% | 65% | TXCLK 时期 |
| MII7 | TXCLK 到 TXD[3:0], TXEN, TXER 无效 | 2 | — | Ns |
| MII8 | TXCLK 到 TXD[3:0], TXEN, TXER 有效 | — | 25 | Ns |

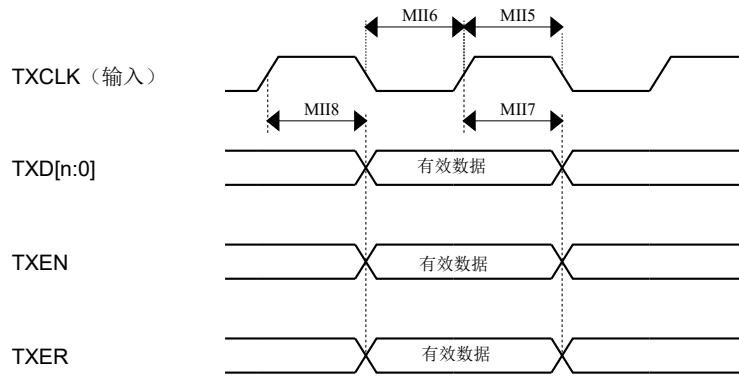


图 20. MII 发射信号正时图

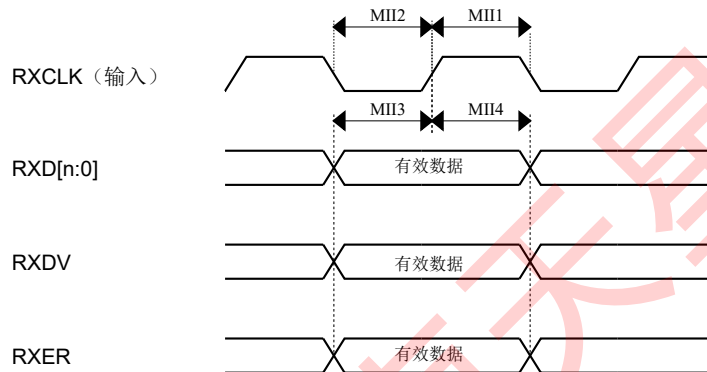


图 21. MII 接收信号定时图

6.8.1.2 RMII 信号开关规格

以下时序规格符合一系列收发器设备的 RMII 风格接口的要求。

表 39. RMII 信号开关规格

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|--------------------------------------|-----|-----|------------|
| — | EXTAL 频率 (RMII 输入时钟 RMII_CLK) | — | 50 | 兆赫 |
| RMII1 | RMII_CLK 脉冲宽度高 | 35% | 65% | RMII_CLK 期 |
| RMII2 | RMII_CLK 脉冲宽度低 | 35% | 65% | RMII_CLK 期 |
| RMII3 | RXD[1:0], CRS_DV, RXER 到 RMII_CLK 设置 | 4 | — | Ns |
| RMII4 | RMII_CLK 到 RXD[1:0], CRS_DV, RXER 保持 | 2 | — | Ns |
| RMII7 | RMII_CLK 到 TXD[1:0], TXEN 无效 | 4 | — | Ns |
| RMII8 | RMII_CLK 到 TXD[1:0], TXEN 有效 | — | 15 | Ns |

6.8.2 USB 电气规格

USB On-the-Go 模块的 USB 电气符合通用串行总线实施者论坛记录的标准。有关最新标准，请访问 Usb.org。

6.8.3 USB DCD 电气规格

表 40。USB DCD 电气规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 |
|------------|-----------------------------|-------|------|------|------------|
| VDP_SRC | USB_DP 源电压 (高达 250 μ A) | 0.5 | — | 0.7 | V |
| VLGC | 逻辑高的阈值电压 | 0.8 | — | 2.0 | V |
| 我 DP_SRC | USB_DP 源电流 | 7 | 10 | 13 | 微亚 |
| 我 DM_SINK | USB_DM 汇电流 | 50 | 100 | 150 | 微亚 |
| 字母 RDM_DWN | 用于数据引脚接触检测的 D-下拉电阻 | 14.25 | — | 24.8 | k Ω |
| VDAT_REF | 数据检测电压 | 0.25 | 0.33 | 0.4 | V |

6.8.4 USB VREG 电气规格

表 41。USB VREG 电气规格

| 标志 | 描述 | 分钟。 | 类型。 ¹ | 最大。 | 单位 | 笔记 |
|------------|---|------|------------------|------|------------|----|
| VREGIN | 输入电源电压 | 2.7 | — | 5.5 | V | |
| 我 DDon | 静止电流—运行模式，负载电流等于零，输入电源 (VREGIN) > 3.6 V | — | 120 | 186 | 微亚 | |
| 我 DDstby | 静止电流—待机模式，负载电流等于零 | — | 1.27 | 30 | 微亚 | |
| 我 DDoFF | 静止电流 — 关机模式 | — | 650 | — | nA | |
| | | — | — | 4 | μ A | |
| 我负载运行 | 最大负载电流-运行模式 | — | — | 120 | 妈 | |
| 我 LOADstby | 最大负载电流—待机模式 | — | — | 1 | 妈 | |
| VReg33out | 调节器输出电压—输入电源 (VREGIN) > 3.6 V | 3 | 3.3 | 3.6 | V | |
| | | 2.1 | 2.8 | 3.6 | V | |
| VReg33out | 稳压器输出电压—输入电源 (VREGIN) < 3.6 V，直通模式 | 2.1 | — | 3.6 | V | 2 |
| 字母 C 在外面 | 外部输出电容器 | 1.76 | 2.2 | 8.16 | μ F | |
| 红细胞沉降率 | 外部输出电容器等效串联电阻 | 1 | — | 100 | m Ω | |
| 我 LIM | 短路电流 | — | 290 | — | 妈 | |

1. 除非另有说明，否则典型值假设 VREGIN = 5.0 V，Temp = 25°C。

2. 在直通模式下运行：调节器输出电压等于输入电压减去与 I 成比例的降供电量。

6.8.5 CAN 切换规格

看见一般开关规格。

6.8.6 DSPI 开关规格（有限电压范围）

DMA 串行外围接口（DSPI）提供具有主从操作的同步串行总线。许多传输属性是可编程的。下表提供了经典 SPI 定时模式的 DSPI 定时特性。参考参考手册的 DSPI 章节，了解用于与较慢的外围设备通信的修改传输格式的信息。

表 42. 主模式 DSPI 定时（有限电压范围）

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|--------|----------------------------------|---------------------------|-------------------|----|----|
| | 工作电压 | 2.7 | 3.6 | V | |
| | 操作频率 | — | 25 | 兆赫 | |
| DS1 | DSPI_SCK 输出周期时间 | $2 \times t_{公共汽车}$ | — | Ns | |
| DS2 | DSPI_SCK 输出高/低时间 | $(T_{SCK}/2) - 2$ | $(T_{SCK}/2) + 2$ | Ns | |
| DS3 | DSPI_PCS 第十四个英文字母对 DSPI_SCK 延迟有效 | $(T_{公共汽车} \times 2) - 2$ | — | Ns | 1 |
| DS4 | DSPI_SCK 到 DSPI_PCS 第十四个英文字母无效延迟 | $(T_{公共汽车} \times 2) - 2$ | — | Ns | 2 |
| DS5 | DSPI_SCK 到 DSPI_SOUT 有效 | — | 8.5 | Ns | |
| DS6 | DSPI_SCK 到 DSPI_SOUT 无效 | -2 | — | Ns | |
| DS7 | DSPI_SIN 到 DSPI_SCK 输入设置 | 15 | — | Ns | |
| DS8 | DSPI_SCK 到 DSPI_SIN 输入保持 | 0 | — | Ns | |

1. 延迟可在 SPIx_CTARn[PSSCK]和 SPIx_CTARn[CSSCK]中编程。
2. 延迟可以在 SPIx_CTARn[PASC]和 SPIx_CTARn[ASC]中编程。

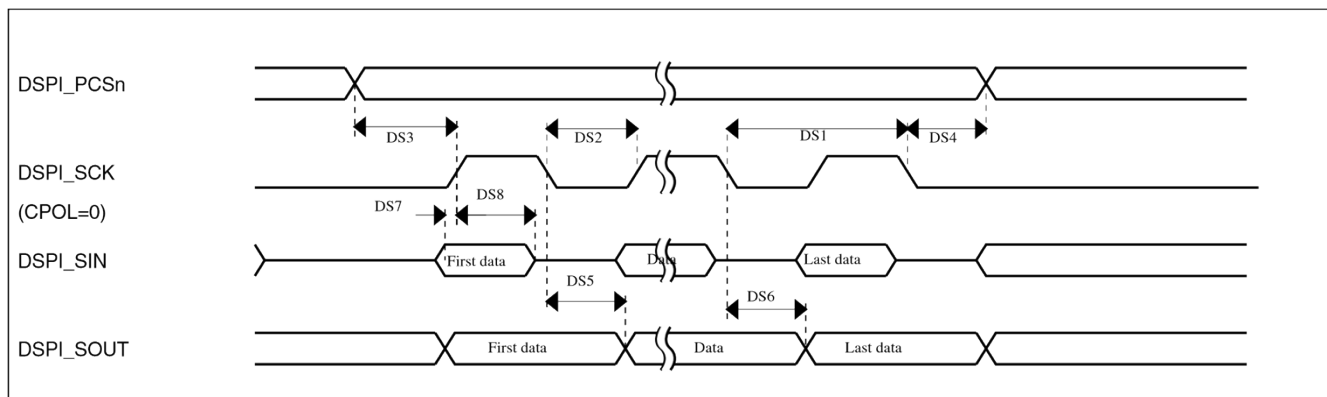


图 22. DSPI 经典 SPI 定时-主模式
表 43. 从属模式 DSPI 定时 (有限电压范围)

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|----------------------------|-----------------------------|-------------------|----|
| | 工作电压 | 2.7 | 3.6 | V |
| | 操作频率 | | 12.5 | 兆赫 |
| DS9 | DSPI_SCK 输入周期时间 | 4 x t 公共汽车 | — | Ns |
| DS10 | DSPI_SCK 输入高/低时间 | $(T_{SCK}/2) - \frac{2}{2}$ | $(T_{SCK}/2) + 2$ | Ns |
| DS11 | DSPI_SCK 到 DSPI_SOUT 有效 | — | 10 | Ns |
| DS12 | DSPI_SCK 到 DSPI_SOUT 无效 | 0 | — | Ns |
| DS13 | DSPI_SIN 到 DSPI_SCK 输入设置 | 2 | — | Ns |
| DS14 | DSPI_SCK 到 DSPI_SIN 输入保持 | 7 | — | Ns |
| DS15 | DSPI_SS 活动到 DSPI_SOUT 驱动 | — | 14 | Ns |
| DS16 | DSPI_SS 不活动到 DSPI_SOUT 未驱动 | — | 14 | Ns |

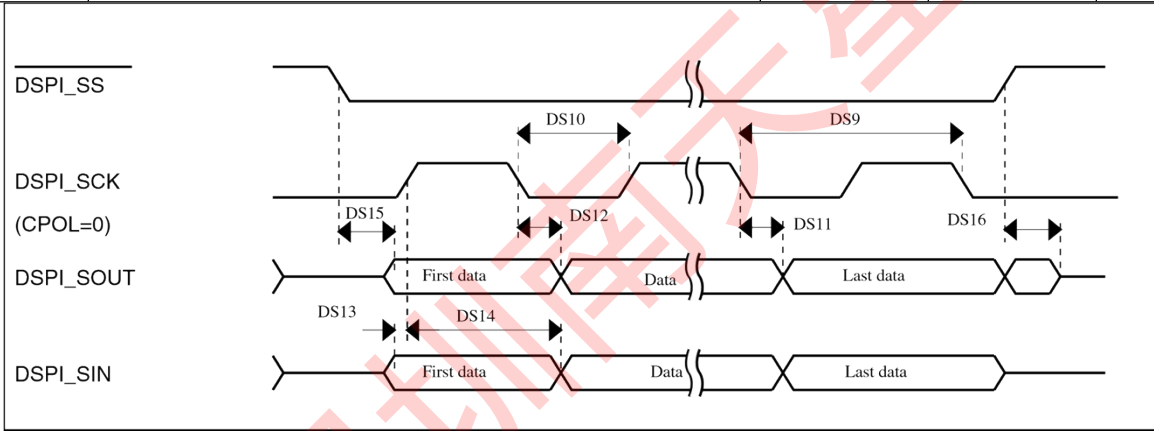


图 23. DSPI 经典 SPI 定时-从模式

6.8.7 DSPI 开关规格 (全电压范围)

DMA 串行外围接口 (DSPI) 提供具有主从操作的同步串行总线。许多传输属性是可编程的。下表提供了经典 SPI 定时模式的 DSPI 定时特性。参考 th 参考手册的 dSPI 章节，了解用于与较慢的外围设备通信的修改传输格式。

表 44. 主模式 DSPI 定时 (全电压范围)

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|--------|------|------|------|----|----|
| | 工作电压 | 1.71 | 3.6 | V | 1 |
| | 操作频率 | — | 12.5 | 兆赫 | |

| | | | | | |
|-----|-----------------|-------------------|---|----|--|
| DS1 | DSPI_SCK 输出周期时间 | 4 x t 公共汽 车 | — | Ns | |
|-----|-----------------|-------------------|---|----|--|

表格在下一页继续..

深圳南天星

表 44. 主模式 DSPI 定时 (全电压范围) (续)

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 | 笔记 |
|--------|----------------------------------|---------------------------|-------------------|----|----|
| DS2 | DSPI_SCK 输出高/低时间 | $(T_{SCK/2}) - 4$ | $(T_{SCK/2}) + 4$ | Ns | |
| DS3 | DSPI_PCS 第十四个英文字母对 DSPI_SCK 延迟有效 | $(T_{公共汽车} \times 2) - 4$ | — | Ns | 2 |
| DS4 | DSPI_SCK 到 DSPI_PCS 第十四个英文字母无效延迟 | $(T_{公共汽车} \times 2) - 4$ | — | Ns | 3 |
| DS5 | DSPI_SCK 到 DSPI_SOUT 有效 | — | 10 | Ns | |
| DS6 | DSPI_SCK 到 DSPI_SOUT 无效 | -4.5 | — | Ns | |
| DS7 | DSPI_SIN 到 DSPI_SCK 输入设置 | 20.5 | — | Ns | |
| DS8 | DSPI_SCK 到 DSPI_SIN 输入保持 | 0 | — | Ns | |

1. DSPI 模块可以在处理器的整个工作电压上运行, 但要在整个电压范围内运行, 最大工作频率会降低。
2. 延迟可在 SPIx_CTARn[PSSCK]和 SPIx_CTARn[CSSCK]中编程。
3. 延迟可以在 SPIx_CTARn[PASC]和 SPIx_CTARn[ASC]中编程。

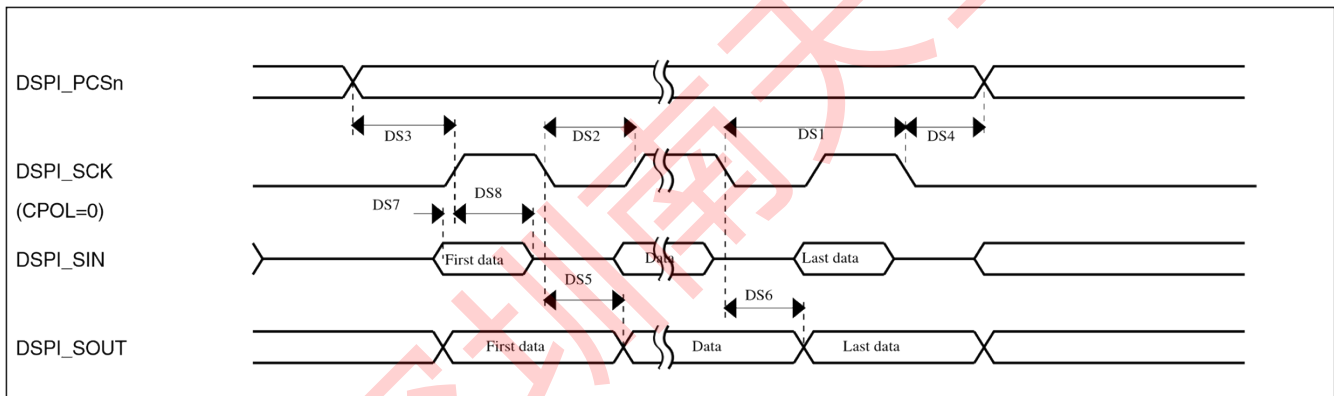


图 24. DSPI 经典 SPI 定时-主模式

表 45. 从属模式 DSPI 定时 (全电压范围)

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|--------------------------|-------------------|-------------------|----|
| | 工作电压 | 1.71 | 3.6 | V |
| | 操作频率 | — | 6.25 | 兆赫 |
| DS9 | DSPI_SCK 输入周期时间 | 8 x 吨公共汽车 | — | Ns |
| DS10 | DSPI_SCK 输入高/低时间 | $(T_{SCK/2}) - 4$ | $(T_{SCK/2}) + 4$ | Ns |
| DS11 | DSPI_SCK 到 DSPI_SOUT 有效 | — | 20 | Ns |
| DS12 | DSPI_SCK 到 DSPI_SOUT 无效 | 0 | — | Ns |
| DS13 | DSPI_SIN 到 DSPI_SCK 输入设置 | 2 | — | Ns |
| DS14 | DSPI_SCK 到 DSPI_SIN 输入保持 | 7 | — | Ns |

Peripheral operating requirements and behaviors

| | | | | |
|------|----------------------------|---|----|----|
| DS15 | DSPI_SS 活动到 DSPI_SOUT 驱动 | — | 19 | Ns |
| DS16 | DSPI_SS 不活动到 DSPI_SOUT 未驱动 | — | 19 | Ns |

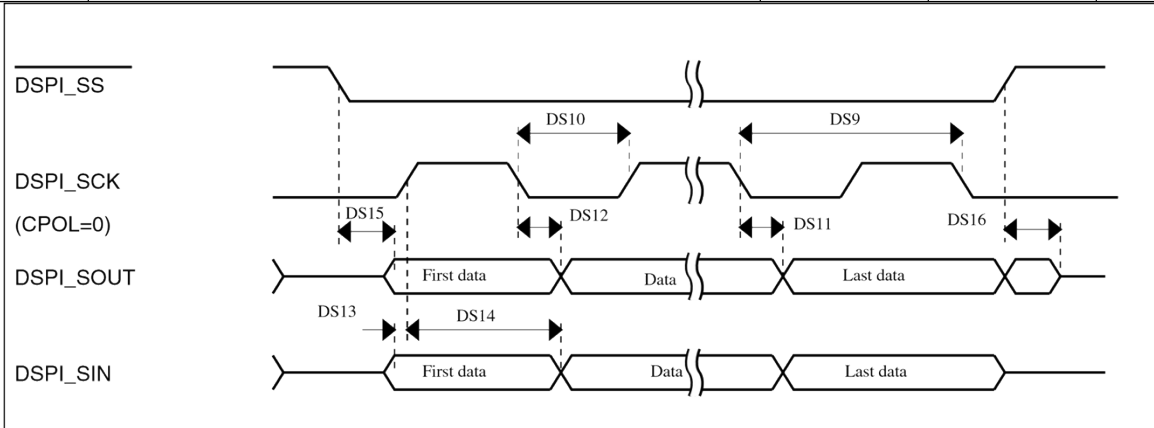


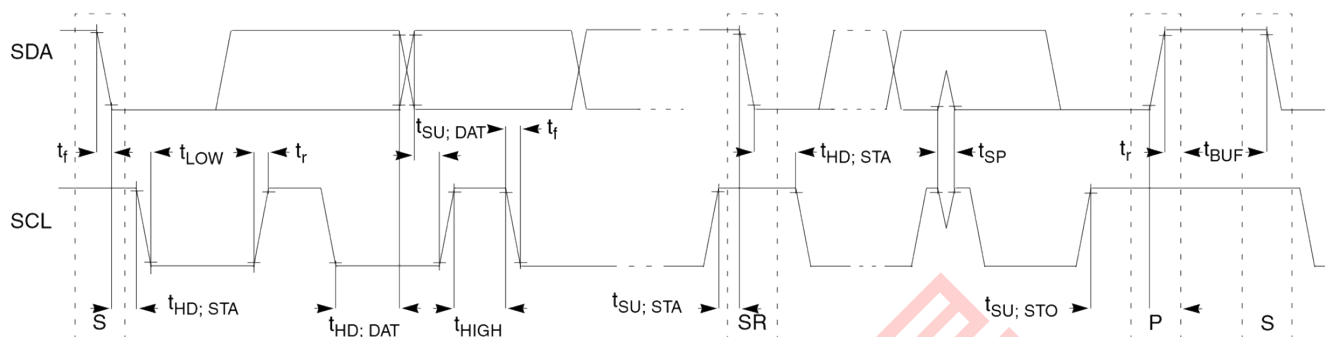
图 25. DSPI 经典 SPI 定时-从模式

6.8.8 集成电路接口 (I²C) 时间表 46. 我²C 计时

| 特征 | 标志 | 标准模式 | | 快速模式 | | 单位 |
|------------------------------------|--------------------------|------------------|-------------------|------------------------|------------------|----|
| | | 最小值 | 最大程度 | 最小值 | 最大程度 | |
| SCL 时钟频率 | 第六个罗马字母 SCL | 0 | 100 | 0 | 400 | 千赫 |
| 保留时间 (重复) 开始条件。这段时间过后, 会产生第一个时钟脉冲。 | 字母 T _高 清; STA | 4 | — | 0.6 | — | Ms |
| SCL 时钟的低周期 | 字母 T _低 | 4.7 | — | 1.3 | — | Ms |
| SCL 时钟的高周期 | 字母 T _{高中} | 4 | — | 0.6 | — | Ms |
| 重复 START 条件的设置时间 | 字母 T _苏 ; STA | 4.7 | — | 0.6 | — | Ms |
| I 的数据保留时间 I ² C 总线设备 | 字母 T _高 清; DAT | 0 ¹ | 3.45 ² | 0 ³ | 0.9 ¹ | Ms |
| 数据设置时间 | 字母 T _苏 ; DAT | 250 ⁴ | — | 100 ² , 5 | — | Ns |
| SDA 和 SCL 信号的上升时间 | 字母 T _{字母 R} | — | 1000 | 20 + 0.1C ⁶ | 300 | Ns |
| SDA 和 SCL 信号的下降时间 | 字母 T _{第六个罗马字母} | — | 300 | 20 + 0.1C ⁵ | 300 | Ns |
| STOP 条件的设置时间 | 字母 T _苏 ; STO | 4 | — | 0.6 | — | Ms |
| STOP 和 START 条件之间的巴士空闲时间 | 字母 T _{BUF} | 4.7 | — | 1.3 | — | Ms |
| 必须被输入滤波器抑制的尖峰的脉冲宽度 | 字母 T _{SP} | 不适用的 | 不适用的 | 0 | 50 | Ns |

1. 主模式 I²C 与 SCL 的下降边缘同时断开地址字节的 ACK。如果没有从属器承认此地址字节, 则可能会导致负保留时间, 具体取决于 SDA 和 SCL 行的边缘速率。

- 最大 t_{HD} ；只有当设备不拉伸 SCL 信号的 LOW 周期 (t_{LOW}) 时，才能满足 DAT。
- 输入信号 Slew = 10ns，输出负载 = 50pf
- 如果 TX FIFO 为空，则在从服务器传输器模式下的设置时间为 1 个 IPBus 时钟周期。
- 快速模式 I²C 总线设备可以在标准模式 I²C 总线系统中使用，但要求 $t_{SU, DAT}$ 然后必须满足 ≥ 250 ns。如果设备没有延长 SCL 信号的 low 周期，则自动出现这种情况。如果这样的设备确实拉伸了 SCL 信号的 LOW 周期，那么它必须将下一个数据位输出到 SDA 线 $t_{Rmax} + t_{SU, DAT} = 1000 + 250 = 1250$ ns（根据标准模式 I²C 总线规范）在 SCL 线路发布之前。
- C_b = total capacitance of the one bus line in pF.


 图 26. I 上快速和标准模式设备的定时定义 I²C 巴士

6.8.9 UART 开关规格

看见一般开关规格。

6.8.10 SDHC 规格

以下时序规格在芯片 I/O 引脚处定义，必须适当转换才能达到物理接口的时序规格/约束。

表 47. SDHC 切换规范

| 全国矿工联盟 | 标志 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|--------------|---------------------|-----|-------|----|
| 卡片输入时钟 | | | | | |
| SD1 | Fpp | 时钟频率（低速） | 0 | 400 | 千赫 |
| | Fpp | 时钟频率（SD\SDIO 全速\高速） | 0 | 25\50 | 兆赫 |
| | Fpp | 时钟频率（MMC 全速\高速） | 0 | 20\50 | 兆赫 |
| | 第六个罗马字母眼科学博士 | 时钟频率（识别模式） | 0 | 400 | 千赫 |
| SD2 | 字母 TWL | 时钟低时间 | 7 | — | Ns |
| SD3 | 字母 TWH | 时钟高时间 | 7 | — | Ns |
| SD4 | 字母 TTLH | 时钟上升时间 | — | 3 | Ns |
| SD5 | 字母 TTHL | 时钟下降时间 | — | 3 | Ns |

| SDHC 输出/卡输入 SDHC_CMD, SDHC_DAT (参考 SDHC_CLK) | | | | | |
|--|---------------------|------------------|----|-----|----|
| SD6 | 字母 T 眼科学博士 | SDHC 输出延迟 (输出有效) | -5 | 8.3 | Ns |
| SDHC 输入/卡输入 SDHC_CMD, SDHC_DAT (参考 SDHC_CLK) | | | | | |
| SD7 | 字母 T _{ISU} | SDHC 输入设置时间 | 5 | — | Ns |
| SD8 | 字母 T _{IH} | SDHC 输入保留时间 | 0 | — | Ns |

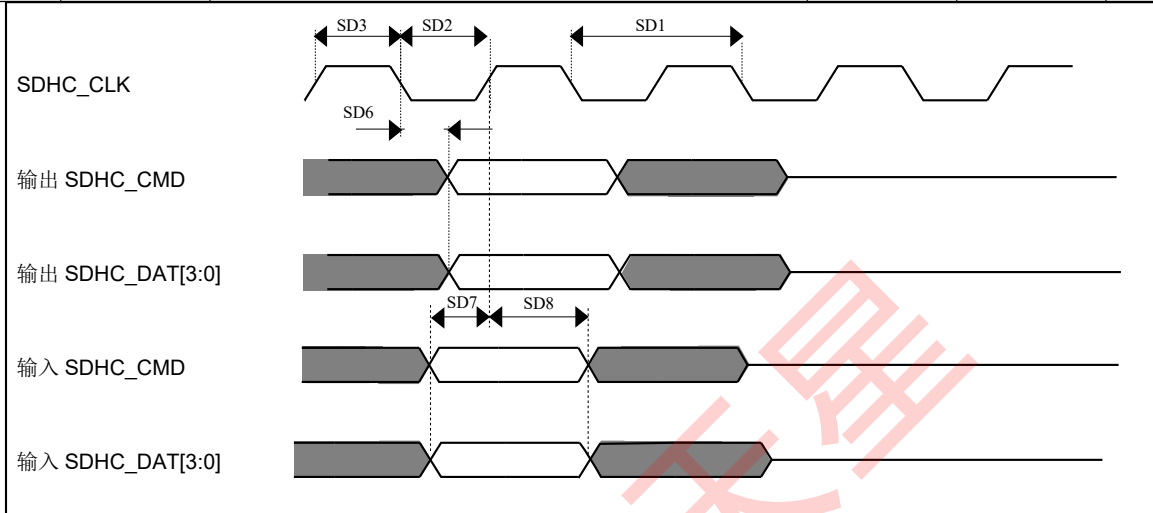


图 27. SDHC 定时

6.8.11 I²S 切换规格

本节提供了 I²S 的交流时间²主 (时钟驱动) 和从模式 (时钟输入) 中的 S。所有计时均为非倒置串行时钟极性

(TCR[TSCPK] = 0, RCR[RSCKP] = 0) 和非倒置帧同步 (TCR[TFSI] = 0, RCR[RFSI] = 0)。如果时钟的极性和/或帧同步已反转, 则通过反转时钟信号 (I2S_BCLK) 和/或帧同步, 所有时序仍然有效 c (I2S_FS) 如下图所示。

表 48. I²S 主模式定时 (有限电压范围)

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|------------------------|----------------------|-----|---------|
| | 工作电压 | 2.7 | 3.6 | V |
| S1 | I2S_MCLK 循环时间 | 2 x t _{sys} | | Ns |
| S2 | I2S_MCLK 脉冲宽度高/低 | 45% | 55% | MCLK 时期 |
| S3 | I2S_BCLK 循环时间 | 5 x t _{sys} | — | Ns |
| S4 | I2S_BCLK 脉冲宽度高/低 | 45% | 55% | BCLK 时期 |
| S5 | I2S_BCLK 到 I2S_FS 输出有效 | — | 15 | Ns |
| S6 | I2S_BCLK 到 I2S_FS 输出无效 | -2.5 | — | Ns |

| | | | | |
|-----|-----------------------------------|----|----|----|
| S7 | I2S_BCLK 到 I2S_TXD 有效 | — | 15 | Ns |
| S8 | I2S_BCLK 到 I2S_TXD 无效 | -3 | — | Ns |
| S9 | I2S_RXD/I2S_FS 在 I2S_BCLK 之前的输入设置 | 20 | — | Ns |
| S10 | I2S_RXD/I2S_FS 在 I2S_BCLK 后输入保持 | 0 | — | Ns |

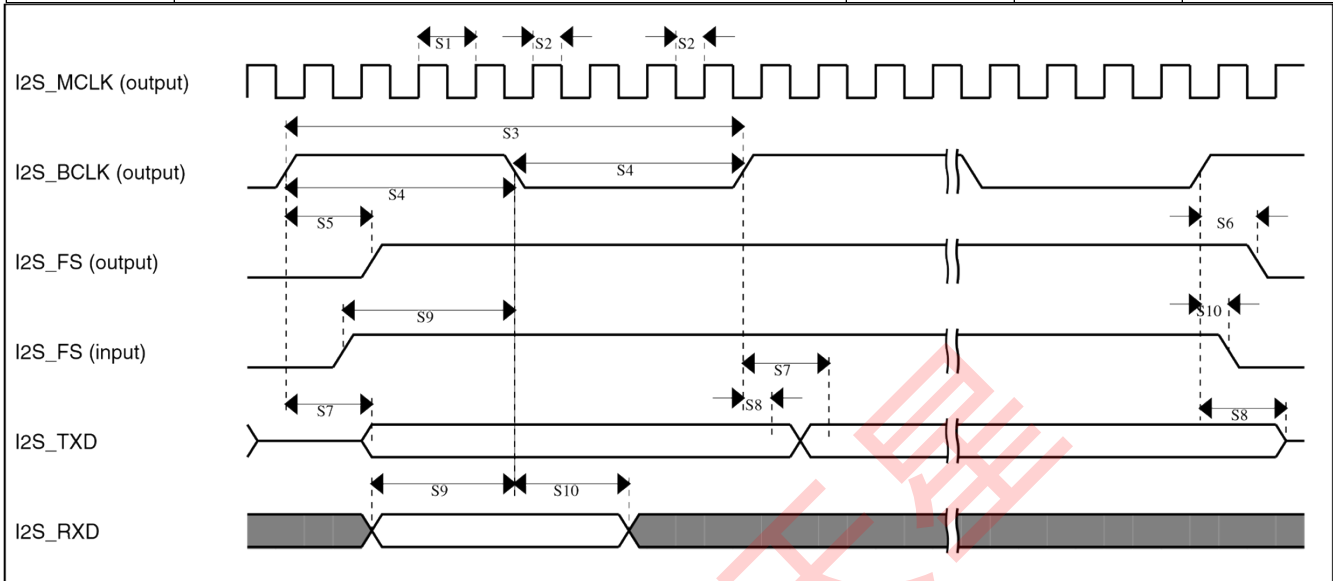


图 28。我²S 定时-主模式表 49。我²S 从模式定时（有限电压范围）

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|--------------------------------|----------------------|-----|---------|
| | 工作电压 | 2.7 | 3.6 | V |
| S11 | I2S_BCLK 循环时间（输入） | 8 x 吨 _{sys} | — | Ns |
| S12 | I2S_BCLK 脉冲宽度高/低（输入） | 45% | 55% | MCLK 时期 |
| S13 | I2S_BCLK 之前的 I2S_FS 输入设置 | 10 | — | Ns |
| S14 | I2S_BCLK 后的 I2S_FS 输入保持 | 3 | — | Ns |
| S15 | I2S_BCLK 到 I2S_TXD/I2S_FS 输出有效 | — | 20 | Ns |
| S16 | I2S_BCLK 到 I2S_TXD/I2S_FS 输出无效 | 0 | — | Ns |
| S17 | I2S_BCLK 之前的 I2S_RXD 设置 | 10 | — | Ns |
| S18 | I2S_RXD 在 I2S_BCLK 之后保持 | 2 | — | Ns |

Peripheral operating requirements and behaviors

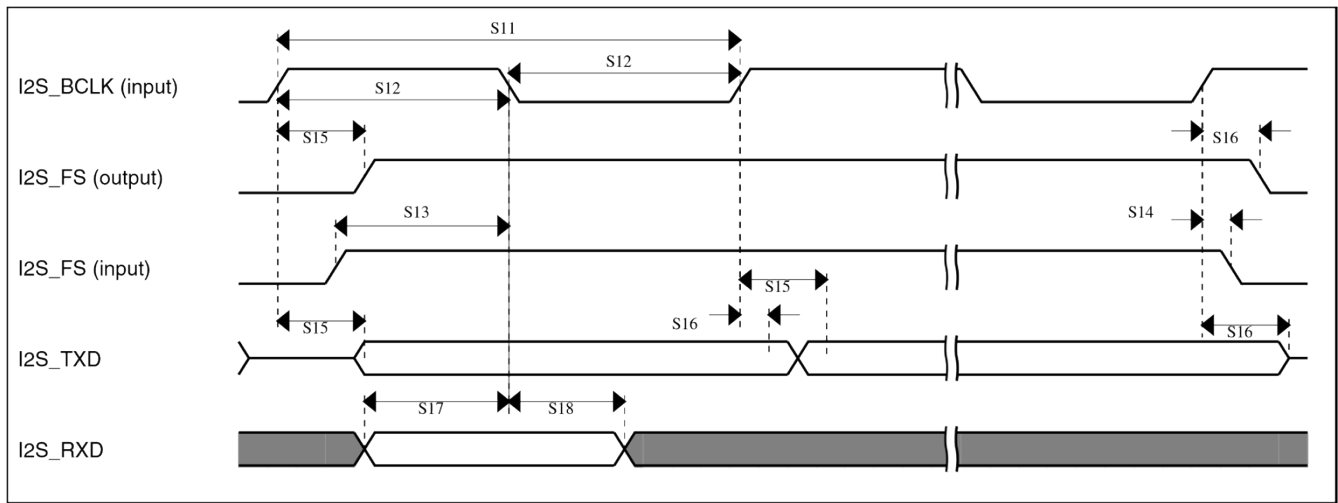


图 29. 我²S 定时—从属模式

表 50. 我²S 主模式定时（全电压范围）

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|-----------------------------------|----------------------|-----|---------|
| | 工作电压 | 1.71 | 3.6 | V |
| S1 | I2S_MCLK 循环时间 | 2 x t _{sys} | | Ns |
| S2 | I2S_MCLK 脉冲宽度高/低 | 45% | 55% | MCLK 时期 |
| S3 | I2S_BCLK 循环时间 | 5 x t _{sys} | — | Ns |
| S4 | I2S_BCLK 脉冲宽度高/低 | 45% | 55% | BCLK 时期 |
| S5 | I2S_BCLK 到 I2S_FS 输出有效 | — | 15 | Ns |
| S6 | I2S_BCLK 到 I2S_FS 输出无效 | -4.3 | — | Ns |
| S7 | I2S_BCLK 到 I2S_TXD 有效 | — | 15 | Ns |
| S8 | I2S_BCLK 到 I2S_TXD 无效 | -4.6 | — | Ns |
| S9 | I2S_RXD/I2S_FS 在 I2S_BCLK 之前的输入设置 | 23.9 | — | Ns |
| S10 | I2S_RXD/I2S_FS 在 I2S_BCLK 后输入保持 | 0 | — | Ns |

表 51. 我²S 从模式定时（全电压范围）

| 全国矿工联盟 | 描述 | 分钟。 | 最大。 | 单位 |
|--------|--------------------------------|----------------------|------|---------|
| | 工作电压 | 1.71 | 3.6 | V |
| S11 | I2S_BCLK 循环时间（输入） | 8 x t _{sys} | — | Ns |
| S12 | I2S_BCLK 脉冲宽度高/低（输入） | 45% | 55% | MCLK 时期 |
| S13 | I2S_BCLK 之前的 I2S_FS 输入设置 | 10 | — | Ns |
| S14 | I2S_BCLK 后的 I2S_FS 输入保持 | 3.5 | — | Ns |
| S15 | I2S_BCLK 到 I2S_TXD/I2S_FS 输出有效 | — | 28.6 | Ns |
| S16 | I2S_BCLK 到 I2S_TXD/I2S_FS 输出无效 | 0 | — | Ns |
| S17 | I2S_BCLK 之前的 I2S_RXD 设置 | 10 | — | Ns |

| | | | | |
|-----|-------------------------|---|---|----|
| S18 | I2S_RXD 在 I2S_BCLK 之后保持 | 2 | — | Ns |
|-----|-------------------------|---|---|----|

6.9 人机接口 (HMI)

6.9.1 TSI 电气规格

表 52. TSI 电气规格

| 标志 | 描述 | 分钟。 | 类型。 | 最大。 | 单位 | 笔记 |
|----------------|--|-------|--------|-------|-------|------|
| VDDTSI | 工作电压 | 1.71 | — | 3.6 | V | |
| 字母 CELE | 目标电极电容范围 | 1 | 20 | 500 | pF | 1 |
| 第六个罗马字母 REFmax | 参考振荡器频率 | — | 5.5 | 12.7 | 兆赫 | 2 |
| 第六个罗马字母 ELEmax | 电极振荡器频率 | — | 0.5 | 4.0 | 兆赫 | 3 |
| 字母 C 文件编号 | 内部参考电容器 | 0.5 | 1 | 1.2 | pF | |
| V 三角洲 | 振荡器增压 | 100 | 600 | 760 | 毫伏 | 4 |
| 我文件编号 | 参考振荡器电流源基础电流 • 1uA 设置 (REFCHRG=0) • 32uA 设置 (REFCHRG=31) | — | 1.133 | 1.5 | 微亚 | 3, 5 |
| | | — | 36 | 50 | | |
| 我 ELE | 电极振荡器电流源基电流 • 1uA 设置 (EXTCHRG=0) • 32uA 设置 (EXTCHRG=31) | — | 1.133 | 1.5 | 微亚 | 3, 6 |
| | | — | 36 | 50 | | |
| Pres5 | 电极电容测量精度 | — | 8.3333 | 38400 | fF/计数 | 7 |
| Pres20 | 电极电容测量精度 | — | 8.3333 | 38400 | fF/计数 | 8 |
| Pres100 | 电极电容测量精度 | — | 8.3333 | 38400 | fF/计数 | 9 |
| MaxSens | 最大灵敏度 | 0.003 | 12.5 | — | fF/计数 | 10 |
| 网状内皮系统 | 分辨率 | — | — | 16 | 碎片 | |
| 字母 T 康 20 | 响应时间 @ 20 pF | 8 | 15 | 25 | 微秒 | 11 |
| 我 TSI_RUN | 当前在运行模式下添加 | — | 55 | — | 微亚 | |
| 我 TSI_LP | 低功耗模式电流加时器 | — | 1.3 | 2.5 | 微亚 | 12 |

1. TSI 模块的功能与超出此范围的电容值。然而，不能保证最佳性能。
2. CAPTRM=7, DELVOL=7, 固定外部电容为 20 pF。
3. CAPTRM=0, DELVOL=2, 固定外部电容为 20 pF。
4. CAPTRM=0, EXTCHRG=9, 固定外部电容为 20 pF。
5. 可编程电流源值是通过将 SCANC[REFCHRG]值和基电流相乘生成的。
6. 可编程电流源值通过将 SCANC[EXTCHRG]值和基本电流相乘生成。
7. 用 5 pF 电极测量，参考振荡器频率为 10 MHz, PS = 128, NSCN = 8; Iext = 16。
8. 用 20 pF 电极测量，参考振荡器频率为 10 MHz, PS = 128, NSCN = 2; Iext = 16。
9. 用 20pF 电极测量，参考振荡器频率为 10 MHz, PS = 16, NSCN = 3; Iext = 16。

Peripheral operating requirements and behaviors

10. 灵敏度定义了当 TSI 模块的单个计数发生变化时的最小电容变化，它等于 $(C_{\text{文件编号}} * I_{\text{分机}}) / (I_{\text{文件编号}} * PS * NSCN)$ 。灵敏度取决于所使用的配置。列出的典型值基于以下配置：I_{ext} = 5 μA，EXTCHRG = 4，PS = 128，NSCN = 2，I_{文件编号} = 16 μA，REFCHRG = 15，C_{文件编号} = 1.0 pF。最小灵敏度描述了可以通过单个计数测量的最小电容（这是最佳灵敏度，但被描述为最小，因为它是“最小数字”）。最小灵敏度参数基于在以下配置上：I_{分机} = 1 μA，EXTCHRG = 0，PS = 128，NSCN = 32，I_{文件编号} = 32 μA，REFCHRG = 31，C_{文件编号} = 0.5 pF
11. 是时候对电极进行一次完整的测量了。灵敏度分辨率为 0.0133 pF，PS = 0，NSCN = 0，1 电极，DELVOL = 2，EXTCHRG = 15。
12. CAPTRM=7，DELVOL=2，REFCHRG=0，EXTCHRG=4，PS=7，NSCN=0F，LPSCNITV=F，选择 LPO（1 kHz），固定外部电容为 20 pF。平均 7 个周期窗口捕获数据。

深圳南天星

7 尺寸

7.1 获取包装尺寸

包装尺寸在包装图纸中提供。

| 144 LQFP | 144 地图 BGA | 大头针名称 | 默认选项 | ALT0 | ALT1 | ALT2 | ALT3 | ALT4 | ALT 5 | ALT6 | A |
|----------|------------|------------------|-----------|-----------|----------------------|-----------|-----------------|------------|-------|----------|---|
| — | L5 | 矜持的 | 矜持的 | 矜持的 | | | | | | | |
| — | M5 | NC | NC | NC | | | | | | | |
| — | A10 | NC | NC | NC | | | | | | | |
| — | B10 | NC | NC | NC | | | | | | | |
| — | C10 | NC | NC | NC | | | | | | | |
| 1 | D3 | PTE0 | ADC1_SE4a | ADC1_SE4a | PTE0 | SPI1_PCS1 | UART1_TX | SDHC0_D1 | | I2C1_SDA | |
| 2 | D2 | PTE1/ LLWU_P0 | ADC1_SE5a | ADC1_SE5a | PTE1/ LLWU_P 0 | SPI1_SOUT | UART1_RX | SDHC0_D0 | | I2C1_SCL | |
| 3 | D1 | PTE2/ LLWU_P1 | ADC1_SE6a | ADC1_SE6a | PTE2/ LLWU_P 1 | SPI1_SCK | UART1_CTS _b | SDHC0_DCLK | | | |

| | | | | | | | | | | | |
|---|----|------|-----------|-----------|------|----------|-------------|-----------|--|--|--|
| 4 | E4 | PTE3 | ADC1_SE7a | ADC1_SE7a | PTE3 | SPI1_SIN | UART1_RTS_b | SDHC0_CMD | | | |
| 5 | E5 | VDD | VDD | VDD | | | | | | | |
| 6 | F6 | VSS | VSS | VSS | | | | | | | |

要查找包装图，请访问 Freescale.com 并对绘图的文档编号进行关键字搜索：

| 如果你想要这个包裹的图纸 | 然后使用此文档编号 |
|--------------|-------------|
| 144 针 LQFP | 98ASS23177W |
| 144 针 MAPBGA | 98ASA00222D |

8 引脚

8.1 K60 信号多路复用和引脚分配

下表显示了每个引脚上的可用信号，以及这些引脚在本文档支持的设备上的位置。端口控制模块负责选择每个引脚上可用的 ALT 功能。

| 144 LQFP | 144 地图 BGA | 大头针名称 | 默认选项 | ALT0 | ALT1 | ALT2 | ALT3 | ALT4 | 引脚 | | |
|----------|------------|--------------|---------|---------|--------------|-----------|-------------|--------------|------|------------|---|
| | | | | | | | | | ALT5 | ALT6 | A |
| 7 | E3 | PTE4/LLWU_P2 | 有残疾的 | | PTE4/LLWU_P2 | SPI1_PCS0 | UART3_TX | SDHC0_D3 | | | |
| 8 | E2 | PTE5 | 有残疾的 | | PTE5 | SPI1_PCS2 | UART3_RX | SDHC0_D2 | | | |
| 9 | E1 | PTE6 | 有残疾的 | | PTE6 | SPI1_PCS3 | UART3_CTS_b | I2S0_MCLK | | I2S0_CLKIN | |
| 10 | F4 | PTE7 | 有残疾的 | | PTE7 | | UART3_RTS_b | I2S0_RXD | | | |
| 11 | F3 | PTE8 | 有残疾的 | | PTE8 | | UART5_TX | I2S0_RX_FS | | | |
| 12 | F2 | PTE9 | 有残疾的 | | PTE9 | | UART5_RX | I2S0_RX_BCLK | | | |
| 13 | F1 | PTE10 | 有残疾的 | | PTE10 | | UART5_CTS_b | I2S0_TXD | | | |
| 14 | G4 | PTE11 | 有残疾的 | | PTE11 | | UART5_RTS_b | I2S0_TX_FS | | | |
| 15 | G3 | PTE12 | 有残疾的 | | PTE12 | | | I2S0_TX_BCLK | | | |
| 16 | E6 | VDD | VDD | VDD | | | | | | | |
| 17 | F7 | VSS | VSS | VSS | | | | | | | |
| 18 | H3 | VSS | VSS | VSS | | | | | | | |
| 19 | H1 | USB0_DP | USB0_DP | USB0_DP | | | | | | | |
| 20 | H2 | USB0_DM | USB0_DM | USB0_DM | | | | | | | |

| | | | | | | | | | | | | | | |
|----|----|-----------------------------------|-----------------------------------|-----------------------------------|--|--|--|--|--|--|--|--|--|--|
| 21 | G1 | VOUT33 | VOUT33 | VOUT33 | | | | | | | | | | |
| 22 | G2 | VREGIN | VREGIN | VREGIN | | | | | | | | | | |
| 23 | J1 | ADC0_DP1 | ADC0_DP1 | ADC0_DP1 | | | | | | | | | | |
| 24 | J2 | ADC0_DM1 | ADC0_DM1 | ADC0_DM1 | | | | | | | | | | |
| 25 | K1 | ADC1_DP1 | ADC1_DP1 | ADC1_DP1 | | | | | | | | | | |
| 26 | K2 | ADC1_DM1 | ADC1_DM1 | ADC1_DM1 | | | | | | | | | | |
| 27 | L1 | PGA0_DP/ ADC0_DP0/ ADC1_DP3 | PGA0_DP/ ADC0_DP0/ ADC1_DP3 | PGA0_DP/ ADC0_DP0/ ADC1_DP3 | | | | | | | | | | |
| 28 | L2 | PGA0_DM/ ADC0_DM0/ ADC1_DM3 | PGA0_DM/ ADC0_DM0/ ADC1_DM3 | PGA0_DM/ ADC0_DM0/ ADC1_DM3 | | | | | | | | | | |
| 29 | M1 | PGA1_DP/ ADC1_DP0/ ADC0_DP3 | PGA1_DP/ ADC1_DP0/ ADC0_DP3 | PGA1_DP/ ADC1_DP0/ ADC0_DP3 | | | | | | | | | | |
| 30 | M2 | PGA1_DM/ ADC1_DM0/ ADC0_DM3 | PGA1_DM/ ADC1_DM0/ ADC0_DM3 | PGA1_DM/ ADC1_DM0/ ADC0_DM3 | | | | | | | | | | |
| 31 | H5 | VDDA | VDDA | VDDA | | | | | | | | | | |
| 32 | G5 | VREFH | VREFH | VREFH | | | | | | | | | | |
| 33 | G6 | VREFL | VREFL | VREFL | | | | | | | | | | |
| 34 | H6 | VSSA | VSSA | VSSA | | | | | | | | | | |

引脚

| 144 LQFP | 144 地图 BGA | 大头针名称 | 默认选项 | ALT0 | ALT1 | ALT2 | ALT3 | ALT4 | ALT5 |
|-------------|------------------|--|--|--|------|------|------|------|------|
| 35 | K3 | ADC1_SE16/ CMP2_IN2/ ADC0_SE22 | ADC1_SE16/ CMP2_IN2/ ADC0_SE22 | ADC1_SE16/ CMP2_IN2/ ADC0_SE22 | | | | | |
| 36 | J3 | ADC0_SE16/ CMP1_IN2/ ADC0_SE21 | ADC0_SE16/ CMP1_IN2/ ADC0_SE21 | ADC0_SE16/ CMP1_IN2/ ADC0_SE21 | | | | | |
| 37 | M3 | VREF_OUT/ CMP1_IN5/ CMP0_IN5/ ADC1_SE18 | VREF_OUT/ CMP1_IN5/ CMP0_IN5/ ADC1_SE18 | VREF_OUT/ CMP1_IN5/ CMP0_IN5/ ADC1_SE18 | | | | | |
| 38 | L3 | DAC0_OUT/ CMP1_IN3/ ADC0_SE23 | DAC0_OUT/ CMP1_IN3/ ADC0_SE23 | DAC0_OUT/ CMP1_IN3/ ADC0_SE23 | | | | | |
| 39 | L4 | DAC1_OUT/ CMP2_IN3/ ADC1_SE23 | DAC1_OUT/ CMP2_IN3/ ADC1_SE23 | DAC1_OUT/ CMP2_IN3/ ADC1_SE23 | | | | | |
| 40 | M7 | XTAL32 | XTAL32 | XTAL32 | | | | | |
| 41 | M6 | EXTAL32 | EXTAL32 | EXTAL32 | | | | | |

| | | | | | | | | | | |
|----|-----------|------------------|-----------------------------------|-----------|------------------|-------------|-------------|--------------------------|----------|----------|
| 42 | L6 | VBAT | VBAT | VBAT | | | | | | |
| 43 | — | VDD | VDD | VDD | | | | | | |
| 44 | — | VSS | VSS | VSS | | | | | | |
| 45 | M4 | PTE24 | ADC0_SE17 | ADC0_SE17 | PTE24 | CAN1_TX | UART4_TX | | | EV |
| 46 | K5 | PTE25 | ADC0_SE18 | ADC0_SE18 | PTE25 | CAN1_RX | UART4_RX | | | EV |
| 47 | K4 | PTE26 | 有残疾的 | | PTE26 | | UART4_CTS_b | ENET_1588_CLKIN | | RT T |
| 48 | J4 | PTE27 | 有残疾的 | | PTE27 | | UART4_RTS_b | | | |
| 49 | H4 | PTE28 | 有残疾的 | | PTE28 | | | | | |
| 50 | J5 | PTA0 | JTAG_TCLK/ SWD_CLK/ EZP_CLK | TSI0_CH1 | PTA0 | UART0_CTS_b | FTM0_CH5 | | | |
| 51 | J6 | PTA1 | JTAG_TDI/ EZP_DI | TSI0_CH2 | PTA1 | UART0_RX | FTM0_CH6 | | | |
| 52 | K6 | PTA2 | JTAG_TDO/ TRACE_SWO/ EZP_DO | TSI0_CH3 | PTA2 | UART0_TX | FTM0_CH7 | | | |
| 53 | K7 | PTA3 | JTAG_TMS/ SWD_DIO | TSI0_CH4 | PTA3 | UART0_RTS_b | FTM0_CH0 | | | |
| 54 | L7 | PTA4/ LLWU_P3 | NMI_b/ EZP_CS_b | TSI0_CH5 | PTA4/ LLWU_P3 | | FTM0_CH1 | | | |
| 55 | M8 | PTA5 | 有残疾的 | | PTA5 | | FTM0_CH2 | RMII0_RXER/ MII0_RXER | CMP2_OUT | I2 B0 |
| 56 | E7 | VDD | VDD | VDD | | | | | | |
| 57 | 7 国 集团 | VSS | VSS | VSS | | | | | | |
| 58 | J7 | PTA6 | 有残疾的 | | PTA6 | | FTM0_CH3 | | | |
| 59 | J8 | PTA7 | ADC0_SE10 | ADC0_SE10 | PTA7 | | FTM0_CH4 | | | |

| 144 LQFP | 144 地图 BGA | 大头针名称 | 默认选项 | ALT0 | ALT1 | ALT2 | ALT3 | ALT4 | ALT 5 | ALT6 |
|----------|------------|-----------------------|------------------------------------|------------------------------------|-----------------------|-----------|------------------|--------------------------------|-------|------------------|
| 60 | K8 | PTA8 | ADC0_SE11 | ADC0_SE11 | PTA8 | | FTM1_CH0 | | | FTM1_QD_PHA |
| 61 | L8 | PTA9 | 有残疾的 | | PTA9 | | FTM1_CH1 | MII0_RXD3 | | FTM1_QD_PHB |
| 62 | M9 | PTA10 | 有残疾的 | | PTA10 | | FTM2_CH0 | MII0_RXD2 | | FTM2_QD_PHA |
| 63 | L9 | PTA11 | 有残疾的 | | PTA11 | | FTM2_CH1 | MII0_RXCLK | | FTM2_QD_PHB |
| 64 | K9 | PTA12 | CMP2_IN0 | CMP2_IN0 | PTA12 | CAN0_TX | FTM1_CH0 | RMII0_RXD1/ MII0_RXD1 | | I2S0_TXD |
| 65 | J9 | PTA13/ LLWU_P 4 | CMP2_IN1 | CMP2_IN1 | PTA13/ LLWU_P 4 | CAN0_RX | FTM1_CH1 | RMII0_RXD0/ MII0_RXD0 | | I2S0_TX_FS |
| 66 | L10 | PTA14 | 有残疾的 | | PTA14 | SPI0_PCS0 | UART0_TX | RMII0_CRS_ DV/ MII0_RXDV | | I2S0_TX_ BCLK |
| 67 | L11 | PTA15 | 有残疾的 | | PTA15 | SPI0_SCK | UART0_RX | RMII0_TXEN/ MII0_TXEN | | I2S0_RXD |
| 68 | K10 | PTA16 | 有残疾的 | | PTA16 | SPI0_SOUT | UART0_CTS_ _b | RMII0_TXD0/ MII0_TXD0 | | I2S0_RX_FS |
| 69 | K11 | PTA17 | ADC1_SE17 | ADC1_SE17 | PTA17 | SPI0_SIN | UART0_RTS_ _b | RMII0_TXD1/ MII0_TXD1 | | I2S0_MCLK |
| 70 | E8 | VDD | VDD | VDD | | | | | | |
| 71 | 8 国 集团 | VSS | VSS | VSS | | | | | | |
| 72 | M12 | PTA18 | 极端的 | 极端的 | PTA18 | | FTM0_FLT2 | FTM_CLKIN0 | | |
| 73 | M11 | PTA19 | XTAL | XTAL | PTA19 | | FTM1_FLT0 | FTM_CLKIN1 | | LPT0_ALT1 |
| 74 | L12 | 重置_b | 重置_b | 重置_b | | | | | | |
| 75 | K12 | PTA24 | 有残疾的 | | PTA24 | | | MII0_TXD2 | | FB_A29 |
| 76 | J12 | PTA25 | 有残疾的 | | PTA25 | | | MII0_TXCLK | | FB_A28 |
| 77 | J11 | PTA26 | 有残疾的 | | PTA26 | | | MII0_TXD3 | | FB_A27 |
| 78 | J10 | PTA27 | 有残疾的 | | PTA27 | | | MII0_CRS | | FB_A26 |
| 79 | H12 | PTA28 | 有残疾的 | | PTA28 | | | MII0_TXER | | FB_A25 |
| 80 | H11 | PTA29 | 有残疾的 | | PTA29 | | | MII0_COL | | FB_A24 |
| 81 | H10 | PTB0/ LLWU_P 5 | ADC0_SE8/ ADC1_SE8/ TSI0_CH0 | ADC0_SE8/ ADC1_SE8/ TSI0_CH0 | PTB0/ LLWU_P 5 | I2C0_SCL | FTM1_CH0 | RMII0_MDIO/ MII0_MDIO | | FTM1_QD_ PHA |
| 82 | H9 | PTB1 | ADC0_SE9/ ADC1_SE9/ TSI0_CH6 | ADC0_SE9/ ADC1_SE9/ TSI0_CH6 | PTB1 | I2C0_SDA | FTM1_CH1 | RMII0_MDC/ MII0_MDC | | FTM1_QD_ PHB |

| | | | | | | | | | | |
|----|-----|------|------------------------|------------------------|------|----------|-----------------|---------------------|--|-----------|
| 83 | G12 | PTB2 | ADC0_SE12/ TSI0_CH7 | ADC0_SE12/ TSI0_CH7 | PTB2 | I2C0_SCL | UART0_RTS _b | ENET0_1588_ TMR0 | | FTM0_FLT3 |
| 84 | G11 | PTB3 | ADC0_SE13/ TSI0_CH8 | ADC0_SE13/ TSI0_CH8 | PTB3 | I2C0_SDA | UART0_CTS _b | ENET0_1588_ TMR1 | | FTM0_FLT0 |
| 85 | G10 | PTB4 | ADC1_SE10 | ADC1_SE10 | PTB4 | | | ENET0_1588_ TMR2 | | FTM1_FLT0 |
| 86 | G9 | PTB5 | ADC1_SE11 | ADC1_SE11 | PTB5 | | | ENET0_1588_ TMR3 | | FTM2_FLT0 |

引脚

| 144 LQFP | 144 地图 BGA | 大头针名 称 | 默认选项 | ALT0 | ALT1 | ALT2 | ALT3 | ALT4 | ALT5 | A |
|-------------|------------------|------------------|--------------------------------------|--------------------------------------|------------------|-----------|-----------------|------------------|-----------|-------------|
| 87 | F12 | PTB6 | ADC1_SE12 | ADC1_SE12 | PTB6 | | | | FB_AD23 | |
| 88 | F11 | PTB7 | ADC1_SE13 | ADC1_SE13 | PTB7 | | | | FB_AD22 | |
| 89 | F10 | PTB8 | | | PTB8 | | UART3_RTS_ b | | FB_AD21 | |
| 90 | F9 | PTB9 | | | PTB9 | SPI1_PCS1 | UART3_CTS_ b | | FB_AD20 | |
| 91 | E12 | PTB10 | ADC1_SE14 | ADC1_SE14 | PTB10 | SPI1_PCS0 | UART3_RX | | FB_AD19 | FTM0 |
| 92 | E11 | PTB11 | ADC1_SE15 | ADC1_SE15 | PTB11 | SPI1_SCK | UART3_TX | | FB_AD18 | FTM0 |
| 93 | H7 | VSS | VSS | VSS | | | | | | |
| 94 | F5 | VDD | VDD | VDD | | | | | | |
| 95 | E10 | PTB16 | TSI0_CH9 | TSI0_CH9 | PTB16 | SPI1_SOUT | UART0_RX | | FB_AD17 | EWM |
| 96 | E9 | PTB17 | TSI0_CH10 | TSI0_CH10 | PTB17 | SPI1_SIN | UART0_TX | | FB_AD16 | EWM |
| 97 | D12 | PTB18 | TSI0_CH11 | TSI0_CH11 | PTB18 | CAN0_TX | FTM2_CH0 | I2S0_TX_ BCLK | FB_AD15 | FTM2_ HA |
| 98 | D11 | PTB19 | TSI0_CH12 | TSI0_CH12 | PTB19 | CAN0_RX | FTM2_CH1 | I2S0_TX_FS | FB_OE_b | FTM2_ HB |
| 99 | D10 | PTB20 | | | PTB20 | SPI2_PCS0 | | | FB_AD31 | CMP0 |
| 100 | D9 | PTB21 | | | PTB21 | SPI2_SCK | | | FB_AD30 | CMP1 |
| 101 | C12 | PTB22 | | | PTB22 | SPI2_SOUT | | | FB_AD29 | CMP2 |
| 102 | C11 | PTB23 | | | PTB23 | SPI2_SIN | SPI0_PCS5 | | FB_AD28 | |
| 103 | B12 | PTC0 | ADC0_SE14/ TSI0_CH13 | ADC0_SE14/ TSI0_CH13 | PTC0 | SPI0_PCS4 | PDB0_EXTRG | I2S0_TXD | FB_AD14 | |
| 104 | B11 | PTC1/ LLWU_P6 | ADC0_SE15/ TSI0_CH14 | ADC0_SE15/ TSI0_CH14 | PTC1/ LLWU_P6 | SPI0_PCS3 | UART1_RTS_ b | FTM0_CH0 | FB_AD13 | |
| 105 | A12 | PTC2 | ADC0_SE4b/ CMP1_IN0/ TSI0_CH15 | ADC0_SE4b/ CMP1_IN0/ TSI0_CH15 | PTC2 | SPI0_PCS2 | UART1_CTS_ b | FTM0_CH1 | FB_AD12 | |
| 106 | A11 | PTC3/ LLWU_P7 | CMP1_IN1 | CMP1_IN1 | PTC3/ LLWU_P7 | SPI0_PCS1 | UART1_RX | FTM0_CH2 | FB_CLKOUT | |
| 107 | H8 | VSS | VSS | VSS | | | | | | |
| 108 | — | VDD | VDD | VDD | | | | | | |

| | | | | | | | | | | |
|-----|----|-----------------------|------------------------|------------------------|-----------------------|-----------|------------|------------------|---------|------|
| 109 | A9 | PTC4/ LLWU_P8 | | | PTC4/ LLWU_P8 | SPI0_PCS0 | UART1_TX | FTM0_CH3 | FB_AD11 | CMP1 |
| 110 | D8 | PTC5/ LLWU_P9 | | | PTC5/ LLWU_P9 | SPI0_SCK | | LPT0_ALT2 | FB_AD10 | CMP0 |
| 111 | C8 | PTC6/ LLWU_P1 0 | CMP0_IN0 | CMP0_IN0 | PTC6/ LLWU_P1 0 | SPI0_SOUT | PDB0_EXTRG | | FB_AD9 | |
| 112 | B8 | PTC7 | CMP0_IN1 | CMP0_IN1 | PTC7 | SPI0_SIN | | | FB_AD8 | |
| 113 | A8 | PTC8 | ADC1_SE4b/ CMP0_IN2 | ADC1_SE4b/ CMP0_IN2 | PTC8 | | I2S0_MCLK | I2S0_CLKIN | FB_AD7 | |
| 114 | D7 | PTC9 | ADC1_SE5b/ CMP0_IN3 | ADC1_SE5b/ CMP0_IN3 | PTC9 | | | I2S0_RX_ BCLK | FB_AD6 | FTM2 |
| 115 | C7 | PTC10 | ADC1_SE6b/ CMP0_IN4 | ADC1_SE6b/ CMP0_IN4 | PTC10 | I2C1_SCL | | I2S0_RX_FS | FB_AD5 | |

| 144 LQFP | 144 地图 BGA | 大头针名 称 | 默认选项 | ALT0 | ALT1 | ALT2 | ALT3 | ALT4 | ALT5 | |
|-------------|------------------|------------------------|-----------|-----------|------------------------|-----------|-----------------|---------------------|---|------|
| 116 | B7 | PTC11/ LLWU_P1 1 | ADC1_SE7b | ADC1_SE7b | PTC11/ LLWU_P1 1 | I2C1_SDA | | I2S0_RXD | FB_RW_b | |
| 117 | A7 | PTC12 | | | PTC12 | | UART4_RTS _b | | FB_AD27 | |
| 118 | D6 | PTC13 | | | PTC13 | | UART4_CTS _b | | FB_AD26 | |
| 119 | C6 | PTC14 | | | PTC14 | | UART4_RX | | FB_AD25 | |
| 120 | B6 | PTC15 | | | PTC15 | | UART4_TX | | FB_AD24 | |
| 121 | — | VSS | VSS | VSS | | | | | | |
| 122 | — | VDD | VDD | VDD | | | | | | |
| 123 | A6 | PTC16 | | | PTC16 | CAN1_RX | UART3_RX | ENET0_1588_ TMR0 | FB_CS5_b/ FB_TSIZ1/ FB_BE23_16_ 字母 b | |
| 124 | D5 | PTC17 | | | PTC17 | CAN1_TX | UART3_TX | ENET0_1588_ TMR1 | FB_CS4_b/ FB_TSIZ0/ FB_BE31_24_ 字母 b | |
| 125 | C5 | PTC18 | | | PTC18 | | UART3_RTS _b | ENET0_1588_ TMR2 | FB_TBST_b/ FB_CS2_b/ FB_BE15_8_b | |
| 126 | B5 | PTC19 | | | PTC19 | | UART3_CTS _b | ENET0_1588_ TMR3 | FB_CS3_b/ FB_BE7_0_b | FB_T |
| 127 | A5 | PTD0/ LLWU_P1 2 | | | PTD0/ LLWU_P1 2 | SPI0_PCS0 | UART2_RTS _b | | FB_ALE/ FB_CS1_b/ FB_TS_b | |
| 128 | D4 | PTD1 | ADC0_SE5b | ADC0_SE5b | PTD1 | SPI0_SCK | UART2_CTS _b | | FB_CS0_b | |

| | | | | | | | | | | |
|-----|-----|-----------------------|-----------|-----------|-----------------------|-----------|-----------------|-----------------|--------|------|
| 129 | C4 | PTD2/ LLWU_P1 3 | | | PTD2/ LLWU_P1 3 | SPI0_SOUT | UART2_RX | | FB_AD4 | |
| 130 | B4 | PTD3 | | | PTD3 | SPI0_SIN | UART2_TX | | FB_AD3 | |
| 131 | A4 | PTD4/ LLWU_P1 4 | | | PTD4/ LLWU_P1 4 | SPI0_PCS1 | UART0_RTS _b | FTM0_CH4 | FB_AD2 | EWM |
| 132 | A3 | PTD5 | ADC0_SE6b | ADC0_SE6b | PTD5 | SPI0_PCS2 | UART0_CTS _b | FTM0_CH5 | FB_AD1 | EWM |
| 133 | A2 | PTD6/ LLWU_P1 5 | ADC0_SE7b | ADC0_SE7b | PTD6/ LLWU_P1 5 | SPI0_PCS3 | UART0_RX | FTM0_CH6 | FB_AD0 | FTM |
| 134 | M10 | VSS | VSS | VSS | | | | | | |
| 135 | F8 | VDD | VDD | VDD | | | | | | |
| 136 | A1 | PTD7 | | | PTD7 | CMT_IRO | UART0_TX | FTM0_CH7 | | FTM |
| 137 | C9 | PTD8 | 有残疾的 | | PTD8 | I2C0_SCL | UART5_RX | | | FB_A |
| 138 | B9 | PTD9 | 有残疾的 | | PTD9 | I2C0_SDA | UART5_TX | | | FB_A |
| 139 | B3 | PTD10 | 有残疾的 | | PTD10 | | UART5_RTS _b | | | FB_A |
| 140 | B2 | PTD11 | 有残疾的 | | PTD11 | SPI2_PCS0 | UART5_CTS _b | SDHC0_CLKI N | | FB_A |

引脚

| 144 LQFP | 144 地图 BGA | 大头针 名称 | 默认选项 | ALTO | ALT1 | ALT2 | ALT3 | ALT4 | ALT5 | ALT6 | ALT7 | EzPort |
|-------------|------------------|-----------|------|------|-------|-----------|------|----------|------|--------|------|--------|
| 141 | B1 | PTD12 | 有残疾的 | | PTD12 | SPI2_SCK | | SDHC0_D4 | | FB_A20 | | |
| 142 | C3 | PTD13 | 有残疾的 | | PTD13 | SPI2_SOUT | | SDHC0_D5 | | FB_A21 | | |
| 143 | C2 | PTD14 | 有残疾的 | | PTD14 | SPI2_SIN | | SDHC0_D6 | | FB_A22 | | |
| 144 | C1 | PTD15 | 有残疾的 | | PTD15 | SPI2_PCS1 | | SDHC0_D7 | | FB_A23 | | |

8.2 K60 引脚

下图显示了本文档支持的设备的引脚图。许多信号可能会被多路复用到单个引脚上。要确定哪些信号可以在哪个引脚上使用，请参阅上一节。

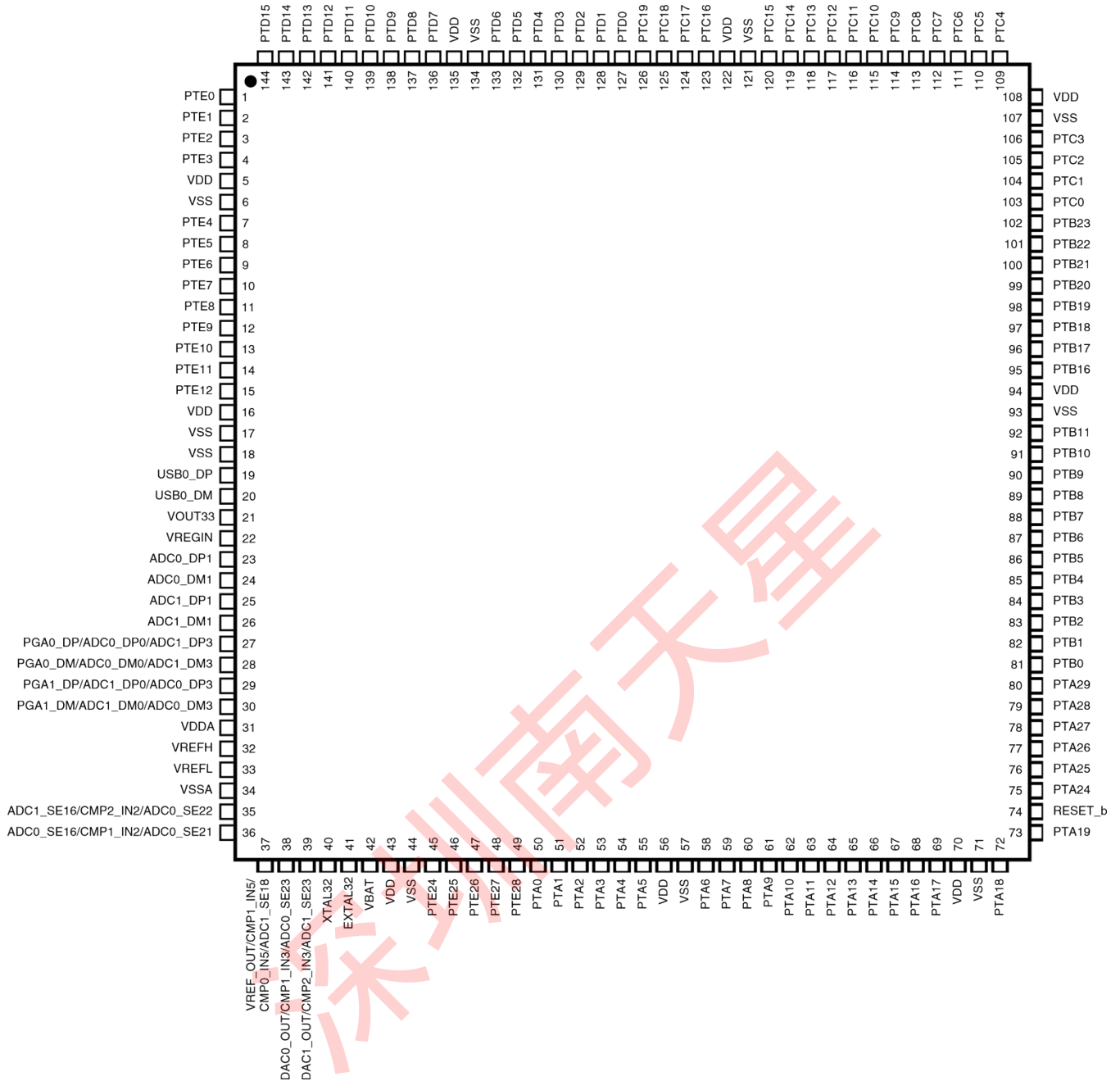


图 30。K60 144 LQFP 引脚图

修订历史

| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 12 | | |
|---|-----------------------------------|-----------------------------------|--|-------------------------------------|----------|---------|--------|------|-------|-------|-------|---------|---|
| A | PTD7 | PTD6 | PTD5 | PTD4 | PTD0 | PTC16 | PTC12 | PTC8 | PTC4 | NC | PTC3 | PTC2 | A |
| B | PTD12 | PTD11 | PTD10 | PTD3 | PTC19 | PTC15 | PTC11 | PTC7 | PTD9 | NC | PTC1 | PTC0 | B |
| C | PTD15 | PTD14 | PTD13 | PTD2 | PTC18 | PTC14 | PTC10 | PTC6 | PTD8 | NC | PTB23 | PTB22 | C |
| D | PTE2 | PTE1 | PTE0 | PTD1 | PTC17 | PTC13 | PTC9 | PTC5 | PTB21 | PTB20 | PTB19 | PTB18 | D |
| E | PTE6 | PTE5 | PTE4 | PTE3 | VDD | VDD | VDD | VDD | PTB17 | PTB16 | PTB11 | PTB10 | E |
| F | PTE10 | PTE9 | PTE8 | PTE7 | VDD | VSS | VSS | VDD | PTB9 | PTB8 | PTB7 | PTB6 | F |
| G | VOUT33 | VREGIN | PTE12 | PTE11 | VREFH | VREFL | VSS | VSS | PTB5 | PTB4 | PTB3 | PTB2 | G |
| H | USB0_DP | USB0_DM | VSS | PTE28 | VDDA | VSSA | VSS | VSS | PTB1 | PTB0 | PTA29 | PTA28 | H |
| J | ADC0_DP1 | ADC0_DM1 | ADC0_SE16/ CMP1_IN2/ ADC0_SE21 | PTE27 | PTA0 | PTA1 | PTA6 | PTA7 | PTA13 | PTA27 | PTA26 | PTA25 | J |
| K | ADC1_DP1 | ADC1_DM1 | ADC1_SE16/ CMP2_IN2/ ADC0_SE22 | PTE26 | PTE25 | PTA2 | PTA3 | PTA8 | PTA12 | PTA16 | PTA17 | PTA24 | K |
| L | PGA0_DP/ ADC0_DP0/ ADC1_DP3 | PGA0_DM/ ADC0_DM0/ ADC1_DM3 | DAC0_OUT/ CMP1_IN3/ ADC0_SE23 | DAC1_OUT/ CMP2_IN3/ ADC1_SE23 | RESERVED | VBAT | PTA4 | PTA9 | PTA11 | PTA14 | PTA15 | RESET_b | L |
| M | PGA1_DP/ ADC1_DP0/ ADC0_DP3 | PGA1_DM/ ADC1_DM0/ ADC0_DM3 | VREF_OUT/ CMP1_IN5/ CMP0_IN5/ ADC1_SE18 | PTE24 | NC | EXTAL32 | XTAL32 | PTA5 | PTA10 | VSS | PTA19 | PTA18 | M |
| | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | |

图 31。K60 144 MAPBGA 引脚图

9 修订历史

下表提供了本文档的修订历史记录。

表 53。修订历史

| 修订号 | 日期 | 实质性变化 |
|-----|-------------|--------|
| 1 | 2010 年 11 月 | 初始公开修订 |

表格在下一页继续...

深圳南天星

表 53。修订历史（续）

| 修订号 | 日期 | 实质性变化 |
|-----|------------|--|
| 2 | 2011 年 3 月 | 通篇许多更新 |
| 3 | 2011 年 3 月 | 添加了在上一个修订版中无意中删除的部分 |
| 4 | 2011 年 3 月 | 改写我 ic“电压和当前运行要求”表中的脚注。 在“外围操作要求和行为”部分添加了段落。 在“JTAG 电气”部分添加了“JTAG 全电压范围电气”表。 |

深圳南天星

| | | |
|---|------------|--|
| 5 | 2011 年 6 月 | <ul style="list-style-type: none"> • 根据新的部件号方案更改支持的部件号 • 变得截然不同的 <i>直流注入电流</i>“电压和当前运行要求”表中的规格 • 变得截然不同的 <i>输入泄漏电流和内部上拉/下拉电阻</i>“电压和当前操作行为”表中的规格 • 技术球 <i>低功率停止模式电流</i>“功耗运行行为”表中按温度范围划分的规格 • 改变了典型 <i>我_{DD_VBAT}</i>“功耗操作行为”表中的规格 • 在“设备时钟规格”表中添加了 ENET 和 LPTMR 时钟规格 • 变得截然不同的 <i>最小外部重置脉冲宽度</i>在“一般切换规格”表中 • 变得截然不同的 <i>PLL 工作电流</i>在“MCG 规格”表中 • 添加脚注到 <i>PLL 周期抖动</i>在“MCG 规格”表中 • 变得截然不同的 <i>供应电流</i>在“振荡器直流电气规格”表中 • 变得截然不同的 <i>水晶启动时间</i>在“振荡器频率规格”表中 • 变得截然不同的 <i>工作电压</i>在“EzPort 切换规格”表中 • 更改了“FlexBus 切换规格”表的标题，并添加了输出有效和保留规格 • 添加了“FlexBus 全范围切换规格”表 • 变得截然不同的 <i>ADC 异步时钟源</i>“16 位 ADC 特性”表中的规格 • 变得截然不同的 <i>增益</i>“具有 PGA 特性的 16 位 ADC”表中的规格 • 添加典型 <i>输入直流电流</i>到“具有 PGA 特性的 16 位 ADC”表 • 变得截然不同的 <i>输入偏移电压和 ENOB</i>“具有 PGA 特征的 16 位 ADC”表中的注释字段 • 变得截然不同的 <i>模拟比较器初始化延迟</i>在“比较器和 6 位 DAC 电气规格”中 • 变得截然不同的 <i>代码到代码的解决时间, DAC 输出电压范围低, 和温度系数偏移电压</i>在“12 位 DAC 操作行为”表中 • 变得截然不同的 <i>温度漂移和负载调节</i>在“VREF 全范围操作行为”表中 • 变得截然不同的 <i>调节器输出电压</i>在“USB VREG 电气规格”表中 • 改变了我_{LIM}“USB VREG 电气规格”表中的描述和规格 • 变得截然不同的 <i>DSPI_SCK 循环时间</i>“DSPI 计时”表中的规格 • 更改了“从模式 <i>DSPI</i> 定时（低速模式）”表中的 DSPI_SS 规格 • 变得截然不同的 <i>DSPI_SCK 到 DSPI_SOUT 有效</i>“从模式 DSPI 计时（高速模式）”表中的规格 • 变得截然不同的 <i>参考振荡器电流源基础电流规格和添加低功耗电流加成器 TSI 电气规格</i>表中的页脚 |
|---|------------|--|

表格在下一页继续...

修订历史

表 53。修订历史（续）

| 修订号 | 日期 | 实质性变化 |
|-----|----|-------|
|-----|----|-------|

| | | |
|---|------------|--|
| 6 | 2012 年 1 月 | <ul style="list-style-type: none"> • 添加了交流电气规格。 • 通篇用硅数据替换了 TBD。 • 在“电源模式过渡操作行为”表中，删除了输入时间。 • 更新了“EMC 辐射排放操作行为”，以删除 SAE 水平，并添加了 144LQFP 的数据。 • 在“EzPort 交换规格”表和“EzPort 计时图”中澄清了“EP7”。 • 添加了“16 位差分 and 16 位单端模式的 ENOB 与 ADC_CLK”数字。 • 更新了 I_{DD_RUN}“功耗操作行为”部分中的数字。 • 澄清了“图表：典型的 I_{DD_RUN} 操作行为”部分，并更新了“运行模式供应电流与核心频率——所有外围时钟都禁用”图。 • 在“电压参考电气规格”部分，更新了 C_{字母 I}，V_{漂流}，和 V_{Vdrift} 价值观。 • 在“USB 电气规格”部分，更新了 V_{DP_SRC}，我_{DDstby}，和 V_{Reg33out} 价值观。 |
| 7 | 2013 年 2 月 | <ul style="list-style-type: none"> • 在“ESD 处理评级”中，为 I 添加了注释 LAT。 • 更新了“电压和当前操作要求”。 • 更新了“电压和当前操作行为”。 • 更新了“电源模式过渡操作行为”。 • 更新了“EMC 辐射排放操作行为”，以添加 MAPBGA 数据。 • 在“MCG 规范”中，更新了 f 的描述 Ints_t。 • 在“16 位 ADC 工作条件”中，更新了 V 的最大规格 ADIN。 • 在“16 位 ADC 电气特性”中，更新了温度传感器斜率和电压规格。 • 更新了“I2C 切换规范”。 • 在“SDHC 规范”中，删除了工作电压限制，并更新了 SD1 和 SD6 规范。 • 在“I2S 开关规格”中，为完全工作电压范围添加了单独的规格表。 |

如何联系我们:

主页:

Www.freescale.com 网

络支持:

Http://www.freescale.com/support 美国/欧

洲或未列出的地点:

飞思卡尔半导体

技术信息中心, EL516

东艾略特路 2100 号

亚利桑那州坦佩 85284 +1-800-521-6274 或 +1-480-768-2130

www.freescale.com/support 欧洲、中

东和非洲:

Freescale Halbleiter Deutschland GmbH

技术信息中心

沙茨博根 7

81829 慕尼黑, 德国+44 1296 380 456 (英语)

+46 8 52200080 (英语)

+49 89 92103 559 (德语) +33 1 69 35 48 48 (法语)

www.freescale.com/support

日本:

飞思卡尔半导体日本有限公司

指挥部

ARCO 塔 15 楼

1-8-1, Shimo-Meguro, Meguro-ku,

东京 153-0064

日本 0120 191014 或 +81 3 5437 9125

support.japan@freescale.com

亚太地区:

飞思卡尔半导体中国有限公司

交易所大厦 23 楼

不。建国路 118 号
 朝阳区
 北京 100022
 中国 +86 10 5879 8000
 support.asia@freescale.com

© 2011–2013 Freescale Semiconductor, Inc.



文件编号: K60P144M100SF2

修订版 7, 2013 年 2 月

本文档中的信息仅用于使系统和软件实施者能够使用飞思卡尔半导体产品。本协议不授予任何明示或暗示的版权许可, 以设计或制造任何集成电路或集成电路基于本文档中信息的磨碎电路。

Freescale Semiconductor 保留对此处任何产品进行更改的权利, 恕不另行通知。Freescale Semiconductor 对其产品适合任何特定用途不作任何保证、陈述或担保, 也不 Freescale Semiconductor 承担因应用或使用任何产品或电路而产生的任何责任, 并特别声明不承担任何责任, 包括但不限于后果性或附带损害。可能是证明的“典型”参数在 Freescale Semiconductor 数据表和/或规格中, 可以并且确实在不同的应用中有所不同, 实际性能可能会随着时间的推移而变化。所有操作参数, 包括“典型值”, 都必须由客户的技术专家为每个客户应用程序进行验证。Freescale Semiconductor 不根据其专利权或他人权利转让任何许可。飞思卡尔半导体产品不是设计、打算或授权用作手术系统中的组件植入身体, 或其他旨在支持或维持生命的应用, 或用于 Freescale Semiconductor 产品的故障可能造成人身伤害或死亡的任何其他应用。买方是否应该购买或将 Freescale Semiconductor 产品用于任何此类意外或未经授权的应用, 买方应赔偿 Freescale Semiconductor 及其高管、员工、子公司、关联公司和分销商免受所有索赔、成本、损害, 费用, 以及直接或间接因与此类意外或未经授权使用相关的人身伤害或死亡索赔而产生的合理律师费, 即使此类索赔声称 Freescale Semiconductor 在 t 方面有疏忽零件的设计或制造。

符合 RoHS 和/或无 Pb 版本的 Freescale 产品具有非 RoHS 投诉和/或非无 Pb 版本的功能和电气特性。有关更多信息, 请参阅 <http://www.freescale.com> 或联系您的 Freescale 销售代表。

有关 Freescale 环境产品计划的信息, 请访问 <http://www.freescale.com/epp>。

Freescale™和 Freescale 徽标是 Freescale Semiconductor, Inc.的商标。所有其他产品或服务名称均为其各自所有者的财产。