

KV5x 数据表

MKV58F1M0Vxx24

基于 240 MHz Cortex-M7 的 MCU，用于实时、高 **MKV56F1M0Vxx24** 性能连接控制
MKV58F512Vxx24

Kinetis KV5x 系列 MCU 是一个高性能的解决方案 **MKV56F512Vxx24** 提供针对电机控制、工业驱动和自动化以及功率转换的卓越精度、传感和控制。除了高性能的 Cortex-M7 核心外，它还具有一流的实时控制外围设备，如高分辨力 260ps 分辨率的 n 脉冲宽度调制

(PWM)，4 个 5 MSps 的快速 12 位 ADC，高达 44 个 PWM 通道，用于支持多电机系统。它也带有多个 communication 外围设备包括 3 个 FlexCAN 模块、可选的以太网通信以及多个 UART、SPI 和 I2C 模块。KV5x 由 NXP 和第三方资源的综合支持套件支持，包括参考设计、软件 libraries 和电机配置

工具。

核心

- 手臂®皮层®-M7 核心高达 240 MHz，采用单精度浮点单元 (FPU)

回忆

- 高达 1 MB 的程序闪存
- 高达 256 KB 的 RAM
- 外部内存接口 (FlexBus)

系统外围设备

- 32 通道 DMA 控制器
- 低泄漏的唤醒单元
- SWD 调试接口
- 高级独立时钟看门狗
- JTAG 调试接口

时钟

- 32 至 40kHz 或 3 至 32 MHz 晶体器
- MCG 与 FLL 和 PLL 引用内部或外部参考时钟

操作特性

- 电压范围：1.71 至 3.6 V
- 温度范围：-40 至 105 °C

人机界面

- 通用输入/输出

通信接口

- 六个 UART/FlexSCI 模块，具有可编程的 8 位或 9 位数据格式

NXP 保留根据需要更改生产细节规格的权利，以允许改进其产品的设计。

- 支持快速循环冗余检查的硬件 CRC 模块
- 外部看门狗监视器 (EWM)

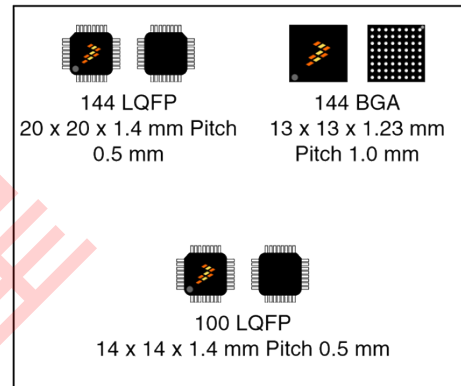
- 三个 16 位 SPI 模块
- 两个 I2C 模块
- 三个 FlexCAN 模块
- 以太网模块 (Optional)

模块

- 四个具有 5 MSPS 采样速率的 12 位 SAR 高速 ADC
- 一个 16 位 ADC
- 四个带有 6 位 DAC 和可编程参考输入的 CMP
- 一个 12 位 DAC

计时器

- 两个带有 4 个子模块的 eflexPWM，12 个 PWM 输出，一个分辨率小于 285ps 的 eflexPWM 模块，由纳米边缘模块提供。
- 两个 8 通道 FlexTimers (FTM0 和 FTM3)
- 两个 2 通道 FlexTimers (FTM1 和 FTM2)
- 四个周期性中断计时器 (PIT)
- 两个可编程延迟块 (PDB)
- 正交编码器/解码器 (ENC) 安全和完整性模块



- 真随机数生成器 (TRNG)
- 内存映射加密加速单元

(MMCAU)

- 高级看门狗 (WDOG) 计时器模块

可订购部件号摘要 1

NXP 部件号	CPU 频率 (MHz)	环境运行温度 (°C)	包裹	Flash/ SRAM	以太网	装罐量	GPIO
MKV58F1M0VMD24 ²	240	105	144 MAPBGA	1 MB/256 KB	是	3	111
MKV58F1M0VLQ24	240	105	144 LQFP	1 MB/256 KB	是	3	111
MKV58F1M0VLL24	240	105	100 LQFP	1 MB/256 KB	是	3	74
MKV56F1M0VMD24 ²	240	105	144 MAPBGA	1 MB/256 KB	不是	2	111
MKV56F1M0VLQ24	240	105	144 LQFP	1 MB/256 KB	不是	2	111
MKV56F1M0VLL24	240	105	100 LQFP	1 MB/256 KB	不是	2	74
MKV58F512VMD24 ²	240	105	144 MAPBGA	512 KB/128 KB	是	3	111
MKV58F512VLQ24	240	105	144 LQFP	512 KB/128 KB	是	3	111
MKV58F512VLL24	240	105	100 LQFP	512 KB/128 KB	是	3	74
MKV56F512VMD24 ²	240	105	144 MAPBGA	512 KB/128 KB	不是	2	111
MKV56F512VLQ24	240	105	144 LQFP	512 KB/128 KB	不是	2	111
MKV56F512VLL24	240	105	100 LQFP	512 KB/128 KB	不是	2	74

1. 要确认可订购部件号的当前可用性，请访问 <http://www.nxp.com> 并执行部件号搜索。
2. 此产品的 144 针 MAPBGA 封装尚未提供。然而，它包含在 Kinetis MCU 的 Package Your Way 程序中。拜访 nxp.com/KPYW 有关更多详细信息。

相关资源

类型	描述	资源
选择者指南	Solution Advisor 是一个基于网络的工具，具有交互式应用程序向导和动态产品选择器。	解决方案顾问

表在下一页继续...

相关资源（续）

类型	描述	资源
参考手册	参考手册包含对设备结构和功能（操作）的全面描述。	KV5XP144M240RM ¹
数据表	该数据表包括电气特性和信号连接。	KV5XP144M240 ¹
芯片勘误	芯片掩码集 Errata 为特定设备掩码集提供了额外或 corrective 信息。	KINETIS_V_0N86P ¹ KINETIS_V_1N86P ¹
包装图纸	包装尺寸在包装图纸中提供。	<ul style="list-style-type: none"> • MAPBGA 144 针： 98ASA00222D¹ • LQFP 144 针： 98ASS23177W¹• LQFP 100 针： 98ASS23308W¹

1. 要查找相关资源，请访问 [Http://www.nxp.com](http://www.nxp.com) 并使用此术语进行搜索。

目录

1 评分	6
1.1 热处理额定值	6
1.2 水分处理评级	6
1.3 ESD 处理评级	6
1.4 电压和电流运行额定值	6
2 一般	7
2.1 交流电气特性	7
2.2 不间断电气规格	7
2.2.1 电压和电流操作要求	8
2.2.2 HVD、LVD 和 POR 操作要求	8
2.2.3 电压和电流操作行为	9
2.2.4 电源模式过渡操作行为	10
2.2.5 功耗操作行为	11
2.2.6 EMC 辐射排放操作行为	15
2.2.7 在设计时考虑到辐射辐射	16..16
2.2.8 电容属性	16
2.3 开关规格	16
2.3.1 设备时钟规格	16
2.3.2 一般切换规格	17
2.4 热规格	18
2.4.1 热操作要求	18
2.4.2 热属性	19
3 外围操作要求和行为	19
3.1 核心模块	19
3.1.1 SWD 电气	19
3.1.2 调试跟踪定时规格	21
3.1.3 JTAG 电气	22
3.2 系统模块	25
3.3 时钟模块	25
3.3.1 MCG 规格	25
3.3.2 振荡器电气规格	27
3.4 记忆和内存接口	29
3.4.1 闪光灯 (FTFE) 电气规格	29
3.5 Flexbus 切换规格	31
3.6 安全和完整性模块	34
3.7 Analog	34
3.5.1 12 位 SAR 高速模数转换器 (HSADC) 参 数	35
3.5.2 ADC 电气规格	39
3.5.3 CMP 和 6 位 DAC 电气规格	44
3.5.4 12 位 DAC 电气特性	45
3.8 计时器	48
3.8.1 Enhanced NanoEdge PWM 特性	48
3.9 通信接口	49
3.9.1 CAN 切换规格	49
3.9.2 以太网交换规格	49
3.9.3 DSPI 开关规格 (有限电压 范围)	51

3.9.4 DSPI 开关规格 (全电压范围).....	52	7.3 领域.....	67
3.9.5 I2C.....	54	7.4 示例.....	68
3.9.6 UART.....	54	8 术语和指南.....	68
4 尺寸.....	54	8.1 定义: 操作要求.....	68
4.1 获取包装尺寸.....	54	8.2 定义: 操作行为.....	68
5 Pinouts 和包装.....	55	8.3 定义: 属性.....	69
5.1 KV5x 信号复用和引脚分配.....	55	8.4 定义: 评级.....	69
5.2 KV5x Pinouts.....	64	8.5 超过评级的结果.....	69
6 订购零件.....	66	8.6 评级和运营之间的关系要求.....	70
6.1 确定有效的可订购部件.....	66	8.7 评级和运营要求指南.....	70
7 零件识别.....	67	8.8 定义: 典型值.....	71
7.1 描述.....	67	8.9 典型的价值条件.....	72
7.2 格式.....	67	9 修订历史.....	72

评级

1 评分

1.1 热处理评级

标志	描述	Min.	Max.	单位	笔记
字母 Tstg	储存温度	-55	150	°C	1
字母 TSDR	焊接温度, 无铅	—	260	°C	2

- 根据 JEDEC 标准 JESD22-A103 确定, 高温储存寿命。
- 根据 IPC/JEDEC 标准 J-STD-020 确定, 非密封固态表面贴装设备的水分/反射灵敏度分类。

1.2 水分处理评级

标志	描述	Min.	Max.	单位	笔记
MSL	水分敏感级别	—	3	—	1

- 根据 IPC/JEDEC 标准 J-STD-020 确定, 非密封固态表面贴装设备的水分/反射灵敏度分类。

1.3 ESD 处理评级

标志	描述	Min.	Max.	单位	笔记
----	----	------	------	----	----

VHBM	静电放电电压, 人体模型	-2000	+2000	V	1
VCDM	静电放电电压, 充电设备模型	-500	+500	V	2
我 LAT	105 °C 环境温度下的锁锁电流	-100	+100	妈	3

1. 根据 JEDEC 标准 JESD22-A114 确定, 静电放电 (ESD) 灵敏度测试人体模型 (HBM)。
2. 根据 JEDEC 标准 JESD22-C101 确定, 微电子元件静电放电抗阈值的现场诱发带电设备模型测试方法。
3. 根据 JEDEC 标准 JESD78 确定, IC 闪烁测试。

1.4 电压和电流工作额定值

深圳南天星

标志	描述	Min.	Max.	单位
V _{女儿}	数字供电电压	-0.3	3.8	V
我女儿	数字供应电流	—	220 ¹	妈
V _{木星的第一卫星}	引脚输入电压	-0.3	3.8 ²	V
我D	瞬时最大电流单引脚限制（适用于所有端口引脚）	-25	25	妈
VDDA	Analog 电源电压 ³	V _{女儿} - 0.3	V _{女儿} + 0.3	V

1. 所有 V_{女儿}/V_{纳粹党卫军} 必须使用引脚才能使用此值有效。

2. V 的最大值_{木星的第一卫星} 必须是 3.8V。

3. V 的极限_{DDA} 也适用于 V_{REFH}。

2 一般

2.1 交流电气特性

除非另有说明，否则传播延迟从 50%到 50%点测量，上升和下降时间在 20%和 80%点测量，如下图所示。

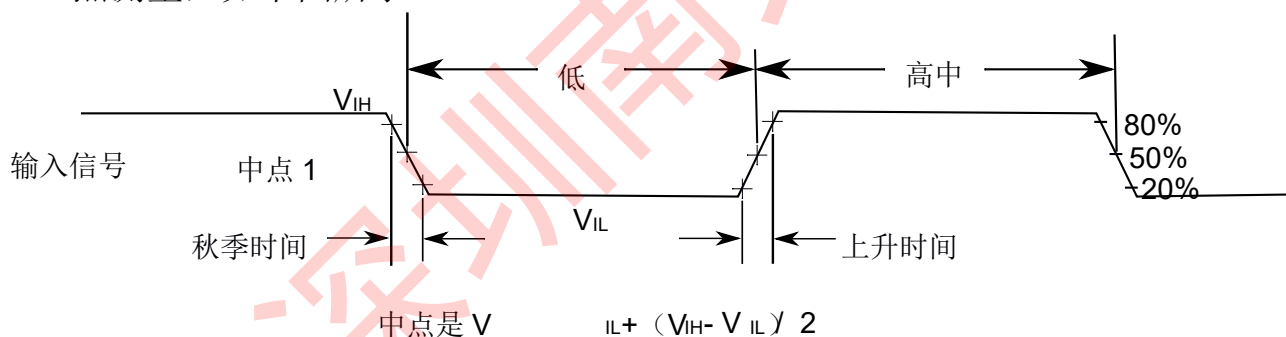


图 2。输入信号测量参考

除非另有说明，否则所有数字 I/O 切换特性都假定：

1. 输出引脚•有 C_{字母 I}=30pF 负载，•被禁用的下降速率，•是正常的驱动强度

2.2 非断开式电气规格

将军

2.2.1 电压和电流运行要求

本节包含有关建议操作条件的信息。

笔记

推荐 $V_{\text{女儿}}$ 斜坡速率在 1 毫秒到 200 毫秒之间。

表 1。电压和电流操作要求 ($V_{\text{REFLx}}=0\text{V}$, $V_{\text{SSA}}=0\text{V}$, $V_{\text{纳粹党卫军}}=0\text{V}$)

标志	描述	笔记 ¹	分钟	Max	单位
$V_{\text{女儿}}$	数字供电电压		1.71	3.6	V
VDDA	Analog 电源电压		$V_{\text{女儿}}$	3.6	V
VREFHx	ADC 参考电压高		1.8	VDDA	V
ΔV_{DD}	电压差 $V_{\text{女儿}}$ 到 V_{DDA}		-0.1	0.1	V
ΔV_{SS}	电压差 $V_{\text{纳粹党卫军}}$ 到 V_{SSA}		-0.1	0.1	V
V_{IH}	输入电压高 (数字输入) <ul style="list-style-type: none"> • $2.7\text{V} \leq V_{\text{女儿}} \leq 3.6\text{V}$ • $1.7\text{V} \leq V_{\text{女儿}} \leq 2.7\text{V}$ 		$0.7 \times V_{\text{女儿}}$ $0.75 \times V_{\text{女儿}}$	— —	V V
V_{IL}	输入电压低 (数字输入) <ul style="list-style-type: none"> • $2.7\text{V} \leq V_{\text{女儿}} \leq 3.6\text{V}$ • $1.7\text{V} \leq V_{\text{女儿}} \leq 2.7\text{V}$ 		— —	$0.35 \times V_{\text{女儿}}$ $0.3 \times V_{\text{女儿}}$	V
我 ICIO	IO 引脚负直流注入电流-单引脚。 $V_{\text{钨}} < V_{\text{纳粹党卫军}} - 0.3\text{V}$	-3	—	—	妈
我 ICcont	毗連引脚直流注入电流-区域限制, 包括负注入电流 16 的总和 连续的针脚	-25	—	—	妈

2

1. 默认模式

- Pin Group 1: GPIO、TDI、TDO、TMS、TCK
- Pin Group 2: RESET
- Pin Group 3: ADC 和比较器类似输入
- Pin Group 4: XTAL, EXTAL
- Pin Group 5: DAC 模拟输出
- Pin Group 6: PTB0、PTB1、PTD4、PTD5、PTD6、PTD7、PTC3 和 PTC4。具有高输出电流能力

2. 所有 I/O 引脚内部都夹在 $V_{\text{上纳粹党卫军}}$ 通过 ESD 保护二极管。V 没有二极管连接 $V_{\text{女儿}}$ 。如果 $V_{\text{钨}}$ 大于 $V_{\text{IO_MIN}} (= V_{\text{纳粹党卫军}} - 0.3\text{V})$, 则无需在垫片上提供限流电阻。如果不能观察到这个极限, 那么就需要一个限流电阻。负直流注入电流限制电阻计算为 $R = (V_{\text{IO_MIN}} - V_{\text{钨}}) / |I_{\text{CIO}}|$ 。

2.2.2

HVD、LVD 和 POR 操作要求

表 2。V_{女儿} 供应 HVD、LVD 和 POR 操作要求

标志	描述	Min.	类型。	Max.	单位	笔记
VPOR	Falling V _{女儿} POR 检测电压	0.8	1.1	1.5	V	

表在下一页继续...

表 2。V_{女儿} 供应 HVD、LVD 和 POR 操作要求 (续)

标志	描述	Min.	类型。	Max.	单位	笔记
VLVDH	下降的低压检测阈值——高范围 (LVDV=01)	2.48	2.56	2.64	V	
VLVW1HVL	低压警告阈值——高范围					1
VW2H	• 1 级下降 (LVWV=00)	2.62	2.70	2.78	V	
VLVW3H	• 2 级下降 (LVWV=01)	2.72	2.80	2.88	V	
VLVW4H	• 3 级下降 (LVWV=10)	2.82	2.90	2.98	V	
	• 4 级下降 (LVWV=11)	2.92	3.00	3.08	V	
VHYSH	低压抑制重置/恢复滞后——高范围	—	±80	—	毫伏	
VLVDL	低压检测阈值下降——低范围 (LVDV=00)	1.54	1.60	1.66	V	
VHVDH	高压 Detect (高行程点)	—	3.7202	—	V	
VHVDL	高压 Detect (低跳闸点)	—	3.4582	—	V	
VLVW1LVL	低压警告阈值——低范围					1
VW2LVLVW	• 1 级下降 (LVWV=00)	1.74	1.80	1.86	V	
3L	• 2 级下降 (LVWV=01)	1.84	1.90	1.96	V	
VLVW4L	• 3 级下降 (LVWV=10)	1.94	2.00	2.06	V	
	• 4 级下降 (LVWV=11)	2.04	2.10	2.16	V	
VHYSL	低压抑制复位/恢复滞后——低范围	—	±60	—	毫伏	
VBG	带隙电压参考	0.97	1.00	1.03	V	
字母 TLPO	内置低功耗调子周期—工厂修剪	900	1000	1100	Ms	

1.不断上升的阈值正在下降阈值+滞后电压

2.2.3

电压和电流操作行为

表 3。电压和电流操作行为

标志	描述	Min.	类型。	Max.	单位	笔记
----	----	------	-----	------	----	----

V _啊	输出高压 — 除 RESET_B 以外的普通驱动垫 $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{啊}} = -10\text{ mA}$ $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{啊}} = -5\text{ mA}$	$V_{\text{女儿}} - 0.5$ $V_{\text{女儿}} - 0.5$	— —	— —	V V	1
V _啊	输出高压—除 RESET_B 以外的高驱动垫 $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{啊}} = -20\text{ mA}$ $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{啊}} = -10\text{ mA}$	$V_{\text{女儿}} - 0.5$ $V_{\text{女儿}} - 0.5$	— —	— —	V V	1

表在下一页继续...

将军

表 3。电压和电流操作行为（续）

标志	描述	Min.	类型。	Max.	单位	笔记
我 OHT	所有端口的总输出高电流	—	—	100	妈	
VOL	输出低电压—除 RESET_B 以外的普通驱动垫 $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{OL}} = 5\text{ 毫安}$ $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{OL}} = 2.5\text{ mA}$	— —	— —	0.5 0.5	V V	1
VOL	输出低电压—除 RESET_B 以外的高驱动垫 $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{OL}} = 20\text{ 毫安}$ $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{OL}} = 10\text{ 毫安}$	— —	— —	0.5 0.5	V V	1
VOL	输出低电压 — RESET_B $2.7\text{ V} \leq V_{\text{女儿}} \leq 3.6\text{ V}$, $I_{\text{OL}} = 3\text{ mA}$ $1.71\text{ V} \leq V_{\text{女儿}} \leq 2.7\text{ V}$, $I_{\text{OL}} = 1.5\text{ 毫安}$	— —	— —	0.5 0.5	V V	
我 OLT	所有端口的输出低电流总量	—	—	100	妈	
我 綑	全温度范围的输入泄漏电流（每针） 除高驱动端口引脚以外的所有引脚 高驱动端口引脚	— —	0.002 0.004	0.5 0.5	μA μA	1,2
VODPU	开放式排水拉起电压电平	$V_{\text{女儿}}$	—	$V_{\text{女儿}}$	妈	3
字母 RPU	内拉式电阻	20	—	50	k Ω	4
字母 R 付讷	内置下拉电阻	20	—	50	k Ω	5

1. PTB0、PTB1、PTC3、PTC4、PTD4、PTD5、PTD6 和 PTD7 I/O 具有由相关 PTx_PCRn[DSE]控制位选择的高驱动和正常驱动能力。所有其他 GPIO 仅为正常驱动。
2. 在 VDD=3.6V 下测量
3. 必须将开放式排水输出拉到 $V_{\text{女儿}}$ 。
4. 在 V 处测量 $V_{\text{女儿}}$ 电源电压 = $V_{\text{女儿 min}}$ 和 $V_{\text{input}} = V_{\text{纳粹党卫军}}$

5. 在 V 处测量_{女儿}电源电压 = V_{女儿 min} 和 V_{input} = V_{女儿}

2.2.4 电源模式过渡操作行为

除 t 以外的所有规格_{POR} 和 VLLSx→下表中的运行恢复时间假设此时钟配置:

- CPU 和系统时钟 = 100 MHz
- 总线和闪存时钟 = 25 MHz
- FEI 时钟模式

表 4. 电源模式过渡操作行为

标志	描述	Min.	类型。	Max.	单位	笔记
字母 TPOR	POR 事件后, 从 V 点开始的时间 _{女儿} 执行达到 1.71 V	—	—	300	Ms	

表在下一页继续...

表 4. 电源模式过渡操作行为 (续)

标志	描述	Min.	类型。	Max.	单位	笔记
	芯片工作温度范围的第一条指令。					
	• VLLS0→跑步	—	—	149	Ms	
	• VLLS1→跑步	—	—	149	Ms	
	• VLLS3→跑步	—	—	79	Ms	
	• VLPS→跑步	—	—	5.7	Ms	
	• 停止→跑步	—	—	5.7	Ms	

2.2.5 功耗操作行为

笔记

在下表中, 最大值代表特征结果, 相当于平均值加上标准差的 3 倍 (平均值+3 Σ)。

表 5. 功耗操作行为

标志	描述	Min.	类型。	Max.	单位	笔记
我 DDA	Analog Supply 电流	—	5	8	妈	HSADC0 和 HSADC1 与 66.6 MHz 时钟, ADC0, 25 MHz 时钟。

我 DD_RUN	运行模式电流——禁用所有外围时钟，代码从闪存执行，同时（1）循环，不包括 ADC IDDA • @ 1.8V • @ 3.0V	—	7.5	36	mA mA	25 MHz 的核心 频率
		—	7.6	39		
我 DD_RUN	运行模式电流——禁用所有外围时钟，代码从闪存执行，同时（1）循环，不包括 ADC IDDA • @ 1.8V • @ 3.0V	—	10.8	—	mA mA	50 MHz 的核心 频率
		—	10.8	—		

表在下一页继续...

深圳南天星

表 5. 功耗运行行为 (续)

标志	描述	分钟。	类型。	最大。	单位	笔记
我 DD_RUN	运行模式当前—所有外围时钟被禁用，代码从闪存执行，而 (1) 循环，不包括 ADC IDDA <ul style="list-style-type: none"> • @ 3.0V • @25°C • @105°C 	—	27.9	30.0	mA	核心频率为 160 MHz。
		—	44.3	55.7		
我 DD_RUN	运行模式当前——禁用所有外围时钟，从闪存运行基准代码，不包括 ADC IDDA <ul style="list-style-type: none"> • @ 3.0V • @25°C • @105°C 	—	70.0	—	mA mA	CoreMark 基准编译使用 IAR 7.50, 优化级别设置为高速，没有尺寸约束选项被选中。时钟频率配置如下： <ul style="list-style-type: none"> • 核心时钟是 160 兆赫 • 快的外围时钟是 80 兆赫 • Flexbus 时钟是 26.67 兆赫 • 公交车/闪光时钟是 26.67 兆赫
		—	79.9	—		
我 DD_HSRUN	运行模式当前—所有外围时钟被禁用，代码从闪存执行，而 (1) 循环，不包括 ADC IDDA <ul style="list-style-type: none"> • @ 3.0V • @25°C • @105°C 	—	43.8	47.1	mA	核心频率为 240 MHz。
		—	62.5	80.8		

我 DD_HSRUN	运行模式当前——启用所有外围时钟，从闪存 执行代码，而（1）循环，不包括 ADC IDDA • @ 3.0V					核心频率为 240 MHz。 120 MHz 的 Nanoedge 模 块。
---------------	--	--	--	--	--	--

表格在下一页继续...

表 5. 功耗运行行为 (续)

标志	描述	分钟。	类型。	最大。	单位	笔记
	<ul style="list-style-type: none"> • @ 25°C • @ 105°C 	—	70.8	74.1	mA	
	<ul style="list-style-type: none"> • @ 105°C 	—	92.3	107.9	mA	
我 DD_HSRUN	HSRun 模式当前——所有外围时钟被禁用，从 闪存运行基准代码，不包括 ADC IDDA <ul style="list-style-type: none"> • @ 3.0V • @ 25°C • @ 105°C 	—	116	—	mA	CoreMark 基准 编译使用 IAR 7.50, 优化 级别设置为 高速, 没有尺 寸 约束选项 被选中。 时钟频率 配置如下: <ul style="list-style-type: none"> • 核心 时钟是 240 兆赫 • 快的 外围时钟 是 120 兆赫 • Flexbus 时钟是 30 MHz • 公交车/ 闪光时钟 是 24 兆赫
	<ul style="list-style-type: none"> • @ 25°C • @ 105°C 	—	132.9	—	mA	
我 DD_等 待	3.0 V 的等待模式高频电流——所有外围时钟 都被禁用	—	16.3	—	妈	160 MHz PEE 模式, 快速外 围时钟= 80 MHz, Flexbus 时钟=80 MHz, 总线/ 闪存时钟= 20 MHz
我 DD_VLPR	3.0 V 的超低功耗运行模式电流——所有外围 时钟都被禁用	—	0.729	7.6	妈	CPU 频率 4 MHz

General

我 DD_VLPR	3.0 V 的超低功耗运行模式电流——所有外围时钟都已启用	—	1.2	9.4	妈	CPU 频率 4 MHz
我 DD_VLPW	极低功耗等待模式电流为 3.0V——所有外围时钟都被禁用	—	0.33	0.43	妈	4 MHz 系统/核心时钟，快速外围时钟，以及 Flexbus 时钟。

表格在下一页继续...

表 5. 功耗运行行为 (续)

标志	描述	分钟。	类型。	最大。	单位	笔记
						1 MHz 总线/闪光时钟。所有外围时钟残疾人。温度 =25°C。
我 DD_停止	停止模式电流为 3.0 V • @ -40 至 25°C • @ 105°C	—	0.55	0.91	mA	
		—	11.1	18.3		
我 DD_VLPS	3.0 V 的超低功率停止模式电流 • @ -40 至 25°C • @ 105°C	—	0.107	0.33	mA	
		—	4.0	7.6		
我 DD_VLLS3	非常低泄漏停止模式 3 电流在 3.0 V • @ -40 至 25°C • @ 70°C • @ 105°C	—	5.2	8.6	μA	
		—	29.8	85		
		—	122.4	185		
我 DD_VLLS2	非常低泄漏停止模式 2 电流在 3.0 V • @ -40 至 25°C • @ 70°C • @ 105°C	—	3.2	4.8	μA	
		—	11.6	45		
		—	47.2	71		
我 DD_VLLS1	非常低泄漏停止模式 1 电流在 3.0 V • @ -40 至 25°C • @ 70°C • @ 105°C	—	0.778	2.6	μA	
		—	3.9	21		
		—	18.8	36		

我 DD_VLLS0B	非常低泄漏停止模式 0 电流在 3.0 V 启用了 POR 检测电路的 V • @ -40 至 25°C • @ 70°C • @ 105°C	— — —	0.5 3.4 18.2	2.1 21 36	 μA μA μA	
我 DD_VLLS0A	非常低泄漏停止模式 0 电流在 3.0 V, POR 检测电路被禁用 • @ -40 至 25°C • @ 70°C • @ 105°C	— — —	0.147 3.0 17.6	1.69 16.8 29.2	 μA μA μA	

表 6. 低功耗模式外围加色器——典型值

标志	描述	温度 (°C)						单位
		-40	25	50	70	85	105	
我 IREFSTEN4MHz	4 MHz 内部参考时钟 (IRC) 加法器。通过进入启用 4 MHz IRC 的 STOP 或 VLPS 模式进行测量。	56	56	56	56	56	56	μA
我 IREFSTEN32KHz	32 kHz 内部参考时钟 (IRC) 加法器。通过在启用 32 kHz IRC 的情况下进入 STOP 模式进行测量。	52	52	52	52	52	52	μA
我 EREFSTEN4MHz	外部 4 MHz 水晶时钟加答器。通过在启用晶体的情况下进入 STOP 或 VLPS 模式进行测量。	206	228	237	245	251	258	uA
我 EREFSTEN32KHz	通过 OSC0_CR[EREFSTEN 和 EREFSTEN] 位的外部 32 kHz 晶体时钟加答器。通过在启用晶体的情况下进入所有模式来测量。 VLLS1 VLLS3 LLS VLPS 阻止	 440 440 490 510 510	 490 490 490 560 560	 540 540 540 560 560	 560 560 560 560 560	 570 570 570 610 610	 580 580 680 680 680	nA
我 CMP	CMP 外围加答器通过将设备置于 VLLS1 模式来测量, 并使用 6 位 DAC 和单个外部输入进行比较启用 CMP。包括 6 位 DAC 功耗。	22	22	22	22	22	22	μA

我 UART	UART 外围加法器通过将设备置于 STOP 或 VLPS 模式进行测量，选定的时钟源以 115200 波特率等待 RX 数据。包括选定的时钟源功耗。 MCGIRCLK (4 MHz 内部参考时钟) OSCERCLK (4 MHz 外部晶体)	66 214	66 234	66 246	66 254	66 260	66 268	μA
我 BG	当设置 BGEN 位并且设备处于 VLPx、LLS 或 VLLSx 模式时，Bandgap 加法器。	45	45	45	45	45	45	μA

2.2.6 EMC 辐射排放操作行为

表 7. EMC 辐射排放操作行为

标志	情景	时钟	频段 (MHz)	类型。	单位	笔记
VEME	根据标准 IEC 61967-2 进行设备配置、测试条件和 EM 测试。 • 电源电压 VDD = 3.3 V • 温度=25°C	• 第六个罗马字母 osc= 20 兆赫 (水晶) • 第六个罗马字母 sys= 150 兆赫	0.15–50	14	dBμV	1
			50-150	25	dBμV	
			150-500	23	dBμV	
			500-1000	16	dBμV	
		0.15-1000	K	—	2	

- 根据 IEC 标准 61967-1 确定，集成电路-电磁发射的测量，150 kHz 至 1 GHz 第 1 部分：一般条件和定义和 IEC 标准 61967-2，集成电路-电磁发射的测量，150 kHz 至 1 GHz 第 2 部分：辐射发射的测量-TEM 单元和宽带 TEM 单元方法。在微控制器运行基本应用程序代码时进行了测量。报告的排放水平是最大测量排放的值，四舍五入到下一个整数，M 在每个频率范围内的测量方向中。
- 根据 IEC 标准 61967-2 的附件 D 指定，辐射排放的测量-TEM 细胞和宽带 TEM 细胞方法

2.2.7 设计时考虑到辐射排放

要查找为设计系统以尽量减少辐射排放干扰提供指导的应用说明：

- 前往 [Www.nxp.com](http://www.nxp.com)。
- 对“EMC 设计”进行关键字搜索。

2.2.8 电容属性

表 8. 电容属性

标志	描述	分钟。	最大。	单位
字母 C _{IN_A}	输入电容：模拟引脚	—	7	pF
字母 C _{IN_D}	输入电容：数字引脚	—	7	pF

2.3 开关规格

2.3.1 设备时钟规格

表 9。设备时钟规格

标志	描述	分钟。	最大。	单位	笔记
高速运行模式					
第六个罗马字母系统	系统 (CPU) 时钟	—	240	兆赫	
正常运行模式 (以及高速运行模式, 除非上述另有说明)					
第六个罗马字母系统	系统 (CPU) 时钟	—	160	兆赫	
第六个罗马字母 FastPeripheral	快速外围时钟	—	120	兆赫	1
FB_CLK	FlexBus 时钟	—	60	兆赫	
第六个罗马字母 Bus_Flash	总线/闪存时钟	—	27.5	兆赫	
第六个罗马字母 LPTMR	LPTMR 时钟	—	24	兆赫	
VLPR 模式					
第六个罗马字母系统	系统 (CPU) 时钟	—	4	兆赫	
第六个罗马字母 FastPeripheral	快速外围时钟	—	4	兆赫	
FB_CLK	FlexBus 时钟	—	4	兆赫	
第六个罗马字母 Bus_Flash	总线/闪光时钟	—	500	千赫	
第六个罗马字母 ERCLK	外部参考时钟	—	16	兆赫	
第六个罗马字母 LPTMR	LPTMR 时钟	—	24	兆赫	2

1. 当使用此时钟供应纳米边缘模块时, 此时钟必须是系统时钟的 1/2。
2. 只有当源是连接到 EXTAL 引脚的时钟输入, 并且 OSC 配置为旁路 (外部时钟) 操作时, LPTMR 才能在 VLPR 或 VLPS 中以这种速度进行时钟。

2.3.2 一般开关规格

这些通用规格适用于为 GPIO、UART、FlexCAN 和 I 配置的所有信号²C 信号。

表 10。一般开关规格

描述	分钟。	最大。	单位	笔记
GPIO 引脚中断脉冲宽度（禁用数字故障滤波器）—同步路径	1.5	—	公交车时钟周期	1
GPIO 引脚中断脉冲宽度（启用数字故障滤波器，禁用模拟滤波器）—异步路径	80	—	Ns	2
GPIO 引脚中断脉冲宽度（禁用数字故障滤波器，禁用模拟滤波器）—异步路径	50	—	Ns	2
外部重置和 NMI 引脚中断脉冲宽度——异步路径	100	—	Ns	2
GPIO 引脚中断脉冲宽度—异步路径	10	—	Ns	2
港口上升和下降时间 正常驱动快速引脚				3, 4

表格在下一页继续...

表 10。一般开关规格（续）

描述	分钟。	最大。	单位	笔记
<ul style="list-style-type: none"> • $2.7 \leq VDD \leq 3.6 V$ • 快速 slew rate 	—	0.7	Ns	
<ul style="list-style-type: none"> • 慢率 • $1.71 \leq VDD < 2.7 V$ • 快速 slew rate • 慢率 	—	16	ns	
<ul style="list-style-type: none"> • 慢率 • $1.71 \leq VDD < 2.7 V$ • 快速 slew rate • 慢率 	—	2.15		
<ul style="list-style-type: none"> • 快速 slew rate • 慢率 	—	16		
港口上升和下降时间	—		Ns	3, 5
高驱动器快速引脚（启用正常/低驱动器）	—		ns	
<ul style="list-style-type: none"> • $2.7 \leq VDD \leq 3.6 V$ • 快速 slew rate 		0.7		
<ul style="list-style-type: none"> • 慢率 • $1.71 \leq VDD < 2.7 V$ • 快速 slew rate • 慢率 		15.65		
<ul style="list-style-type: none"> • 快速 slew rate • 慢率 		2.35		
<ul style="list-style-type: none"> • 慢率 		35.3		

港口上升和下降时间	—		Ns	
高驱动快速引脚（启用高驱动）	—		ns	
<ul style="list-style-type: none"> • $2.7 \leq VDD \leq 3.6 \text{ V}$ • 快速 slew rate 		3		
<ul style="list-style-type: none"> • 慢率 • $1.71 \leq VDD < 2.7 \text{ V}$ • 快速 slew rate 		16.5		
<ul style="list-style-type: none"> • 慢率 		6.5		
		36.3		

1. 必须满足同步和异步定时。
2. 这是保证被识别的最短脉冲。
3. 对于启用高驱动器的高驱动器引脚，负载为 75pF；其他引脚负载（正常/低驱动器）为 25pF。通过清除 PORTx_PCRn[SRE] 启用快速回调速率。
4. 正常驱动快速引脚：所有其他不是高驱动快速引脚的 GPIO 引脚。
5. 高驱动快速引脚：PTB0、PTB1、PTC3、PTC4、PTD4、PTD5、PTD6 和 PTD7。通过设置 PORTx_PCRn[DSE] 启用高驱动能力

2.4 热规格

2.4.1 热操作要求

表 11。热操作要求

标志	描述	分钟。	最大。	单位	笔记
字母 T 第十个英文字母 J	模具结温度	-40	125	°C	
字母 T 罗马字母的第一个字母	环境温度	-40	105	°C	1

1.最大 T_{R} 罗马字母的第一个字母 只有当用户确保 T_{R} 时, 才能超过 T_{R} 不超过最大 T_{R} 第十个英文字母 J 。确定 T_{R} 的最简单方法第十个英文字母 J 是:

$$\text{字母 } T_{\text{R}} \text{ 第十个英文字母 } J = T_{\text{R}} \text{ 罗马字母的第一个字母} + R_{\theta\text{JA}} \times \text{芯片功耗}$$

2.4.2 热属性

表 12. 热属性

电路板类型	标志	描述	144 MABG 罗马字母的第一个字母 1	144 LQFP	100 LQFP	单位	笔记
单层 (1S)	字母 $R_{\theta\text{JA}}$	热阻, 与环境的连接 (自然对流)	—	51	51	°C/W	2
四层 (2s2p)	字母 $R_{\theta\text{JA}}$	热阻, 与环境的连接 (自然对流)	—	42	38	°C/W	
单层 (1S)	字母 $R_{\theta\text{JMA}}$	热阻, 与环境的连接 (200 英尺/分钟风速)	—	42	41	°C/W	
四层 (2s2p)	字母 $R_{\theta\text{JMA}}$	热阻, 与环境的连接 (200 英尺/分钟风速)	—	36	32	°C/W	
—	字母 $R_{\theta\text{JB}}$	热阻, 与板的连接	—	30	23	°C/W	3
—	字母 $R_{\theta\text{JC}}$	耐热性, 接头到外壳	—	11	10	°C/W	4
—	Ψ_{JT}	热表征参数, 接口到包装顶部外中心 (自然对流)	—	2	2	°C/W	5

1. 以你的方式包装
2. 根据 JEDEC 标准 JESD51-2 确定, 集成电路热测试方法环境条件-自然对流 (空气), 或 EIA/JEDEC 标准 JESD51-6, 集成电路热测试方法环境条件-强制对流 (移动空气)。
3. 根据 JEDEC 标准 JESD51-8 确定, 集成电路热测试方法环境条件-连接板。
4. 根据 MIL-STD 883 的方法 1012.1 确定, 测试方法标准, 微电路, 冷板温度用于外壳温度。该值包括包装顶部和冷板之间界面材料的热阻。
5. 根据 JEDEC 标准 JESD51-2 确定, 集成电路热测试方法环境条件-自然对流 (空气)。

3 外围操作要求和行为

3.1 核心模块

外围操作要求和行为

3.1.1 SWD 电气

表 13。SWD 全电压范围电气

标志	描述	分钟。	最大。	单位
	工作电压	1.71	3.6	V
J1	SWD_CLK 操作频率 • 串行电线调试	0	25	兆赫
J2	SWD_CLK 周期	1/J1	—	Ns
J3	SWD_CLK 时钟脉冲宽度 • 串行电线调试	20	—	Ns
J4	SWD_CLK 上升和下降时间	—	3	Ns
J9	SWD_DIO 输入数据设置时间到 SWD_CLK 上升	10	—	Ns
J10	SWD_CLK 上升后的 SWD_DIO 输入数据保留时间	0	—	Ns
J11	SWD_CLK 高到 SWD_DIO 数据有效	—	32	Ns
J12	SWD_CLK 高到 SWD_DIO 高-Z	5	—	Ns

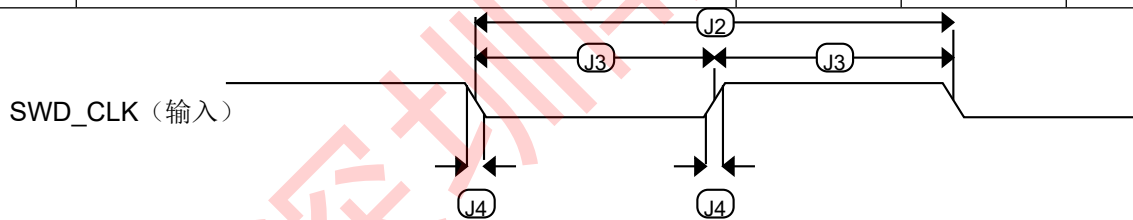


图 3。串行线时钟输入时序

外围操作要求和行为

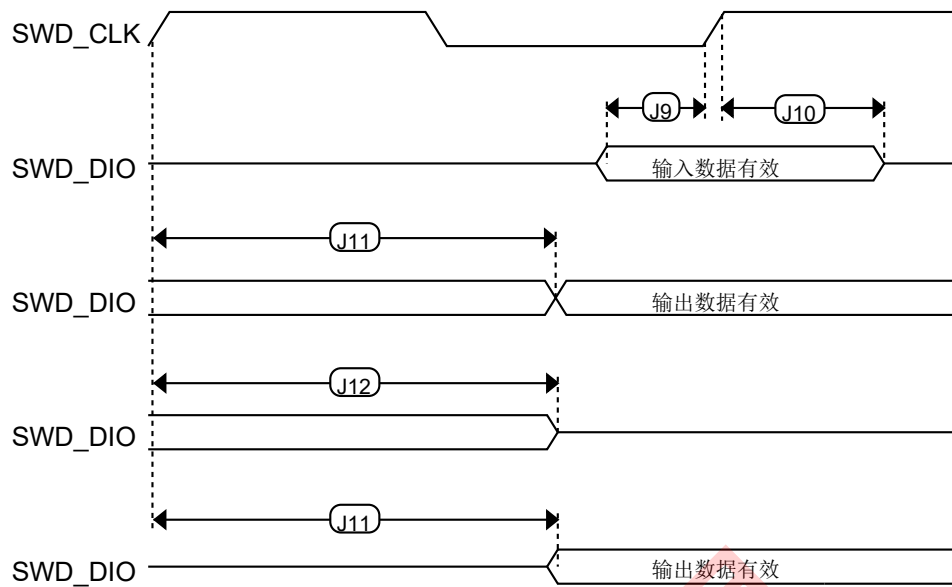


图 4。串行电线数据计时

3.1.2

调试跟踪定时规范

表 14。调试跟踪操作行为

标志	描述	分钟。	最大。	单位
字母 TCyc	时钟周期	取决于频率		兆赫
字母 TWl	低脉冲宽度	2	—	Ns
字母 TWh	高脉冲宽度	2	—	Ns
字母 T _{字母R}	时钟和数据上升时间	—	3	Ns
字母 T _{第六个 罗马字母}	时钟和数据下降时间	—	3	Ns
字母 T _{罗马字 母的第十九个}	数据设置	3	1.5	Ns
字母 TH	数据保持	2	1.0	Ns

外围操作要求和行为

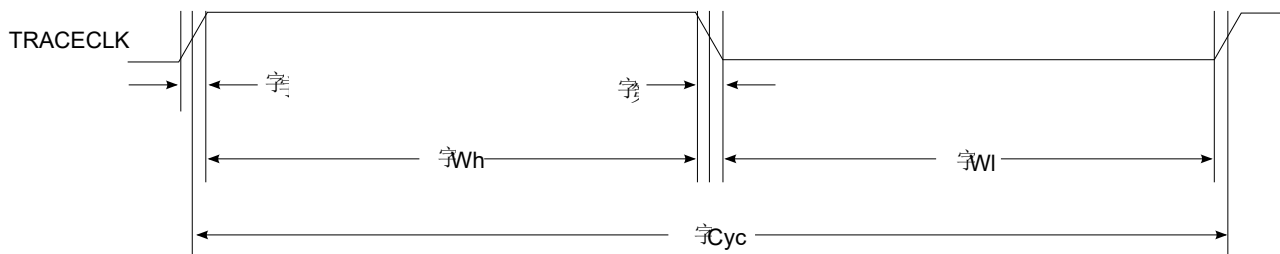


图 5. TRACE_CLKOUT 规格

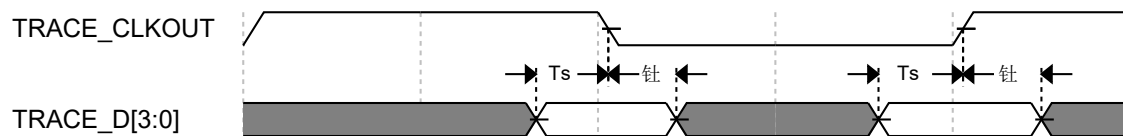


图 6. 跟踪数据规范

3.1.3 JTAG 电气

表 15. JTAG 有限电压范围电气

标志	描述	分钟。	最大。	单位
	工作电压	2.7	3.6	V
J1	TCLK 操作频率 • 边界扫描 • JTAG 和 CJTAG • 串行电线调试	0 0 0	10 25 50	兆赫
J2	TCLK 周期	1/J1	—	Ns
J3	TCLK 时钟脉冲宽度 • 边界扫描 • JTAG 和 CJTAG • 串行电线调试	50 20 10	— — —	Ns ns ns
J4	TCLK 的上升和下降时间	—	3	Ns
J5	边界扫描输入数据设置时间到 TCLK 上升	20	—	Ns
J6	TCLK 上升后的边界扫描输入数据保持时间	2.0	—	Ns
J7	TCLK 低边界扫描输出数据有效	—	28	Ns
J8	TCLK 低到边界扫描输出高-Z	—	25	Ns
J9	TMS, TDI 输入数据设置时间到 TCLK 上升	8	—	Ns
J10	TCLK 上升后的 TMS、TDI 输入数据保留时间	1	—	Ns

表格在下一页继续...

表 15。JTAG 有限电压范围电气 (续)

标志	描述	Min.	Max.	单位
J11	TCLK 低至 TDO 数据有效	—	19	Ns
J12	TCLK 低到 TDO 高 Z	—	17	Ns
J13	TRST 断言时间	100	—	Ns
J14	TRST 设置时间 (停止) 到 TCLK 高	8	—	Ns

表 16。JTAG 全电压范围电气

标志	描述	Min.	Max.	单位
	工作电压	1.71	3.6	V
J1	TCLK 操作频率 • 边界扫描 • JTAG 和 CJTAG • 串行线调试	0 0 0	10 20 40	MHz
J2	TCLK 周期	1/J1	—	Ns
J3	TCLK 时钟脉冲宽度 • 边界扫描 • JTAG 和 CJTAG • 串行线调试	50 25 12.5	— — —	Ns ns ns
J4	TCLK 的上升和下降时间	—	3	Ns
J5	TCLK 上升的边界扫描输入数据设置时间	20	—	Ns
J6	TCLK 上升后的边界扫描输入数据保留时间	2.0	—	Ns
J7	TCLK 低到边界扫描输出数据有效	—	30.6	Ns
J8	TCLK 低到边界扫描输出高 Z	—	25	Ns
J9	TMS、TDI 输入数据设置时间到 TCLK 增加	8	—	Ns
J10	TCLK 上升后 TMS、TDI 输入数据保留时间	1.0	—	Ns
J11	TCLK 低至 TDO 数据有效	—	19.0	Ns
J12	TCLK 低到 TDO 高 Z	—	17.0	Ns
J13	TRST 断言时间	100	—	Ns
J14	TRST 设置时间 (停止) 到 TCLK 高	8	—	Ns

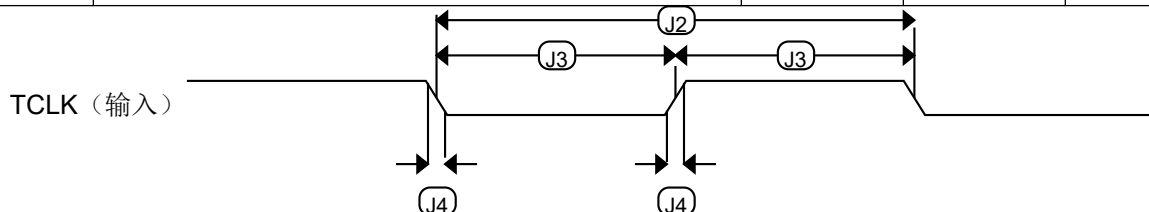


图 7。测试时钟输入时间

Peripheral operating requirements and behaviors

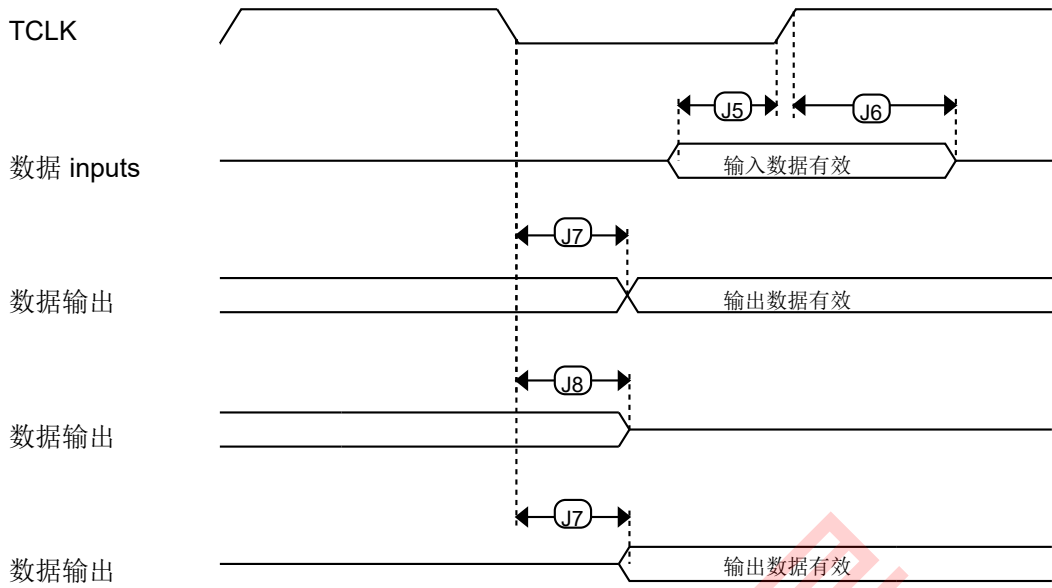


图 8。边界扫描 (JTAG) 计时

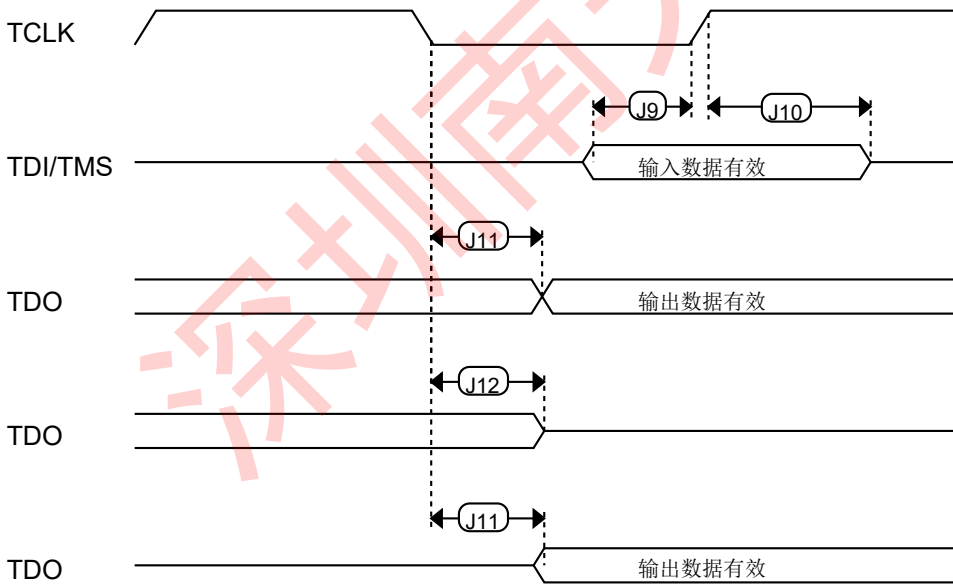


图 9。测试访问端口计时

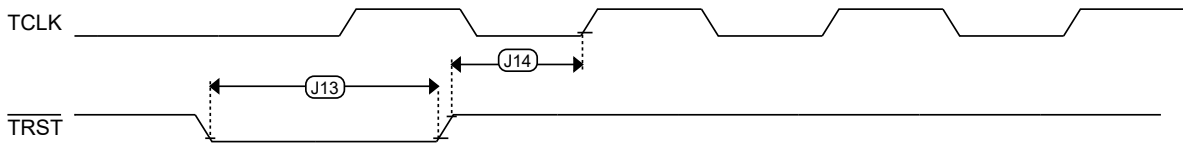


图 10. $\overline{\text{TRST}}$ 计时

3.2 系统模块

该设备的系统模块不需要任何规格。

3.3 时钟模块

3.3.1 MCG 规格

表 17. MCG 规格

标志	描述	Min.	类型。	Max.	单位	笔记
第六个罗马字母 Ints_ft	内置参考频率（慢时钟）——工厂在标称 VDD 和 25°C 下修剪	—	32.768	—	kHz	
第六个罗马字母 Ints_t	内置参考频率（慢时钟）——用户修剪	31.25	—	39.0625	kHz	
Δ Fdco_res_t	削减的平均 DCO 输出的分辨率 固定电压和温度下的频率——使用 SCTRIM 和 SCFTRIM	—	± 0.3	± 0.6	%FDco	1
Δ 第六个罗马字母 Dco_res_t	在固定电压和温度下削减的平均 DCO 输出频率的分辨率——仅使用 SCTRIM	—	± 0.2	± 0.5	%FDco	1
Δ 第六个罗马字母 Dco_t	修剪后的平均 DCO 输出频率在电压和温度上的总偏差	—	± 0.5	± 2	%FDco	1,
Δ 第六个罗马字母 Dco_t	削减的平均 DCO 输出频率在 0-70°C 固定电压和温度范围内的总偏差	—	—	± 1	%FDco	1
第六个罗马字母 Intf_ft	内置参考频率（快速时钟）——工厂在标称 VDD 和 25°C 下修剪	—	4	—	MHz	
第六个罗马字母 Intf_t	内置参考频率（快速时钟）——用户在标称 VDD 和 25°C 下修剪	3	—	5	MHz	
第六个罗马字母 Loc_low	外部时钟最小频率的损失——范围 = 00	$(3/5) \times$ fInts_t	—	—	kHz	

表在下一页继续...

表 17. MCG 规格（续）

标志	描述	Min.	类型。	Max.	单位	笔记
----	----	------	-----	------	----	----

Peripheral operating requirements and behaviors

第六个罗马字母 Loc_high	外部时钟最小频率损失—范围=01、10 或 11	(16/5) x flnts_t	—	—	kHz		
FLL							
第六个罗马字母 Fll_ref	FLL 参考频率范围	31.25	—	39.0625	kHz		
第六个罗马字母 Dco	DCO 输出频率范围	低范围 (DRS=00) $640 \times f_{Fll_ref}$	20	20.97	25	MHz	2,3
		中范围 (DRS=01) $1280 \times f_{Fll_ref}$	40	41.94	50	MHz	
		中高范围 (DRS=10) $1920 \times f_{Fll_ref}$	60	62.91	75	MHz	
		高范围 (DRS=11) $2560 \times f_{Fll_ref}$	80	83.89	100	MHz	
第六个罗马字母 dco_t_DMx3 2	DCO 输出频率	低范围 (DRS=00) $732 \times f_{Fll_ref}$	—	23.99	—	MHz	4,5
		中范围 (DRS=01) $1464 \times f_{Fll_ref}$	—	47.97	—	MHz	
		中高范围 (DRS=10) $2197 \times f_{Fll_ref}$	—	71.99	—	MHz	
		高范围 (DRS=11) $2929 \times f_{Fll_ref}$	—	95.98	—	MHz	
第十个英文字母 Jcyc_fll	FLL 周期抖动 • 第六个罗马字母 DCO= 48 MHz • 第六个罗马字母 DCO= 98 MHz	— —	180 150	— —	后记		
字母 Tfil_收购	FLL 目标频率采集时间	—	—	1	女士	6	
PLL							
第六个罗马字母 Pll_ref	PLL 参考频率范围	8	—	16	MHz		
第六个罗马字母 Vcclk_2x	VCO 输出频率	220	—	480	MHz		
第六个罗马字母 Vcclk	PLL 输出频率	110	—	240	MHz		
第六个罗马字母 Vcclk_90	PLL 正交输出频率	110	—	240	MHz		
我 Pll	PLL 工作电流 • VCO @ 176 MHz ($f_{Osc_hi_1} = 32$ MHz, $f_{Pll_ref} = 8$ MHz, VDIV 乘数 = 22)	—	2.8	—	妈	7	

我 PII	PLL 工作电流 • VCO @ 360 MHz ($f_{Osc_hi_1} = 32$ MHz, $f_{PII_ref} = 8$ MHz, VDIV 乘数 = 45)	—	4.7	—	妈	7
第十个英文 字母 JCyc_pll	PLL 周期抖动 (RMS) • 第六个罗马字母 $V_{CO} = 48$ MHz • 第六个罗马字母 $V_{CO} = 120$ MHz	— —	120 75	— —	Ps ps	8
第十个英文 字母 JAcc_pll	PLL 累积的抖动超过 1 μ s (RMS)					8

表在下一页继续...

表 17. MCG 规格 (续)

标志	描述	Min.	类型。	Max.	单位	笔记
	<ul style="list-style-type: none"> 第六个罗马字母 $V_{CO} = 48$ MHz 第六个罗马字母 $V_{CO} = 120$ MHz 	— —	1350 600	— —	Ps ps	
DUnl	锁定出口频率 Cy 容忍度	± 4.47	—	± 5.97	%	
字母 TPII_lock	锁定检测器 det 实施时间	—	—	$150 \times 10^{-6} + 1075(1/f_{PII_ref})$	罗马字母的第十九个	9
F_MCGO UT	设备时钟频率 • 使用里面的 RC 振荡器 • 使用外部时钟源	0.04 0	100 240	MHz		

1. 此参数测量时，内部参考（慢时钟）被用作 FLL（FEI 时钟模式）的参考。
2. 列出的这些典型值是使用工厂修剪和 DM32=0 的缓慢内部参考时钟（FEI）。
3. 由此产生的系统时钟频率不应超过其指定的最大值。DCO 频率偏差 (Δ 第六个罗马字母 D_{CO_1}) 应考虑过电压和温度。
4. 列出的这些典型值是使用工厂修剪和 DMDM32=1 的缓慢内部参考时钟（FEI）。
5. 由此产生的时钟频率不得超过设备指定的最大时钟频率。
6. 本规范适用于任何更改 FLL 参考源或参考分离器、更改修剪值、更改 DM32 位、更改 DRS 位或从 FLL 禁用（BLPE、BLPI）更改为启用 FLL（FEI、FEE、FBE、FBI）的任何时候。如果是水晶/谐振器被用作参考，本规范假设它已经在运行。
7. 排除在 PLL 运行期间也消耗电力的任何电量。
8. 该规范是使用 NXP 开发的 PCB 获得的。PLL 抖动取决于每个 PCB 的噪声特性，结果会有所不同。
9. 本规范适用于 PLL VCO 分离器或参考分离器更改，或从 PLL 禁用（BLPE、BLPI）更改为启用 PLL（PBE、PEE）的任何时候。如果使用晶体/谐振器作为参考，本规范假设它已经在运行。

3.3.2 振荡器电气规格

3.3.2.1 振荡器直流电气规格

表 18。振荡器直流电气规格

标志	描述	Min.	类型。	Max.	单位	笔记
V 女儿	电源电压	1.71	—	3.6	V	
我 DDOSC	电源电流—低功耗模式 (HGO=0) • 32 kHz	—	500	—	nA	1

表在下一页继续...

表 18。振荡器直流电气规格 (续)

标志	描述	Min.	类型。	Max.	单位	笔记
	<ul style="list-style-type: none"> • 4 MHz • 8 MHz • 16 MHz • 24 MHz • 32 MHz 	—	200	—	<ul style="list-style-type: none"> μA μA μA mA mA 	
我 DDOSC	电源电流—高增益模式 (HGO=1) <ul style="list-style-type: none"> • 4 MHz • 8 MHz • 16 MHz • 24 MHz • 32 MHz 	—	400	—	<ul style="list-style-type: none"> μA μA mA mA mA 	1
字母 C 英 语字母中的第 二十四字母	EXTAL 负载电容	—	—	—		2,3
字母 C 第 25 个字母	XTAL 负载电容	—	—	—		2,3
字母 R 第 六个罗马字母	反馈电阻—低频、低功耗模式 (HGO=0)	—	—	—	MΩ	2,4
	反馈电阻——低频、高增益模式 (HGO=1)	—	10	—	MΩ	
	反馈电阻——高频、低功耗模式 (HGO=0)	—	—	—	MΩ	
	反馈电阻—高频、高增益模式 (HGO=1)	—	1	—	MΩ	
字母 R 罗 马字母的第十 九个	串联电阻—低频、低功耗模式 (HGO=0)	—	—	—	kΩ	
	串联电阻—低频、高增益模式 (HGO=1)	—	200	—	kΩ	

	串联电阻—高频、低功耗模式 (HGO=0)	—	—	—	kΩ	
	串联电阻—高频、高增益模式 (HGO=1)	—	0	—	kΩ	
V 代表 5	峰值到峰值振荡幅度 (振荡器模式) ——低频、低功耗模式 (HGO=0)	—	0.6	—	V	
	峰值到峰值振荡幅度 (振荡器模式) ——低频、高增益模式 (HGO=1)	—	V _{女儿}	—	V	
	峰值到峰值振荡幅度 (振荡器模式) ——高频、低功耗模式 (HGO=0)	—	0.6	—	V	

表在下一页继续..

表 18. 振荡器直流电气规格 (续)

标志	描述	Min.	类型。	Max.	单位	笔记
	峰值到峰值振荡幅度 (振荡器模式) ——高频、高增益模式 (HGO=1)	—	V _{女儿}	—	V	

1. V_{女儿}=3.3 V, 温度=25°C
2. 查看晶体或谐振器制造商的建议
3. 字母 C 英语字母中的第二十四字母, C 第 25 个字母 当使用低频振子 (RANGE = 00) 时, 可以使用集成电容器提供。对于所有其他情况, 必须使用外部电容器。
4. 当选择低功耗模式时, R_{第六个罗马字母}是集成的, 不得外部连接。
5. EXTAL 和 XTAL 引脚应仅连接到所需的发拉器组件, 不得连接到任何其他设备。

3.3.2.2 振荡器频率规格

表 19. 振荡器频率规格

标志	描述	Min.	类型。	Max.	单位	笔记
第六个罗马字母 Osc_lo	振荡器晶体或谐振器频率——低频模式 (MCG_C2[RANGE]=00)	32	—	40	kHz	
第六个罗马字母 Ec_extal	输入时钟频率 (外部时钟模式)	—	—	48	MHz	1,2
字母 TDc_extal	输入时钟占空比 (外部时钟模式)	40	50	60	%	
字母 TCst	水晶启动时间—32kHz 低频、低功耗模式 (HGO=0)	—	1000	—	女士	3,4

1. 当使用外部时钟作为 FLL 或 PLL 的参考时, 其他频率限制可能会适用。
2. 从 FEI 或 FBI 过渡到 FBE 模式时, 限制输入时钟的频率, 以便将其除以 FRDIV 时, 它仍然在 DCO 输入时钟频率的限制范围内。
3. 必须遵循正确的 PC 板布局程序才能达到规格。
4. Crystal 启动时间定义为启用振荡器和 MCG_S 寄存器中的 OSCINIT 位设置之间的时间。

笔记

32kHz 的调制器默认在低功耗模式下工作，无法移动到高功率/增益模式。

3.4 记忆和内存接口

3.4.1 闪光灯（FTFE）电气规格

本节描述了 FTFE 模块的电气特性。

笔记

所有闪存程序化功能只有在 MCU 处于正常运行模式时才能执行。不允许在 HSRUN 模式下编程或擦除闪存。

3.4.1.1 闪存定时规格——编程和擦除

以下规格表示内部充电泵处于活动状态的时间，不包括命令开销。

表 20。NVM 程序/擦除计时规范

标志	描述	Min.	类型。	Max.	单位	笔记
字母 THvpgm8	程序句高压时间	—	7.5	18	Ms	
字母 THversscr	擦除闪存扇区高压时间	—	13	113	女士	1
字母 THversall1 m	抹掉所有块的高压时间为 1 MB	—	832	7232	女士	1

1.基于自行车生命周期结束时预期的最大时间。

3.4.1.2 闪存定时规范——命令表 21。Flash 命令定时规格

标志	描述	Min.	类型。	Max.	单位	笔记
字母 TRd1sec8k	读取 1s 部分执行时间(8 KB 闪光灯)	—	—	200	Ms	1
字母 TPgmchk	程序检查执行时间	—	—	95	Ms	1
字母 TRdrsrc	读取资源执行时间	—	—	40	Ms	1
字母 TPgm8	程序句执行时间	—	90	150	Ms	

字母 TErsscr	擦除闪存扇区执行时间	—	15	115	女士	2
字母 TPgmsec1 k	程序部分执行时间 (1 KB 闪存)	—	5	—	女士	
字母 TRd1all	阅读 1s 所有块执行时间	—	—	1.8	女士	
字母 TRdonce	读取一次执行时间	—	—	30	Ms	1
字母 TPgmonce	程序一次执行时间	—	90	—	Ms	
字母 TErsall	抹掉所有块执行时间	—	870	7400	女士	2
字母 TVfykey	验证后门访问密钥执行时间	—	—	30	Ms	1
字母 TErsallu	抹掉所有块不安全的执行时间	—	870	7400	女士	2

1. 假设 25MHz 或更高的闪存时钟频率。
2. 根据循环生命周期结束时的期望来删除参数的最大时间。

3.4.1.3 闪光灯高压电流行为

表 22。闪光灯高压电流行为

标志	描述	Min.	类型。	Max.	单位
我 DD_PGM	高压闪存编程操作期间的平均电流加器	—	3.5	7.5	妈
我 DD_ERS	高压闪存擦除操作期间的平均电流加手	—	1.5	4.0	妈

3.4.1.4 可靠性规格

表 23。NVM 可靠性规范

标志	描述	Min.	类型。 ¹	Max.	单位	笔记
程序闪存						
字母 TNvmretp1 0k	高达 10K 周期后的数据保留	5	50	—	寿命	
字母 TNvmretp1 k	最多 1K 周期后的数据保留	20	100	—	寿命	
第十四个 英文字母 Nvmcyep	自行车耐力	10 K	50 K	—	周期	2

1. 典型的数据保留值是基于在高温下加速的测量响应，并降级为恒定的 25°C 使用配置文件。工程公告 EB618 不适用于这项技术。工程公告 EB619 中定义的典型耐力。
2. 自行车耐力代表 -40 °C ≤ T 下的程序/擦除周期数_{第十个英文字母 J} ≤ 125 °C。

3.5 Flexbus 切换规格

所有处理器总线定时都是同步的；输入设置/保持和输出延迟是关于参考时钟 FB_CLK 的上升边缘给出的。FB_CLK 频率可能与内部系统总线频率或该频率的整数分频相同。

以下计时数字表示数据相对于 Flexbus 输出时钟（FB_CLK）何时被锁定或驱动到外部总线上。所有其他时间关系都可以从这些值中推导出来。

表 24。Flexbus 有限电压范围切换规格

全国矿工联盟	描述	Min.	Max.	单位	笔记
	工作电压	2.7	3.6	V	
	操作频率	—	FB_CLK	MHz	
FB1	时钟周期	1/FB_CLK	—	Ns	
FB2	地址、数据和控制输出有效	—	11.8	Ns	
FB3	地址、数据和控制输出保持	1.0	—	Ns	1

表在下一页继续...

表 24。Flexbus 有限电压范围切换规格（续）

全国矿工联盟	描述	Min.	Max.	单位	笔记
FB4	数据和 FB_TA 输入设置	11.9	—	Ns	
FB5	数据和 FB_TA 输入保持	0.0	—	Ns	2

- 规格适用于所有 FB_AD[31:0]、FB_BE/BWE 第十四个英文字母、FB_CS 第十四个英文字母、FB_OE、FB_R/W、FB_TBST、FB_TSI[1:0]、FB_ALE 和 FB_TS。
- 规范适用于所有 FB_AD[31:0]和 FB_TA。

表 25。Flexbus 全电压范围开关规格

全国矿工联盟	描述	Min.	Max.	单位	笔记
	工作电压	1.71	3.6	V	
	操作频率	—	FB_CLK	MHz	
FB1	时钟周期	1/FB_CLK	—	Ns	
FB2	地址、数据和控制输出有效	—	12.6	Ns	
FB3	地址、数据和控制输出保持	1.0	—	Ns	1
FB4	数据和 FB_TA 输入设置	12.5	—	Ns	
FB5	数据和 FB_TA 输入保持	0	—	Ns	2

- 规格适用于所有 FB_AD[31:0]、FB_BE/BWE 第十四个英文字母、FB_CS 第十四个英文字母、FB_OE、FB_R/W、FB_TBST、FB_TSI[1:0]、FB_ALE 和 FB_TS。

2. 规范适用于所有 FB_AD[31:0]和 FB_TA。

深圳南天

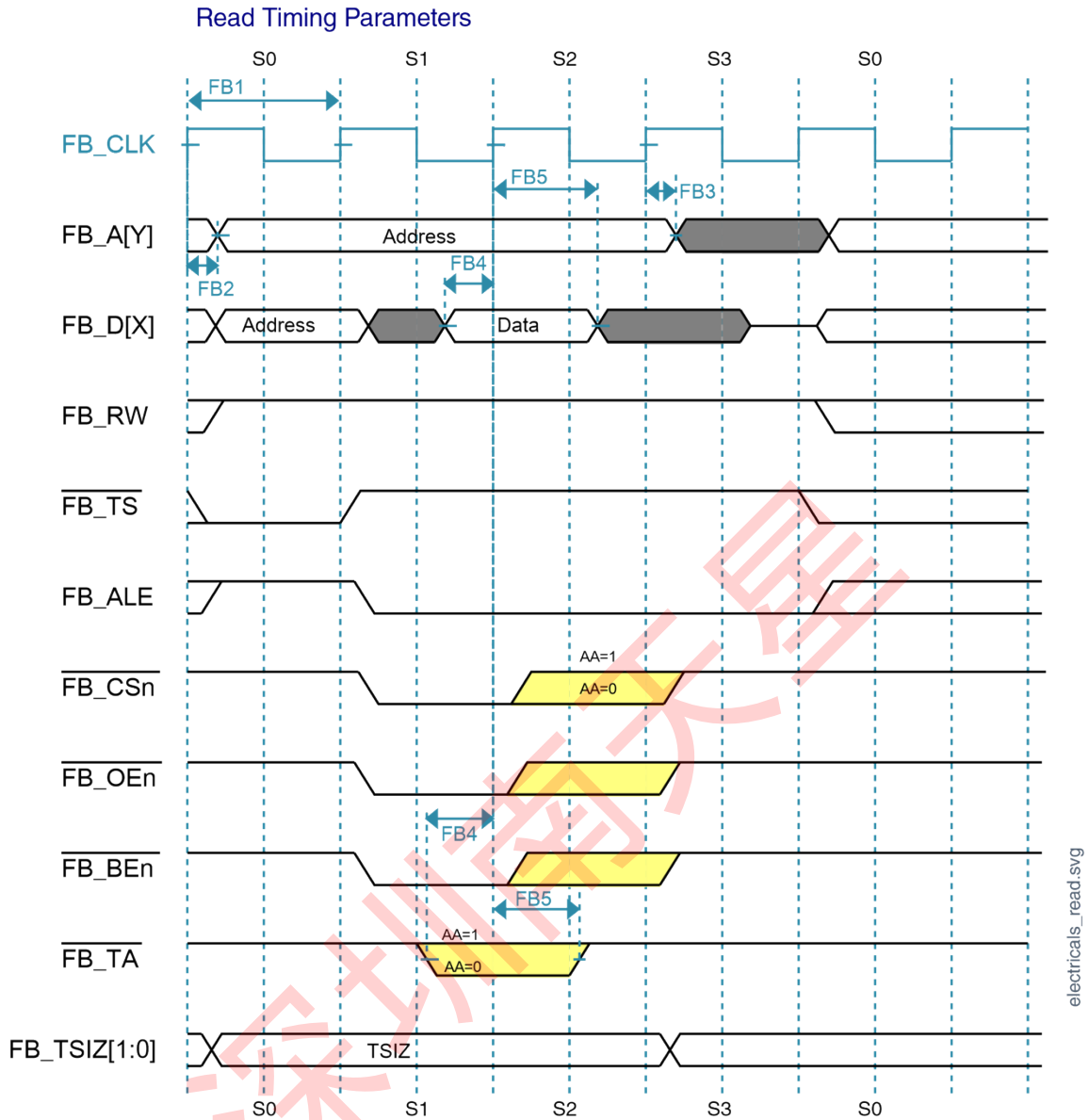


图 11。 FlexBus 读取时序图

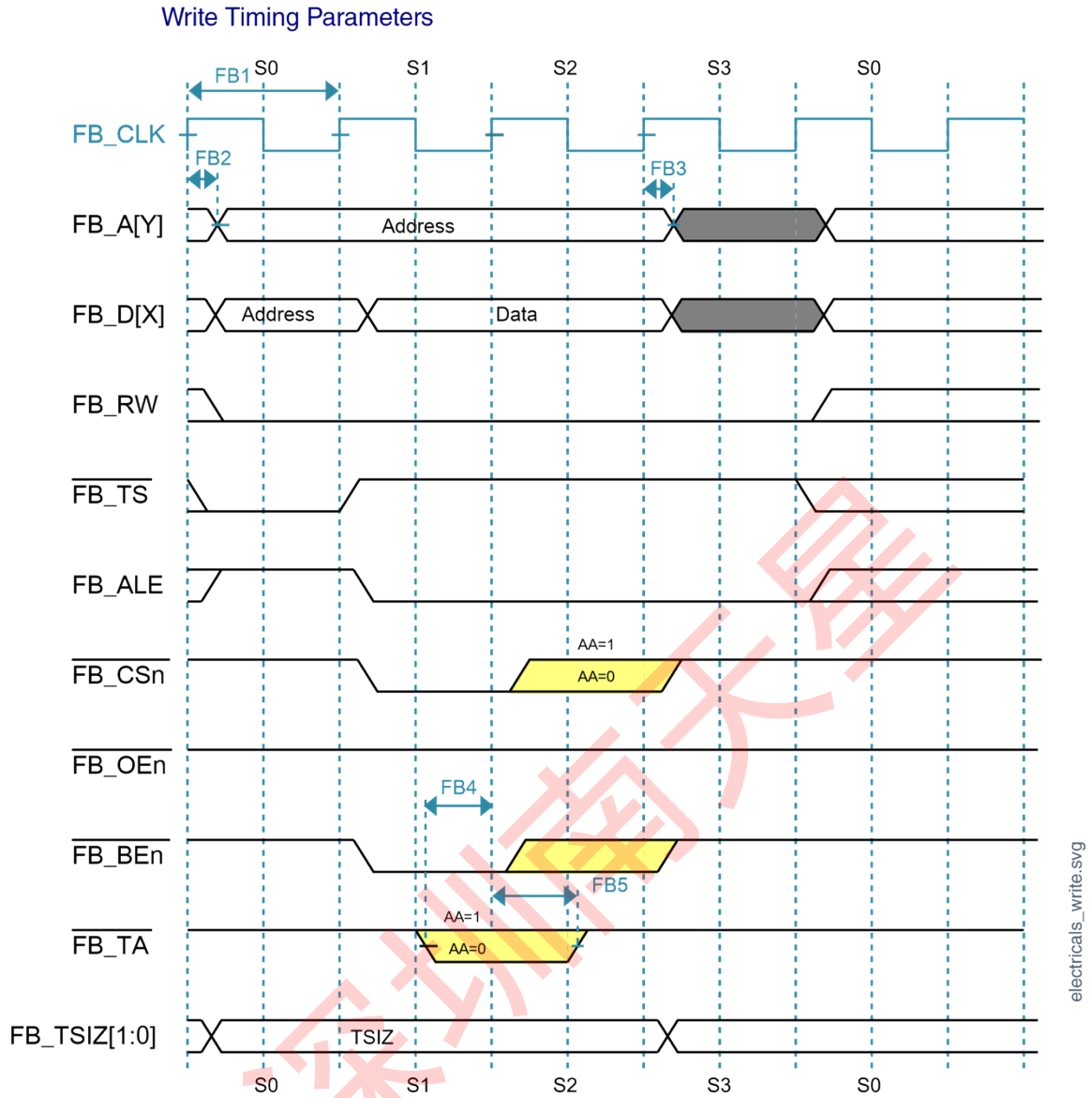


图 12. FlexBus 写入定时图

3.6 安全性和完整性模块

设备的安全性和完整性模块没有必要的规范。

3.7 模拟

3.7.1 12 位 SAR 高速模数转换器 (HSADC) 参数

表 26. 12 位 HSADC 电气规格

特征	标志	分钟	类型	麦克斯	单位
建议的操作条件					
模拟电源电压	V _{DDA}	1.71	—	3.6	V
V _{Refh} 电源电压 • V _{DDA} ≥ 2V • V _{DDA} < 2V	V _{Refh}	2.0 伏 DDA	V _{DDA}	V _{DDA}	V
V _{反射} 电源电压	V _{反射}	V _{SSA}	V _{SSA}	0.1	V
模拟输入					
全尺寸输入范围 (单端模式)		V _{反射}		V _{Refh}	V
全尺寸输入范围 (差分模式)			2* (V _{Refh} - V _{反射})		V
输入信号通用模式 (仅适用于差分模式)			(V _{Refh} + V _{反射}) / 2		V
输入采样电容 (不包括寄生电容)	字母 C 罗马字 母的第 19 个		5		pF
当前消费					
F _s =5MSPS (正在进行转换, 差分模式) ¹ • 我 DDA • 我女儿		— —	1150 85	— —	μA
F _s =1MSPS (正在进行转换, 差分模式) ¹ • 我 DDA • 我女儿		— —	260 19	— —	μA
F _s =10kSPS (转换进行中, 差分模式) ¹ • 我 DDA • 我女儿		— —	19 2.9	— —	μA
F _s =5MSPS (转换进行中, 单端模式) ¹ • 我 DDA • 我女儿		— —	1030 85	— —	μA

Peripheral operating requirements and behaviors

Fs=1MSPS (转换进行中, 单端模式) ¹		—	230	—	μA
• 我 DDA		—	18	—	
• 我女儿					
Fs=10kSPS (转换进行中, 单端模式) ¹					μA

表格在下一页继续...

表 26. 12 位 HSADC 电气规格 (续)

特征	标志	分钟	类型	麦克斯	单位
• 我 DDA		—	19	—	
• 我女儿		—	2.9	—	
Fs=5MSPS (转换未进行中)					μA
• 我 DDA		—	38	—	
• 我女儿		—	57	—	
Fs=1MSPS (转换未进行中)					μA
• 我 DDA		—	22	—	
• 我女儿		—	14	—	
Fs=10kSPS (转换未进行中)					μA
• 我 DDA		—	19	—	
• 我女儿		—	2.7	—	
时机特征					
输入时钟频率	第六个罗马字母 Clk	0.14	70	80	兆赫
校准期间的输入时钟频率	第六个罗马字母 Clk	0.14	—	60	兆赫
采样率 ²	第六个罗马字母 罗马字母的第十 九个				MSPS
• ADCRES=11 (12 位转换结果)		0.01	5	5.71	
• ADCRES=10 (10 位转换结果)		0.012	5.83	6.66	
• ADCRES=01 (8 位转换结果)		0.014	7	8	
• ADCRES=00 (6 位转换结果)		0.0175	8.75	10	
转换周期 ² (背靠背)					时钟周期
• ADCRES=11 (12 位转换结果)		14			
• ADCRES=10 (10 位转换结果)		12			
• ADCRES=01 (8 位转换结果)		10			
• ADCRES=00 (6 位转换结果)		8			

数据延迟 ²					时钟周期
• ADCRES=11 (12 位转换结果)			12.5		
• ADCRES=10 (10 位转换结果)			10.5		
• ADCRES=01 (8 位转换结果)			8.5		
• ADCRES=00 (6 位转换结果)			6.5		
精度 (DC 或绝对)					
积分非线性	INL			+/- 3.0	LSB
微分非线性	DNL			+/- 1.0	LSB

表格在下一页继续...

表 26. 12 位 HSADC 电气规格 (续)

特征	标志	分钟	类型	麦克斯	单位
信噪比和失真比 ³	西纳德		65		dBFS
偏移错误 (启用校准)				+/- 2.0	LSB
偏移错误 (禁用校准)				+/- 64	LSB
总未调整错误 (启用校准)	星期二			+/- 5	LSB

1. 连续转换模式
2. “ADCRES”是指分辨率选择控制信号
3. 用-0.5dBFS 输入信号测量值，然后外推到全尺度。

表 27. HSADC 输入分辨率表

输入通道	分辨率	典型的				最糟糕的情况		
		Rin (k)	分钟 抽样 时间 (ns)	额外的 clk 周期 (SAMPT _x)	总周期	分钟 抽样 时间 (ns)	额外的 clk 周期 (SAMPT _x)	总周期
CHN 0 - 5	12 位	0.02	9	0	2	20	1	3
		0.07	11	0	2	23	1	3
		0.17	17	0	2	29	1	3
		0.47	34	2	4	46	3	5
		0.97	62	4	6	77	5	7
		4.97	288	22	24	368	28	30
		9.97	576	45	47	840	66	68
		19.97	1179	93	95	1490	118	120
		49.97	3139	250	252	3240	258	260
		99.97	7679	613	615	6199	495	497

Peripheral operating requirements and behaviors

10 位	0.02	7	0	2	16	0	2
	0.07	9	0	2	18	0	2
	0.17	14	0	2	23	1	3
	0.47	28	1	3	37	2	4
	0.97	51	3	5	63	4	6
	4.97	239	18	20	274	21	23
	9.97	475	37	39	552	43	45
	19.97	949	75	77	1177	93	95
	49.97	2409	192	194	3240	258	260
	99.97	4919	393	395	6199	495	497
8 位	0.02	6	0	2	12	0	2
	0.07	8	0	2	14	0	2
	0.17	11	0	2	18	0	2
	0.47	23	1	3	30	1	3

表格在下一页继续...

表 27. HSADC 输入分辨率表 (续)

输入通道	分辨率	Rin (k)	典型的			最糟糕的情况		
			分钟 抽样 时间 (ns)	额外的 clk 周期 (SAMPT _x)	总周期	分钟 抽样 时间 (ns)	额外的 clk 周期 (SAMPT _x)	总周期
		0.97	41	2	4	50	3	5
		4.97	192	14	16	216	16	18
		9.97	380	29	31	425	66	68
		19.97	758	60	62	852	67	69
		49.97	1909	152	154	2209	176	178
		99.97	3819	305	307	4875	389	391
6 位		0.02	4	0	2	9	0	2
		0.07	6	0	2	10	0	2
		0.17	9	0	2	13	0	2
		0.47	17	0	2	23	1	3
		0.97	31	1	3	38	2	4
		4.97	144	11	13	162	12	14

		9.97	286	22	24	318	24	26
		19.97	571	45	47	630	49	51
		49.97	1429	113	115	1579	125	127
		99.97	2859	228	230	3189	254	256
所有其他频道	12 位	0.1	41	2	4	75	5	7
		0.6	69	5	7	114	8	10
		4.6	296	23	25	494	39	41
		9.6	584	46	48	919	73	75
		19.6	1189	94	96	1669	133	135
		49.6	3169	253	255	3589	286	288
		99.6	7689	614	616	6869	549	551
	10 位	0.1	34	2	4	59	4	6
		0.6	57	4	6	89	6	8
		4.6	244	19	21	331	25	27
		9.6	480	37	39	665	52	54
		19.6	953	75	77	1669	133	135
		49.6	2409	192	194	3589	286	288
		99.6	4929	393	395	6869	549	551
	8 位	0.1	27	1	3	47	3	5
		0.6	46	3	5	70	5	7
		4.6	196	15	17	255	19	21
		9.6	384	30	32	491	38	40

表格在下一页继续..

表 27。HSADC 输入分辨率表（续）

输入通道	分辨率	Rin (k)	典型的			最糟糕的情况		
			分钟 抽样 时间 (ns)	额外的 clk 周期 (SAMPT _x)	总周期	分钟 抽样 时间 (ns)	额外的 clk 周期 (SAMPT _x)	总周期
		19.6	761	60	62	977	77	79
		49.6	1909	152	154	2619	209	211
		99.6	3819	305	307	6869	549	551

	6 位	0.1	21	1	3	36	2	4
		0.6	35	2	4	53	3	5
		4.6	148	11	13	191	14	16
		9.6	290	22	24	365	28	30
		19.6	573	45	47	714	56	58
		49.6	1439	114	116	1789	142	144
		99.6	2859	228	230	3629	289	291

3.7.2 ADC 电气规格

列出的 16 位精度规格表 1 和表 29 在差分引脚 ADCx_DP0、ADCx_DM0 上可实现。

所有其他 ADC 通道都符合 13 位差分/12 位单端精度规范。

3.7.2.1 16 位 ADC 运行条件

表 28. 16 位 ADC 运行条件

标志	描述	情景	分钟。	类型。 ¹	最大。	单位	笔记
VDDA	电源电压	绝对的	1.71	—	3.6	V	
ΔV_{DDA}	电源电压	三角洲到 $V_{\text{女儿}}$ (V 女儿— VDDA)	-100	0	+100	毫伏	2
ΔV_{SSA}	接地电压	三角洲到 $V_{\text{纳粹党卫军}}$ ($V_{\text{纳粹党卫军}}$ — VSSA)	-100	0	+100	毫伏	2
VREFH	ADC 参考电压高		1.13	VDDA	VDDA	V	
VREFL	ADC 参考电压低		VSSA	VSSA	VSSA	V	
VADIN	输入电压		VREFL	—	VREFH	V	

表格在下一页继续...

表 28. 16 位 ADC 运行条件 (续)

标志	描述	情景	分钟。	类型。 ¹	最大。	单位	笔记
字母 CADIN	输入电容	<ul style="list-style-type: none"> • 16 位模式 • 8 位/10 位/ 12 位模式 	—	8	10	pF	
字母 RADIN	输入串联电阻		—	2	5	k Ω	

字母 R 神	模拟源电阻 (外部)	13 位/12 位模式 $f_{ADCK} < 4$ 兆赫	—	—	5	k Ω	3
第六个罗马字母 ADCK	ADC 转换时钟频率	≤ 13 位模式	1.0	—	24.0	兆赫	4
第六个罗马字母 ADCK	ADC 转换时钟频率	16 位模式	2.0	—	12.0	兆赫	4
字母 C 率	ADC 转换率	≤ 13 位模式 没有 ADC 硬件平均 启用连续转换, 后续 转换时间	20.000	—	818.330	Ksps	5
字母 C 率	ADC 转换率	16 位模式 没有 ADC 硬件平均 启用连续转换, 后续 转换时间	37.037	—	461.467	Ksps	5

1. 典型值假设 $V_{DDA} = 3.0$ V, 温度 = 25 °C, $f_{ADCK} = 1.0$ MHz, 除非另有说明。典型值仅供参考, 未在生产中进行测试。
2. 直流电位差。
3. 这种阻力是 MCU 之外的。为了获得最佳效果, 必须尽可能保持尽可能低的模拟源电阻。本数据表中的结果来自一个具有 $< 8\Omega$ 模拟源电阻的系统。R 神/C 神时间常数应保持在 < 1 ns。
4. 要使用最大 ADC 转换时钟频率, 必须设置 CFG2[ADHSC], 并且 CFG1[ADLPC] 必须清晰。
5. 有关转换率计算的指南和示例, 请下载 [ADC 计算器工具](#)。

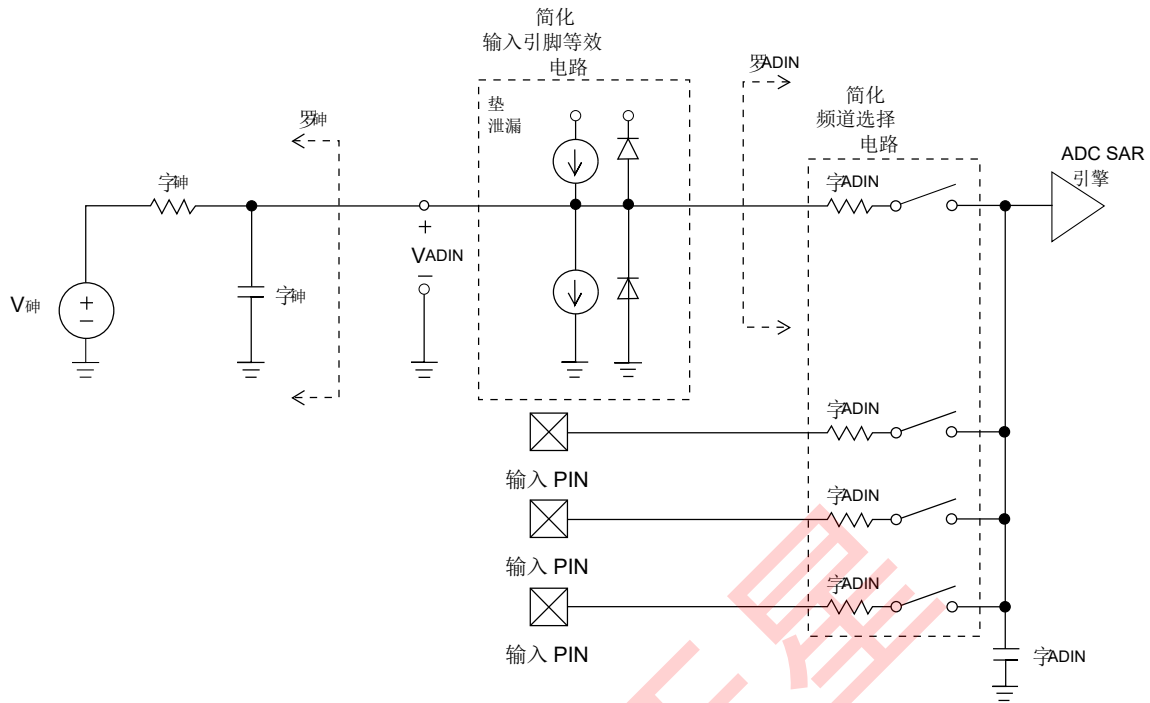


图 13. ADC 输入阻抗等效图 3.7.2.2 16 位 ADC 电气特性

表 29. 16 位 ADC 特性 ($V_{REFH} = V_{DDA}$, $V_{REFL} = V_{SSA}$)

标志	描述	情景 ¹	分钟。	类型。 ²	最大。	单位	笔记
我 DDA_ADC	供应电流		0.215	—	1.7	妈	3
第六个 罗马字 母阿扎克	ADC 异步时钟源	• ADLPC = 1, ADHSC = 0	1.2	2.4	3.9	兆赫	字母 T 阿扎克= 1/ f 阿扎克
		• ADLPC = 1, ADHSC = 1	2.4	4.0	6.1	兆赫	
		• ADLPC = 0, ADHSC = 0	3.0	5.2	7.3	兆赫	
		• ADLPC = 0, ADHSC = 1	4.4	6.2	9.5	兆赫	
	采样时间	有关示例时间, 请参阅参考手册一章					
星期二	总未调整错误	• 12 位模式 • <12 位模式	— —	±4 ±1.4	±6.8 ±2.1	LSB ⁴	5
DNL	微分非线性	• 12 位模式	—	±0.7	-1.1 到 +1.9	LSB ⁴	5
		• <12 位模式	—	±0.2	-0.3 到 0.5		
INL	积分非线性	• 12 位模式	—	±1.0	-2.7 到 +1.9	LSB ⁴	5

表格在下一页继续...

表 29. 16 位 ADC 特性 ($V_{REFH} = V_{DDA}$, $V_{REFL} = V_{SSA}$) (续)

标志	描述	情景 ¹	分钟。	类型。 ²	最大。	单位	笔记
		• <12 位模式	—	±0.5	-0.7 到 +0.5		
EFS	全面错误	• 12 位模式 • <12 位模式	— —	-4 – 1.4	-5.4 -1.8	LSB ⁴	VADIN= VDDA ⁵
EQ	量化错误	• 16 位模式 • ≤13 位模式	— —	-1 到 0 —	— ±0.5	LSB ⁴	
ENOB	有效位数	16 位差分模式 • 平均 = 32 • 平均 = 4 16 位单端模式 • 平均 = 32 • 平均 = 4	12.8 11.9 12.2 11.4	14.5 13.8 13.9 13.1	— — — —	比特比 特 比特比 特	6
西纳德	信号到噪声加失真	参见 ENOB	6.02 × ENOB + 1.76			分贝	
THD	完全谐波失真	16 位差分模式 • 平均 = 32 16 位单端模式 • 平均 = 32	— —	-94 -85	— —	分贝 分贝	7
SFDR	虚假自由动态范围	16 位差分模式 • 平均 = 32 16 位单端模式 • 平均 = 32	82 78	95 90	— —	分贝 分贝	7
E 伊利诺伊州	输入泄漏错误		我钢 × R 种			毫伏	我钢=泄漏电流 (参考 MCU 的电压和电流运营评级)
	温度传感器斜率	跨越设备的整个温度范围	1.55	1.62	1.69	mV/°C	8
VTEMP25	温度传感器电压	25°C	706	716	726	毫伏	8

1. 所有精度数字都假设 ADC 是用 V 校准的 $V_{REFH} = V_{DDA}$

Peripheral operating requirements and behaviors

- 典型值假设 $V_{DDA} = 3.0\text{ V}$ ，温度 = $25\text{ }^{\circ}\text{C}$ ， $f_{ADCK} = 2.0\text{ MHz}$ ，除非另有说明。典型值仅供参考，未在生产中进行测试。
- ADC 电源电流取决于 ADC 转换时钟速度、转换率和 ADC_CFG1[ADLPC]（低功耗）。对于最低功率操作，必须设置 ADC_CFG1[ADLPC]，ADC_CFG2[ADHSC]位必须以 1 MHz ADC 转换时钟速度清除。
- $1\text{ LSB} = (V_{REFH} - V_{REFL}) / 2$ 第十四个英文字母
- ADC 转换时钟 16 MHz，最大硬件平均（AVGE = %1，AVGS = %11）
- 输入数据为 100 赫兹正弦波。ADC 转换时钟 12 MHz。
- 输入数据为 1 kHz 正弦波。ADC 转换时钟 12 MHz。8。ADC 转换时钟 3 MHz

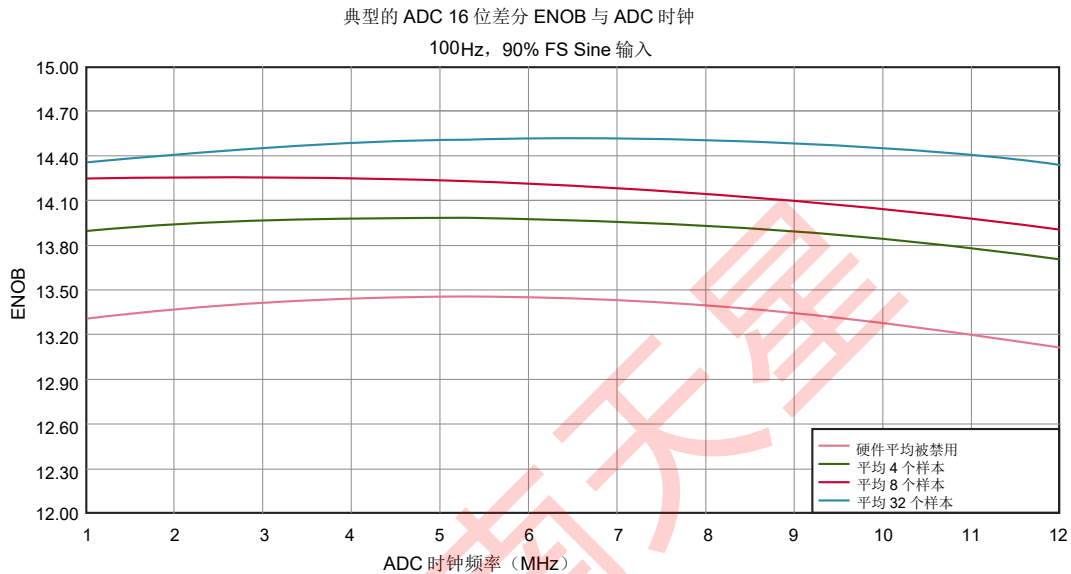


图 14. 16 位差分模式的典型 ENOB 与 ADC_CLK

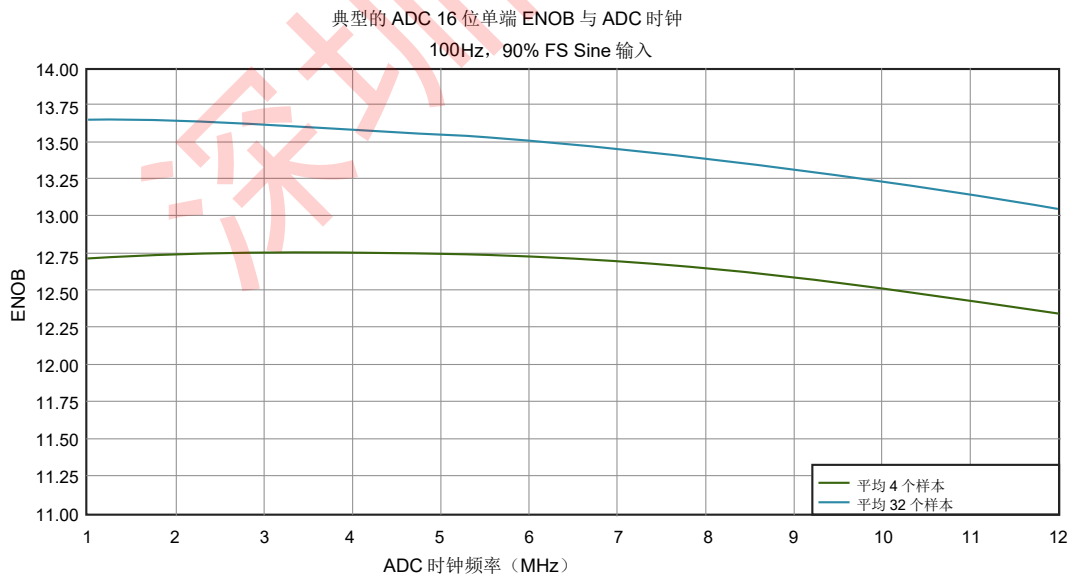


图 15. 16 位单端模式的典型 ENOB 与 ADC_CLK

3.7.3 CMP 和 6 位 DAC 电气规格

表 30。比较器和 6 位 DAC 电气规格

标志	描述	分钟。	类型。	最大。	单位
V _{女儿}	电源电压	1.71	—	3.6	V
我 DDHS	电源电流, 高速模式 (EN = 1, PMODE = 1)	—	—	200	微亚
我 DDLS	供应电流, 低速模式 (EN = 1, PMODE = 0)	—	—	20	微亚
VAIN	模拟输入电压	V _{纳粹党卫军}	—	V _{女儿}	V
VAIO	模拟输入偏移电压	—	—	20	毫伏
VH	模拟比较器滞后 ¹				
	• CR0[HYSTCTR] = 00	—	5	—	mV
	• CR0[HYSTCTR] = 01	—	10	—	mV
	• CR0[HYSTCTR] = 10	—	20	—	mV
• CR0[HYSTCTR] = 11	—	30	—	mV	
VCMP _哦	产量高	V _{女儿} - 0.5	—	—	V
VCMPOI	输出低	—	—	0.5	V
字母 T _{国土安全部}	传播延迟, 高速模式 (EN = 1, PMODE = 1)	20	50	200	Ns
字母 TDLS	传播延迟, 低速模式 (EN = 1, PMODE = 0)	80	250	600	Ns
	模拟比较器初始化延迟 ²	—	—	40	微秒
我 DAC6b	6 位 DAC 电流加号 (启用)	—	7	—	微亚
INL	6 位 DAC 积分非线性	-0.5	—	0.5	LSB ³
DNL	6 位 DAC 差分非线性	-0.3	—	0.3	LSB

1. 典型的滞后测量的输入电压范围限制在 0.7 到 V_{女儿} - 0.7 V。
2. 比较器初始化延迟定义为软件写入更改控制输入 (写入 DACEN、VRSEL、PSEL、MSEL、VOSEL) 和比较器输出稳定水平之间的时间。
3. 1 LSB = V_{参考}/64

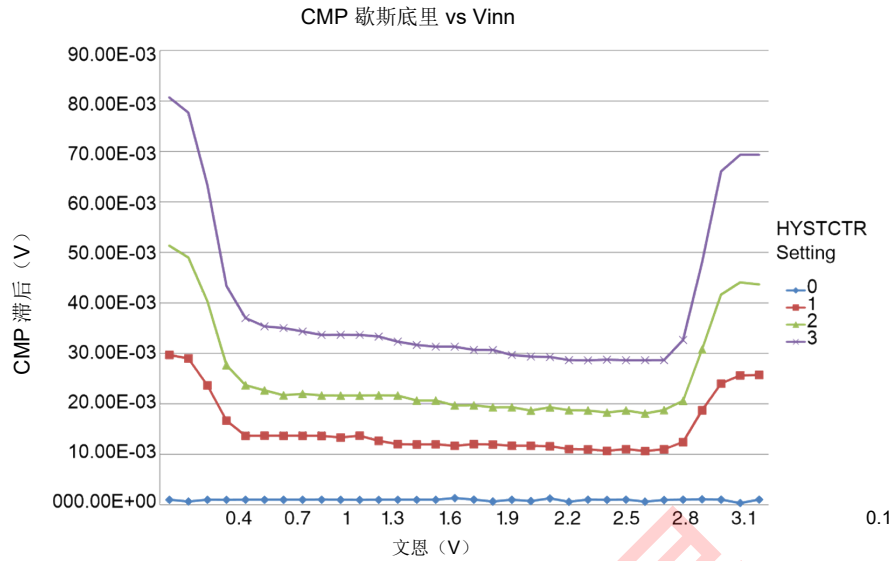


图 16。典型的滞后与 V_{in} 水平 ($V_{\text{女儿}} = 3.3 \text{ V}$, $\text{PMODE} = 0$)

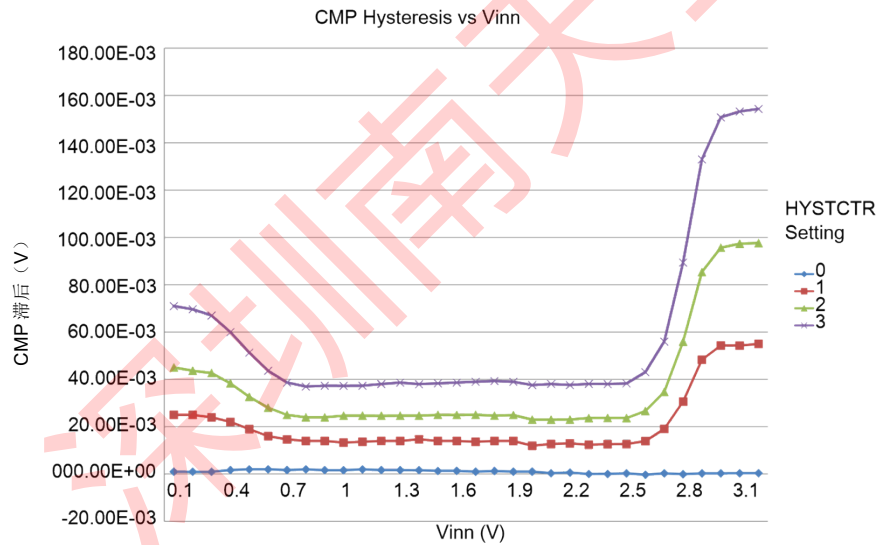


图 17。典型的滞后与 V_{in} 水平 ($V_{\text{女儿}} = 3.3 \text{ V}$, $\text{PMODE} = 1$)

3.7.4 12 位 DAC 电气特性

3.7.4.1 12 位 DAC 操作要求

表 31. 12 位 DAC 操作要求

标志	描述	分钟。	最大。	单位	笔记
----	----	-----	-----	----	----

Peripheral operating requirements and behaviors

VDDA	电源电压		3.6	V	
VDACR	参考电压	1.13	3.6	V	1
字母 C I	输出负载电容	—	100	pF	2
我字母 I	输出负载电流	—	1	妈	

1. DAC 参考可以选择为 V_{DDA} 或 V_{REFH} 。
2. 小负载电容（47 pF）可以提高 DAC 的带宽性能。

3.7.4.2 12 位 DAC 操作行为

表 32. 12 位 DAC 操作行为

标志	描述	分钟。	类型。	最大。	单位	笔记
我 DDA_DACLP	电源电流—低功耗模式	—	—	150	微亚	
我 DDA_DACH P	电源电流-高速模式	—	—	700	微亚	
字母 TDACLP	全尺寸沉降时间（0x080 至 0xF7F）— 低功耗模式	—	100	200	微秒	1
字母 T 达赫 普	全尺寸定位时间（0x080 至 0xF7F）- 大功率模式	—	15	30	微秒	1
字母 TCCDACLP	代码到代码解决时间（0xBF8 到 0xC08） • 高速模式 • 低速模式	—	1	5	微秒	1
V 达库特	DAC 输出电压范围低-高速模式，无负 载，DAC 设置为 0x000	—	—	100	毫伏	
V 达库斯	DAC 输出电压范围高-高速模式，无负 载，DAC 设置为 0xFFF	$V_{DACR}-100$	—	V_{DACR}	毫伏	
INL	积分非线性误差—高速 形式	—	—	± 8	LSB	2
DNL	微分非线性误差— $V_{DACR} > 2 V$	—	—	± 1	LSB	3
DNL	微分非线性误差— $V_{DACR} = V_{REF_OUT}$	—	—	± 1	LSB	4
V 抵消	偏移错误			± 0.8	%FSR	5
EG	增益错误			± 0.6	%FSR	5
PSRR	电源拒绝率， $V_{DDA} \geq 2.4$ 伏	—	± 0 — ± 0 — 3. — 0.000	90	分贝	
字母 T 钻	温度系数偏移电压			—	$\mu V/C$	6

字母 T 错	温度系数增益误差			—	%FSR/C	
罗普	输出电阻 (负载= 3 kΩ)	—	—	250	Ω	
球面度	拆分率-80h→F7Fh→80 小时				V/μs	

表格在下一页继续...

表 32. 12 位 DAC 操作行为 (续)

标志	描述	分钟。	类型。	最大。	单位	笔记
	• 高功率 (SP _{惠普})	1.2	1.7	—		
	• 低功耗 (SP _{LP})	0.05	0.12	—		
BW	3dB 带宽				千赫	
	• 高功率 (SP _{惠普})	550	—	—		
	• 低功耗 (SP _{LP})	40	—	—		

- 在±1 LSB 内结算
- INL 测量为 0 + 100 mV 到 V_{DACR}-100 mV
- DNL 的测量值为 0 + 100 mV 到 V_{DACR}-100 mV
- DNL 的测量值为 0 + 100 mV 到 V_{DACR}-100 mV 与 V_{DDA}> 2.4 伏
- 由 V 的最佳拟合曲线计算纳粹党卫军+ 100 mV 到 V_{DACR}- 100 mV
- V_{DDA}= 3.0 V, V 的参考选择集_{DDA} (DACx_CO:DACRFS = 1), 高功率模式 (DACx_CO:LPEN = 0), DAC 设置为 0x800, 温度范围横跨设备的整个范围

Peripheral operating requirements and behaviors

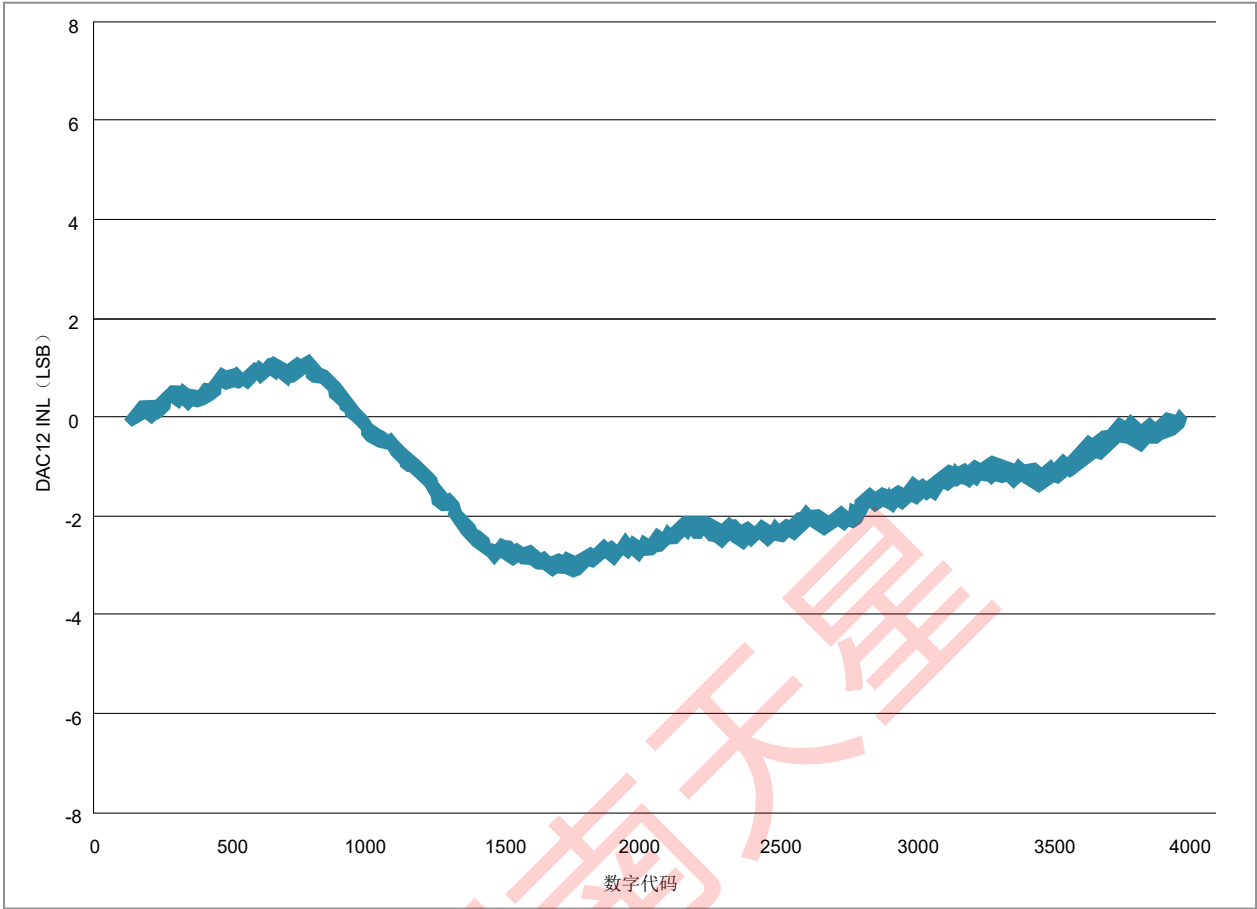


图 18。典型的 INL 错误与数字代码

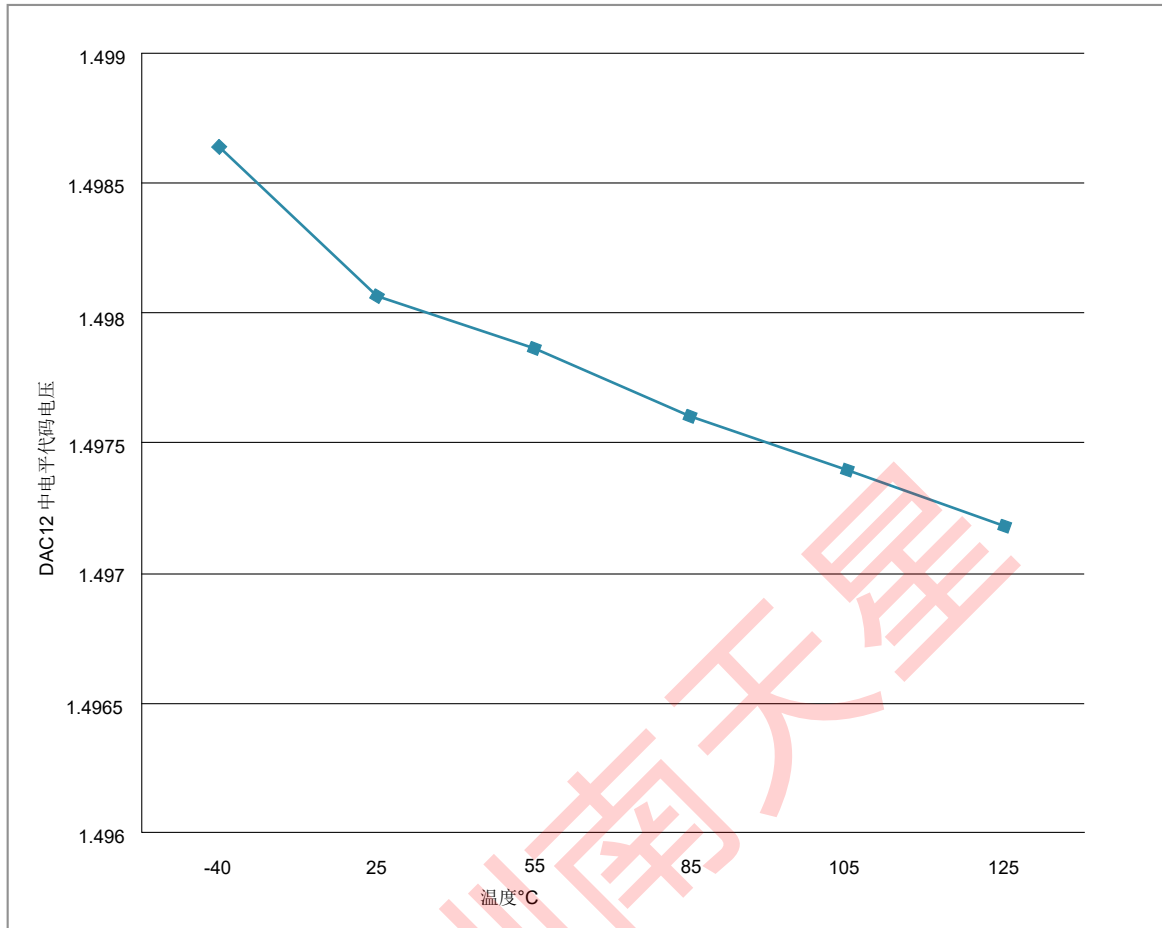


图 19。半尺度与温度的偏移

3.8 计时器

看见[一般开关规格](#)。

3.8.1 增强的 NanoEdge PWM 特性

表 33。NanoEdge PWM 正时参数

特征	标志	分钟	类型	麦克斯	单位
PWM 时钟频率		80		120	兆赫

Peripheral operating requirements and behaviors

纳米边缘放置 (NEP) 台阶尺寸 ¹	Pwmp	—	390	—	后记
<ul style="list-style-type: none"> @ 80 兆赫 @ 120 兆赫 		—	260	—	
开机时间 ²	字母 T 普		25		Ms

1. 温度和电压变化不会影响纳米边缘放置台阶大小。
2. 断电到 NanoEdge 模式过渡。

3.9 通信接口

3.9.1 CAN 切换规格

看见[一般开关规格](#)。

3.9.2 以太网交换规范

以下时序规格在芯片 I/O 引脚处定义，必须适当转换才能达到物理接口的时序规格/约束。

3.9.2.1 MII 信号开关规格

以下定时规格符合一系列收发器设备的 MII 风格接口的要求。

表 34。 MII 信号开关规格

标志	描述	分钟。	最大。	单位
—	工作电压	1.71	3.6	V
—	RXCLK 频率	—	25	兆赫
MII1	RXCLK 脉冲宽度高	35%	65%	RXCLK 期
MII2	RXCLK 脉冲宽度低	35%	65%	RXCLK 期
MII3	RXD[3:0], RXDV, RXER 到 RXCLK 设置	5	—	Ns
MII4	RXCLK 到 RXD[3:0], RXDV, RXER 保持	5	—	Ns
—	TXCLK 频率	—	25	兆赫

MII5	TXCLK 脉冲宽度高	35%	65%	TXCLK 时期
MII6	TXCLK 脉冲宽度低	35%	65%	TXCLK 时期
MII7	TXCLK 到 TXD[3:0], TXEN, TXER 无效	2	—	Ns
MII8	TXCLK 到 TXD[3:0], TXEN, TXER 有效	—	25	Ns

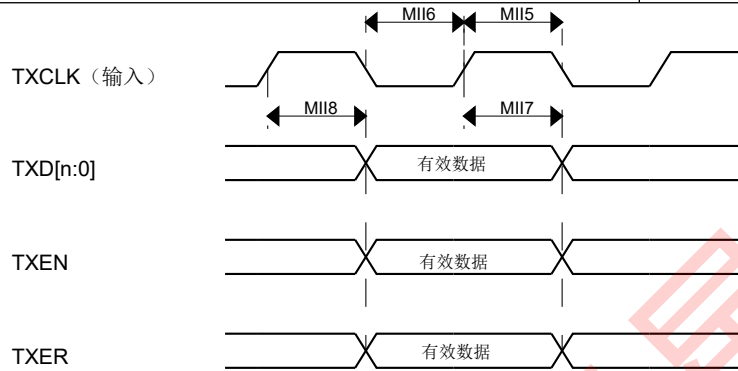


图 20. RMII/MII 传输信号正时图

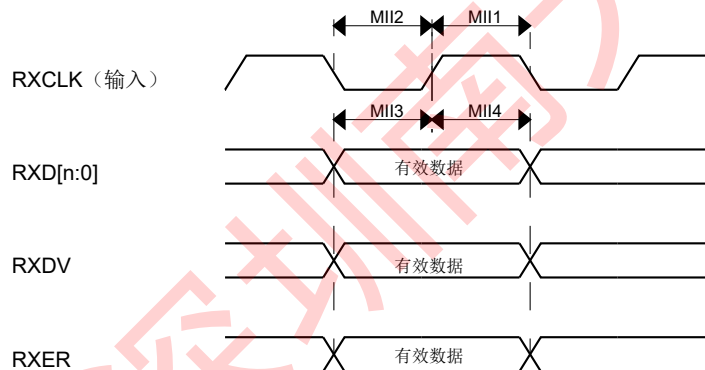


图 21. RMII/MII 接收信号定时图

3.9.2.2 RMII 信号开关规格

以下时序规格符合一系列收发器设备的 RMII 风格接口的要求。

表 35. RMII 信号开关规格

全国矿工联盟	描述	分钟。	最大。	单位
—	工作电压	1.71	3.6	
—	EXTAL 频率 (RMII 输入时钟 RMII_CLK)	—	50	兆赫

RMII1	RMII_CLK 脉冲宽度高	35%	65%	RMII_CLK 期
RMII2	RMII_CLK 脉冲宽度低	35%	65%	RMII_CLK 期
RMII3	RXD[1:0], CRS_DV, RXER 到 RMII_CLK 设置	4	—	Ns
RMII4	RMII_CLK 到 RXD[1:0], CRS_DV, RXER 保持	2	—	Ns

表格在下一页继续...

表 35. RMII 信号开关规格 (续)

全国矿工联盟	描述	分钟。	最大。	单位
RMII7	RMII_CLK 到 TXD[1:0], TXEN 无效	4	—	Ns
RMII8	RMII_CLK 到 TXD[1:0], TXEN 有效	—	15.4	Ns

3.9.3 DSPI 开关规格 (有限电压范围)

DMA 串行外围接口 (DSPI) 提供具有主从操作的同步串行总线。许多传输属性是可编程的。下表提供了经典 SPI 定时模式的 DSPI 定时特性。参考参考手册的 DSPI 章节, 了解用于与较慢的外围设备通信的修改传输格式的信息。

表 36. 主模式 DSPI 定时 (有限电压范围)

全国矿工联盟	描述	分钟。	最大。	单位	笔记
	工作电压	2.7	3.6	V	
	操作频率	—	30	兆赫	
DS1	DSPI_SCK 输出周期时间	$2 \times t_{\text{公共汽车}}$	—	Ns	
DS2	DSPI_SCK 输出高/低时间	$(T_{\text{SCK}}/2) - 2$	$(T_{\text{SCK}}/2) + 2$	Ns	
DS3	DSPI_PCS 第十四个英文字母到 DSPI_SCK 输出有效	$(T_{\text{公共汽车}} \times 2) - 2$	—	Ns	1
DS4	DSPI_SCK 到 DSPI_PCS 第十四个英文字母输出保持	$(T_{\text{公共汽车}} \times 2) - 2$	—	Ns	2
DS5	DSPI_SCK 到 DSPI_SOUT 有效	—	8.5	Ns	
DS6	DSPI_SCK 到 DSPI_SOUT 无效	-2	—	Ns	
DS7	DSPI_SIN 到 DSPI_SCK 输入设置	17	—	Ns	
DS8	DSPI_SCK 到 DSPI_SIN 输入保持	0	—	Ns	

1. 延迟可在 SPIx_CTARn[PSSCK]和 SPIx_CTARn[CSSCK]中编程。

2. 延迟可以在 SPIx_CTARn[PASC]和 SPIx_CTARn[ASC]中编程。

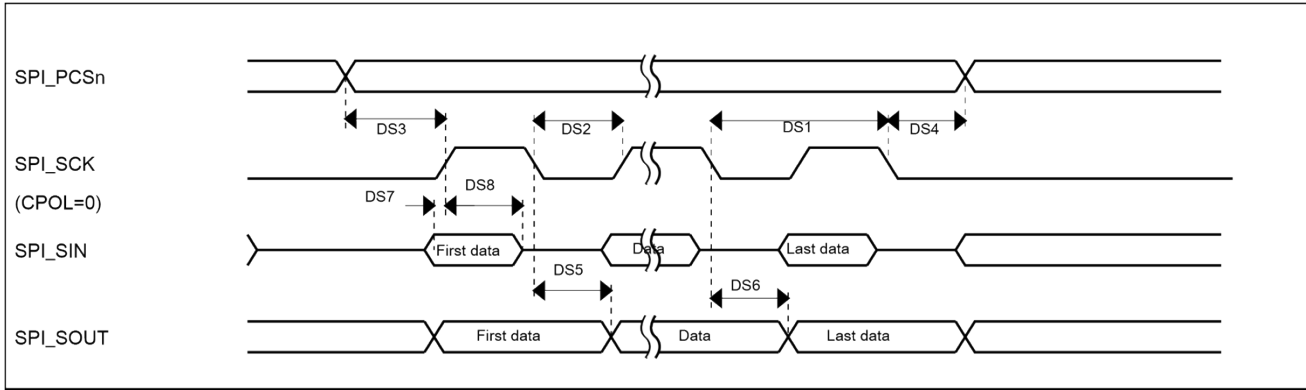


图 22。DSPI 经典 SPI 定时-主模式表 37。从属模式 DSPI 定时（有限电压范围）

全国矿工联盟	描述	分钟。	最大。	单位
	工作电压	2.7	3.6	V
	操作频率		15	兆赫
DS9	DSPI_SCK 输入周期时间	4 x t 公共汽车	—	Ns
DS10	DSPI_SCK 输入高/低时间	$(T_{SCK}/2) - 2$	$(T_{SCK}/2) + 2$	Ns
DS11	DSPI_SCK 到 DSPI_SOUT 有效	—	21	Ns
DS12	DSPI_SCK 到 DSPI_SOUT 无效	0	—	Ns
DS13	DSPI_SIN 到 DSPI_SCK 输入设置	2	—	Ns
DS14	DSPI_SCK 到 DSPI_SIN 输入保持	7	—	Ns
DS15	DSPI_SS 活动到 DSPI_SOUT 驱动	—	15	Ns
DS16	DSPI_SS 不活动到 DSPI_SOUT 未驱动	—	15	Ns

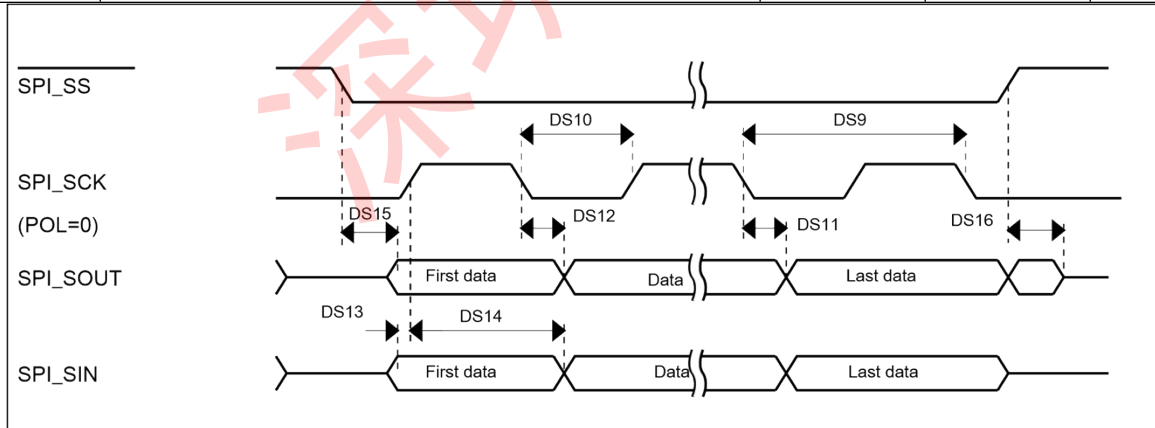


图 23。DSPI 经典 SPI 定时-从模式

3.9.4 DSPI 开关规格（全电压范围）

DMA 串行外围接口（DSPI）提供具有主从操作的同步串行总线。许多传输属性是可编程的。下表提供了经典 SPI 定时模式的 DSPI 定时特性。参考 th 参考手册的 dSPI 章节，了解用于与较慢的外围设备通信的修改传输格式。

表 38. 主模式 DSPI 定时（全电压范围）

全国矿工联盟	描述	分钟。	最大。	单位	笔记
	工作电压	1.71	3.6	V	1
	操作频率	—	25	兆赫	
DS1	DSPI_SCK 输出周期时间	$4 \times t_{公共汽车}$	—	Ns	
DS2	DSPI_SCK 输出高/低时间	$(T_{SCK/2}) - \frac{4}{4}$	$(T_{SCK/2}) + \frac{4}{4}$	Ns	
DS3	DSPI_PCS 第十四个英文字母对 DSPI_SCK 延迟有效	$(T_{公共汽车} \times 2) - \frac{4}{4}$	—	Ns	2
DS4	DSPI_SCK 到 DSPI_PCS 第十四个英文字母无效延迟	$(T_{公共汽车} \times 2) - \frac{4}{4}$	—	Ns	3
DS5	DSPI_SCK 到 DSPI_SOUT 有效	—	10	Ns	
DS6	DSPI_SCK 到 DSPI_SOUT 无效	-7.8	—	Ns	
DS7	DSPI_SIN 到 DSPI_SCK 输入设置	24	—	Ns	
DS8	DSPI_SCK 到 DSPI_SIN 输入保持	0	—	Ns	

1. DSPI 模块可以在处理器的整个工作电压上运行，但要在整个电压范围内运行，最大工作频率会降低。
2. 延迟可在 SPIx_CTARn[PSSCK]和 SPIx_CTARn[CSSCK]中编程。
3. 延迟可以在 SPIx_CTARn[PASC]和 SPIx_CTARn[ASC]中编程。

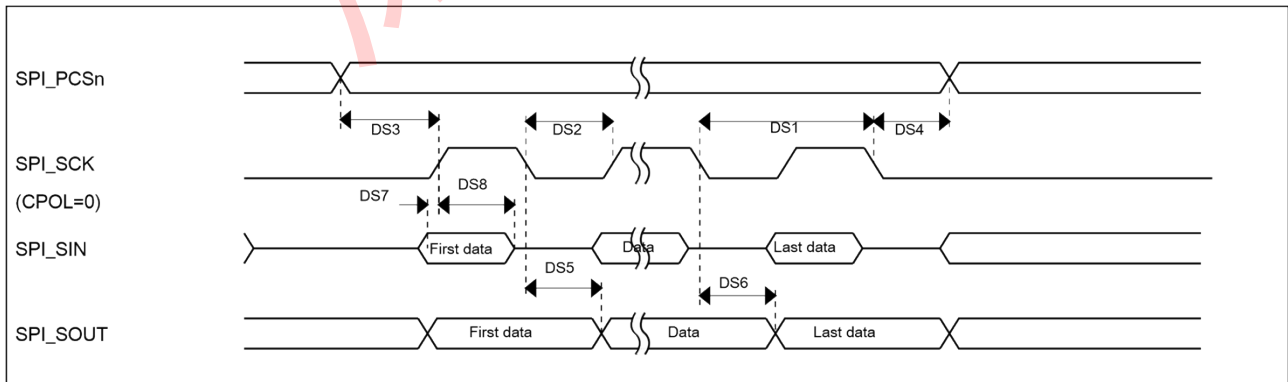


图 24。DSPI 经典 SPI 定时-主模式表 39。从属模式 DSPI 定时（全电压范围）

全国矿工联盟	描述	分钟。	最大。	单位
	工作电压	1.71	3.6	V

表格在下一页继续...

深圳南天盟

表 39。从属模式 DSPI 定时（全电压范围）（续）

全国矿工联盟	描述	分钟。	最大。	单位
	操作频率	—	12.5	兆赫
DS9	DSPI_SCK 输入周期时间	8 x 吨公共汽车	—	Ns
DS10	DSPI_SCK 输入高/低时间	$(T_{SCK}/2) - \frac{4}{4}$	$(T_{SCK}/2) + \frac{4}{4}$	Ns
DS11	DSPI_SCK 到 DSPI_SOUT 有效	—	27.5	Ns
DS12	DSPI_SCK 到 DSPI_SOUT 无效	0	—	Ns
DS13	DSPI_SIN 到 DSPI_SCK 输入设置	2.5	—	Ns
DS14	DSPI_SCK 到 DSPI_SIN 输入保持	7	—	Ns
DS15	DSPI_SS 活动到 DSPI_SOUT 驱动	—	22	Ns
DS16	DSPI_SS 不活动到 DSPI_SOUT 未驱动	—	22	Ns

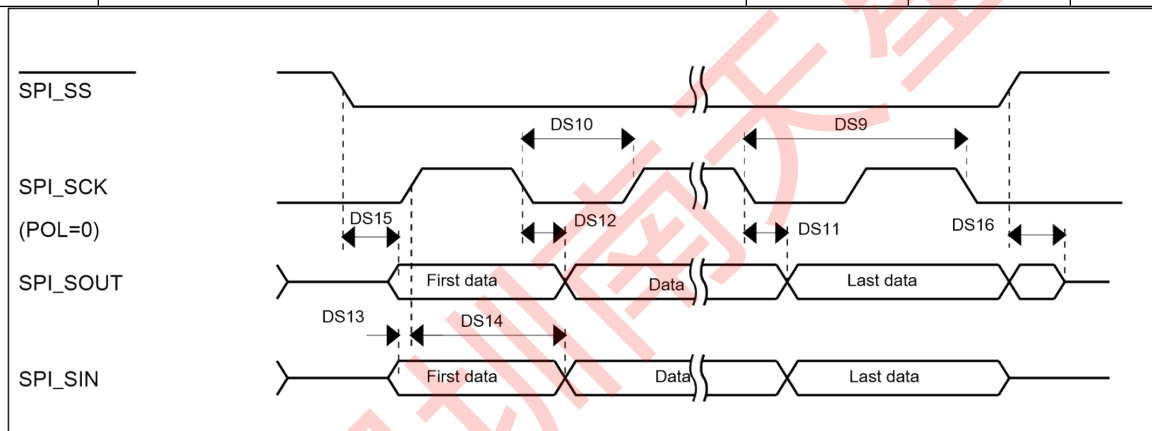


图 25。DSPI 经典 SPI 定时-从模式

3.9.5 我²字母 C

看见一般开关规格。

3.9.6 UART

看见一般开关规格。

4 尺寸

4.1 获取包装尺寸

包装尺寸在包装图纸中提供。

要查找包装图，请访问 [Www.nxp.com](http://www.nxp.com) 并对绘图的文档编号进行关键字搜索：

如果你想要这个包裹的图纸	然后使用此文档编号
144 针 MAPBGA	98ASA00222D
144 针 LQFP	98ASS23177W
100 针 LQFP	98ASS23308W

5 引脚和包装

5.1 KV5x 信号多路复用和引脚分配

下表显示了每个引脚上的可用信号，以及这些引脚在本文档支持的设备上的位置。端口控制模块负责选择每个引脚上可用的 ALT 功能。

144 地图 BGA	144 LQFP	100 LQFP	大头针名称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	
D3	1	1	PTE0	HSADC0B_CH16/ HSADC1A_CH0	HSADC0B_CH16/ HSADC1A_CH0	PTE0	SPI1_PCS1	UART1_德克萨斯州	XB_OUT10	XB_IN11	I2C1_SDA		痕 CL
D2	2	2	PTE1/ LLWU_P0	HSADC0B_CH17/ HSADC1A_CH1	HSADC0B_CH17/ HSADC1A_CH1	PTE1/ LLWU_P0	SPI1_SOUT	UART1_RX	XB_OUT11	XB_IN7	I2C1_SCL		痕 D3
D1	3	3	PTE2/ LLWU_P1	HSADC0B_CH10/ HSADC1B_CH0	HSADC0B_CH10/ HSADC1B_CH0	PTE2/ LLWU_P1	SPI1_SCK	UART1_CTS_b					痕 D2
E4	4	4	PTE3	HSADC0B_CH11/ HSADC1B_CH1	HSADC0B_CH11/ HSADC1B_CH1	PTE3	SPI1_SIN	UART1_RTS_b					痕
E5	5	—	VDD	VDD	VDD								
F6	6	—	VSS	VSS	VSS								

Pinouts and Packaging

144 地图 BG A	144 LQF P	100 LQF P	大头 针名 称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT 7	ALT 8	ALT 9
				SE2/ ADC0_ DP2	SE2/ ADC0_ DP2									
E2	8	6	PTE5	HSADC1 A _CH5/ ADC0_ SE10/ ADC0_ DM2	HSADC 1A _CH5/ ADC0_ SE10/ ADC0_ DM2	PTE5	SPI1_ PCS2	UART 3_ RX		eflexPW M 1_ A0	FTM3_ CH0			
E1	9	7	PTE6/ LLWU _P16	HSADC1 B _CH7/ ADC0_ SE4a	HSADC 1B _CH7/ ADC0_ SE4a	PTE6/ LLWU _P16	SPI1_ PCS3	UART 3_ CTS _b		eflexPW M 1_ B0	FTM3_ CH1			
F4	10	—	PTE7	有残疾的		PTE7		UART 3_ RTS _b		eflexPW M 1_ A1	FTM3_ CH2			
F3	11	—	PTE8	有残疾的		PTE8		UART 5_ 德克萨 斯州		eflexPW M 1_ B1	FTM3_ CH3			
F2	12	—	PTE9/ LLWU _P17	有残疾的		PTE9/ LLWU _P17		UART 5_ RX		eflexPW M 1_ A2	FTM3_ CH4			
F1	13	—	PTE1 0/ LLWU _P18	有残疾的		PTE1 0/ LLWU _P18		UART 5_ CTS _b		eflexPW M 1_ B2	FTM3_ CH5			
G4	14	—	PTE1 1	HSADC1 A _CH6/ ADC0_ SE3/ ADC0_ DP3	HSADC 1A _CH6/ ADC0_ SE3/ ADC0_ DP3	PTE1 1		UART 5_ RTS _b		eflexPW M 1_ A3	FTM3_ CH6			
G3	15	—	PTE1 2	HSADC1 B _CH6/ ADC0_ SE11/ ADC0_ DM3	HSADC 1B _CH6/ ADC0_ SE11/ ADC0_ DM3	PTE1 2				eflexPW M 1_ B3	FTM3_ CH7			
E6	16	8	VDD	VDD	VDD									
F7	17	9	VSS	VSS	VSS									

H1	18	10	PTE16	HSADC0A_CH0/ADC0_SE1/ADC0_DP1	HSADC0A_CH0/ADC0_SE1/ADC0_DP1	PTE16	SPI0_PCS0	UART2_德克萨斯州	FTM_CLKI_N0		FTM0_FLT3			
H2	19	11	PTE17/LLWU_P19	HSADC0A_CH1/ADC0_SE9/ADC0_DM1	HSADC0A_CH1/ADC0_SE9/ADC0_DM1	PTE17/LLWU_P19	SPI0_SCK	UART2_RX	FTM_CLKI_N1		LPTMR0_ALT3			

144 地图 BGA	144 LQFP	100 LQFP	大头针名称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	ALT8
G1	20	12	PTE18/LLWU_P20	HSADC0B_CH0/ADC0_SE5a	HSADC0B_CH0/ADC0_SE5a	PTE18/LLWU_P20	SPI0_SOUT	UART2_CTS_b	I2C0_SDA				
G2	21	13	PTE19	HSADC0B_CH1/ADC0_SE6a	HSADC0B_CH1/ADC0_SE6a	PTE19	SPI0_SIN	UART2_RTS_b	I2C0_SCL		CMP3_输出		
H3	22	—	VSS	VSS	VSS								
J1	23	14	HSADC0A_CH6	HSADC0A_CH6/ADC0_SE7a	HSADC0A_CH6/ADC0_SE7a								
J2	24	15	HSADC0A_CH7/ADC0_SE4b	HSADC0A_CH7/ADC0_SE4b	HSADC0A_CH7/ADC0_SE4b								
K1	25	16	PTE20	HSADC0A_CH8/ADC0_SE5b	HSADC0A_CH8/ADC0_SE5b	PTE20		FTM1_CH0	UART0_德克萨斯州	FTM1_QD_PHA			
K2	26	17	PTE21	HSADC0A_CH9/HSADC1A_CH7	HSADC0A_CH9/HSADC1A_CH7	PTE21	XB_IN9	FTM1_CH1	UART0_RX	FTM1_QD_PHB			
L1	27	18	HSADC0A_CH2/HSADC1A_CH2	HSADC0A_CH2/HSADC1A_CH2	HSADC0A_CH2/HSADC1A_CH2								

Pinouts and Packaging

L2	28	19	HSADC0A _CH3/ HSADC1A _CH3	HSADC0A _CH3/ HSADC1A _CH3	HSADC0A _CH3/ HSADC1A _CH3										
M1	29	20	HSADC0A _CH10/ HSADC1B _CH2	HSADC0A _CH10/ HSADC1B _CH2	HSADC0A _CH10/ HSADC1B _CH2										
M2	30	21	HSADC0A _CH11/ HSADC1B _CH3	HSADC0A _CH11/ HSADC1B _CH3	HSADC0A _CH11/ HSADC1B _CH3										
H5	31	22	VDDA	VDDA	VDDA										
G5	32	23	VREFH	VREFH	VREFH										
G6	33	24	VREFL	VREFL	VREFL										
H6	34	25	VSSA	VSSA	VSSA										
K3	35	—	ADC0_ SE0/ ADC0_	ADC0_ SE0/ ADC0_	ADC0_ SE0/ ADC0_										

144 地 图 B G A	144 L Q F P	100 L Q F P	大头针 名称	默认选 项	ALT0	ALT1	ALT2	ALT 3	ALT4	ALT5	ALT6	ALT7	ALT8	AL T9
			DP0/ CMP2_I N5	DP0/ CMP2_I N5	DP0/ CMP2_I N5									
J3	36	—	ADC0_ SE8/ ADC0_ DM0/ CMP1_I N2	ADC0_ SE8/ ADC0_ DM0/ CMP1_I N2	ADC0_ SE8/ ADC0_ DM0/ CMP1_I N2									
M3	37	26	PTE29	HSADC 0A _CH4/ CMP1_ IN5/ CMP0_I N5	HSADC 0A _CH4/ CMP1_ IN5/ CMP0_I N5	PTE2 9		FTM 0_C H2		FTM_ CLKIN0				
L3	38	27	PTE30	DAC0_ 出/ CMP1_ IN3/ HSADC 0A _CH5	DAC0_ 出/ CMP1_ IN3/ HSADC 0A _CH5	PTE3 0		FTM 0_C H3		FTM_C LKIN1				

L4	39	28	HSADC 0A _CH12/ CMP0_ IN4/ CMP2_I N3	HSADC 0A _CH12/ CMP0_ IN4/ CMP2_I N3	HSADC 0A _CH12/ CMP0_ IN4/ CMP2_I N3										
L5	40	—	PTE13	有残疾的		PTE1 3									
M7	41	—	PTE22	有残疾的		PTE2 2		FTM 2_C H0	XB_I N2	FTM2_ QD_PH A					
M6	42	—	PTE23	有残疾的		PTE2 3		FTM 2_C H1	XB_I N3	FTM2_ QD_PH B					
—	—	29	VSS	VSS	VSS										
L6	43	30	VDD	VDD	VDD										
—	44	—	VSS	VSS	VSS										
M4	45	31	PTE24	HSADC 0B _CH4/ HSADC 1B _CH4	HSADC 0B _CH4/ HSADC 1B _CH4	PTE2 4	CAN1_ TX	FTM 0_C H0	XB_I N2	I2C0_S CL	EWM_ OUT_ b	XB_OU T4	UART 4_ 德克 萨斯 州		
K5	46	32	PTE25/ LLWU_ P21	HSADC 0B _CH5/ HSADC 1B _CH5	HSADC 0B _CH5/ HSADC 1B _CH5	PTE2 5/ LLW U_ P21	CAN1_ RX	FTM 0_C H1	XB_I N3	I2C0_S DA	EWM_ IN	XB_OU T5	UART 4_RX		
K4	47	33	PTE26	有残疾的		PTE2 6	ENET_ 1588_ CLKIN	FTM 0_C H4					UART 4_ CTS_ b		
J4	48	—	PTE27	有残疾的		PTE2 7	CAN2_ TX						UART 4_RT S_b		
H4	49	—	PTE28	有残疾的		PTE2 8	CAN2_ RX								
J5	50	34	PTA0	JTAG_ TCLK/ SWD_C LK		PTA0	UART0 _CTS_b/ _CTS_b/	FTM 0_C H5	XB_I N4	EWM_I N		JTAG_ TCLK/ SWD_C LK			

144 地图 BGA	144 LQFP	100 LQFP	大头针名 称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7
							UART0_ COL_b					
J6	51	35	PTA1	JTAG_TDI		PTA1	UART0_ RX	FTM0_ CH6	CMP0_输 出	FTM2_ QD_PHA	FTM1_C H1	JTAG_ TCLK/ SWD_C LK

Pinouts and Packaging

K6	52	36	PTA2	JTAG_TDO/ 追踪_SWO		PTA2	UART0_德克萨斯州	FTM0_CH7	CMP1_输出	FTM2_QD_PHB	FTM1_C H0	JTAG_TDO/ 追踪_SWO
K7	53	37	PTA3	JTAG_TMS/ SWD_DIO		PTA3	UART0_RS_b	FTM0_CH0	XB_IN9	EWM_OUT_b	eflexPWM0_A0	JTAG_TMS/ SWD
L7	54	38	PTA4/ LLWU_P3	NMI_b		PTA4/ LLWU_P3		FTM0_CH1	XB_IN10	FTM0_FLT3	eflexPWM0_B0	NMI_
M8	55	39	PTA5	有残疾的		PTA5		FTM0_CH2	RMIIO_RXER/ MIIIO_RXER	CMP2_输出		JTAG_ST_
E7	56	40	VDD	VDD	VDD							
7 国集团	57	41	VSS	VSS	VSS							
J7	58	—	PTA6	有残疾的		PTA6		FTM0_CH3		CLKOUT		痕迹 CLK
J8	59	—	PTA7	HSADC1B_CH8	HSADC1B_CH8	PTA7		FTM0_CH4		RMIIO_MDIO/ MIIIO_MDIO		痕迹
K8	60	—	PTA8	HSADC1B_CH9	HSADC1B_CH9	PTA8		FTM1_CH0		RMIIO_MDC/ MIIIO_MDC		痕迹
L8	61	—	PTA9	有残疾的		PTA9		FTM1_CH1		MIIIO_RXD3		痕迹
M9	62	—	PTA10/ LLWU_P22	有残疾的		PTA10/ LLWU_P22		FTM2_CH0		MIIIO_RXD2	FTM2_QD_PHA	痕迹
L9	63	—	PTA11/ LLWU_P23	有残疾的		PTA11/ LLWU_P23		FTM2_CH1		MIIIO_RXCLK	FTM2_QD_PHB	
K9	64	42	PTA12	CMP2_IN0	CMP2_IN0	PTA12	CAN0_TX	FTM1_CH0		RMIIO_RXD1/ MIIIO_RXD1		FTM1_PH
J9	65	43	PTA13/ LLWU_P4	CMP2_IN1	CMP2_IN1	PTA13/ LLWU_P4	CAN0_RX	FTM1_CH1		RMIIO_RXD0/ MIIIO_RXD0		FTM1_QD_
L10	66	44	PTA14	CMP3_IN0	CMP3_IN0	PTA14	SPI0_PCS0	UART0_德克萨斯州	CAN2_TX	RMIIO_CRS_DV/ MIIIO_RXDV		

144 地图	144 LQ FP	100 LQ FP	大头针 名称	默认选 项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	ALT8	ALT9
-----------	-----------------	-----------------	-----------	----------	------	------	------	------	------	------	------	------	------	------

BG A														
L11	67	45	PTA15	CMP3_ IN1	CMP3_ IN1	PTA15	SPI0_S CK	UART 0_ RX	CAN2_ RX	RMII0_ TXEN/ MII0_ TXEN				
K1 0	68	46	PTA16	CMP3_ IN2	CMP3_ IN2	PTA16	SPI0_ SOUT	UART 0_ CTS_ b/ UART 0_ COL_ b		RMII0_ TXD0/ MII0_ TXD0				
K1 1	69	47	PTA17	HSADC 0A_ CH15	HSADC 0A_ CH15	PTA17	SPI0_S IN	UART 0_ RTS_ b		RMII0_ TXD1/ MII0_ TXD1				
E8	70	48	VDD	VDD	VDD									
8 国 集团	71	49	VSS	VSS	VSS									
M1 2	72	50	PTA18	EXTAL 0	EXTAL 0	PTA18	XB_ IN7	FTM0_ FLT2	FTM_ CLKIN 0	XB_ OU T8	FTM3_ CH2			
M1 1	73	51	PTA19	XTAL0	XTAL0	PTA19	XB_ IN8	FTM1_ FLT 0	FTM_ CLKIN1	XB_ OU T9	LPTM R0_ ALT1			
L12	74	52	重置_b	重置_b	重置_b									
K1 2	75	—	PTA24	有残疾的		PTA24	XB_ IN4			MIIO_ TXD2			FB_ A2 9	
J12	76	—	PTA25	有残疾的		PTA25	XB_ IN5			MIIO_ TXCLK			FB_ A2 8	
J11	77	—	PTA26	有残疾的		PTA26				MIIO_ TXD3			FB_ A2 7	
J10	78	—	PTA27	有残疾的		PTA27				MIIO_ C RS			FB_ A2 6	
H1 2	79	—	PTA28	有残疾的		PTA28				MIIO_ TXER			FB_ A2 5	
H1 1	80	—	PTA29	有残疾的		PTA29				MIIO_ C OL			FB_ A2 4	
H1 0	81	53	PTB0/ LLWU_ P5	HSADC 0B_ CH2	HSADC 0B_ CH2	PTB0/ LLWU_ P5	I2C0_ S CL	FTM1_ CH0		FTM1_ QD_ P HA	UART 0_ RX	RMII0_ MDIO/ MII0_ MDIO		

Pinouts and Packaging

H9	82	54	PTB1	HSADC0B_CH3	HSADC0B_CH3	PTB1	I2C0_SDA	FTM1_CH1	FTM0_FLT2	EWM_IN	FTM1_QD_PHB	UART0_德克萨斯州	RMIIO_MDC/MII0_MDC	
G12	83	55	PTB2	HSADC0A_CH14/CMP2_IN2	HSADC0A_CH14/CMP2_IN2	PTB2	I2C0_SCL	UART0_RT_S_b	FTM0_FLT1	ENET0_1588_TMR0	FTM0_FLT3			
G11	84	56	PTB3	HSADC0B_CH15/CMP3_IN5	HSADC0B_CH15/CMP3_IN5	PTB3	I2C0_SDA	UART0_CTS_b/UART0_COL_b		ENET0_1588_TMR1	FTM0_FLT0			
G10	85	—	PTB4	ADC0_SE6b	ADC0_SE6b	PTB4			eflexPWM1_X0	ENET0_1588_TMR2	FTM1_FLT0			
G9	86	—	PTB5	ADC0_SE7b	ADC0_SE7b	PTB5			eflexPWM1_X1	ENET0_1588_TMR3	FTM2_FLT0			

144 地图 BGA	144 LQFP	100 LQFP	大头针名称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT
F12	87	—	PTB6	HSADC1A_CH12	HSADC1A_CH12	PTB6	CAN2_TX		eflexPWM1_X2			
F11	88	—	PTB7	HSADC1A_CH13	HSADC1A_CH13	PTB7	CAN2_RX		eflexPWM1_X3			
F10	89	—	PTB8	有残疾的		PTB8		UART3_RTS_b				
F9	90	57	PTB9	有残疾的		PTB9	SPI1_PCS1	UART3_CTS_b		ENET0_1588_TMR2		
E12	91	58	PTB10	HSADC0B_CH6	HSADC0B_CH6	PTB10	SPI1_PCS0	UART3_RX		ENET0_1588_TMR3	FTM0_FLT1	
E11	92	59	PTB11	HSADC0B_CH7	HSADC0B_CH7	PTB11	SPI1_SCK	UART3_德克萨斯州			FTM0_FLT2	
H7	93	60	VSS	VSS	VSS							
F5	94	61	VDD	VDD	VDD							

Pinouts and Packaging

E10	95	62	PTB16	有残疾的		PTB16	SPI1_SOUT	UART0_RX	FTM_CLK_IN2	CAN0_TX	EWM_IN	XB_IN
E9	96	63	PTB17	有残疾的		PTB17	SPI1_SIN	UART0_德克萨斯州	FTM_CLK_IN1	CAN0_RX	EWM_OUT_b	
D12	97	64	PTB18	有残疾的		PTB18	CAN0_TX	FTM2_CH0	FTM3_C_H2	eflexPWM1_A1	FTM2_QD_PHA	
D11	98	65	PTB19	有残疾的		PTB19	CAN0_RX	FTM2_CH1	FTM3_C_H3	eflexPWM1_B1	FTM2_QD_PHB	
D10	99	66	PTB20	有残疾的		PTB20	SPI2_PCS0			eflexPWM0_X0	CMP0_输出	
D9	100	67	PTB21	有残疾的		PTB21	SPI2_SCK			eflexPWM0_X1	CMP1_输出	
C12	101	68	PTB22	有残疾的		PTB22	SPI2_SOUT			eflexPWM0_X2	CMP2_输出	
C11	102	69	PTB23	有残疾的		PTB23	SPI2_SIN	SPI0_PCS5		eflexPWM0_X3	CMP3_输出	
B12	103	70	PTC0	HSADC0B_CH8	HSADC0B_CH8	PTC0	SPI0_PCS4	PDB0_EXTRG			FTM0_FLT1	SPI0_PCS0
B11	104	71	PTC1/LLWU_P6	HSADC0B_CH9	HSADC0B_CH9	PTC1/LLWU_P6	SPI0_PCS3	UART1_RTS_b	FTM0_C_H0	eflexPWM0_A3	XB_IN11	
A12	105	72	PTC2	HSADC1B_CH10/CMP1_IN0	HSADC1B_CH10/CMP1_IN0	PTC2	SPI0_PCS2	UART1_CTS_b	FTM0_C_H1	eflexPWM0_B3	XB_IN6	
A11	106	73	PTC3/LLWU_P7	CMP1_IN1	CMP1_IN1	PTC3/LLWU_P7	SPI0_PCS1	UART1_RX	FTM0_C_H2	CLKOUT	FTM3_FLT0	
H8	107	74	VSS	VSS	VSS							
—	108	75	VDD	VDD	VDD							
A9	109	76	PTC4/LLWU_P8	有残疾的		PTC4/LLWU_P8	SPI0_PCS0	UART1_德克萨斯州	FTM0_C_H3		CMP1_输出	

144 LQFP	100 LQFP	大头针名称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7	ALT8	ALT9
D8	110	77	PTC5/LLWU_P9	有残疾的		PTC5/LLWU_P9	SPI0_SCK	LPTMR0_ALT2	XB_IN2		CMP0_输出	FTM0_CH2	FB_AD10

Pinouts and Packaging

C8	111	78	PTC6/ LLWU _P10	CMP2_ IN4/ CMP0_ IN0	CMP2_ IN4/ CMP0_ IN0	PTC6/ LLWU _P10	SPI0_ SOUT	PDB0_ EXTR G	XB_IN 3	UART 0_ RX	XB_O UT6	I2C0_ SCL	FB_AD 9	
B8	112	79	PTC7	CMP3_ IN4/ CMP0_ IN1	CMP3_ IN4/ CMP0_ IN1	PTC7	SPI0_ SIN		XB_IN 4	UART 0_ 德克薩 斯州	XB_O UT7	I2C0_ SDA	FB_AD 8	
A8	113	80	PTC8	HSAD C1B _CH11/ CMP0_ IN2	HSAD C1B _CH11 / CMP0_ IN2	PTC8		FTM3_ CH4	eflexP WM 1_A2				FB_AD 7	
D7	114	81	PTC9	HSAD C1B _CH12/ CMP0_ IN3	HSAD C1B _CH12 / CMP0_ IN3	PTC9		FTM3_ CH5	eflexP WM 1_B2				FB_AD 6	
C7	115	82	PTC1 0	HSAD C1B _CH13	HSAD C1B _CH13	PTC1 0	I2C1_ SCL	FTM3_ CH6	eflexP WM 1_A3				FB_AD 5	
B7	116	83	PTC1 1/ LLWU _P11	HSAD C1B _CH14	HSAD C1B _CH14	PTC1 1/ LLWU _P11	I2C1_ SDA	FTM3_ CH7	eflexP WM 1_B3				FB_R W_b	
A7	117	84	PTC1 2	有残疾的		PTC1 2	CAN2_ TX	FTM_ CLKIN 0	eflexP WM 1_A1	FTM3 _FLT0	SPI2_ PCS1	FB_AD 27	UART 4_RT S_b	
D6	118	85	PTC1 3	有残疾的		PTC1 3	CAN2_ RX	FTM_ CLKIN 1	eflexP WM 1_B1			FB_AD 26	UART 4_ CTS_ b	
C6	119	86	PTC1 4	有残疾的		PTC1 4	I2C1_ SCL	I2C0_ SCL	eflexP WM 1_A0			FB_AD 25	UART 4_RX	
B6	120	87	PTC1 5	有残疾的		PTC1 5	I2C1_ SDA	I2C0_ SDA	eflexP WM 1_B0			FB_AD 24	UART 4_ 德克 萨斯 州	
—	121	88	VSS	VSS	VSS									
—	122	89	VDD	VDD	VDD									
A6	123	90	PTC1 6	有残疾的		PTC1 6	CAN1_ RX	UART 3_ RX	ENET 0_ 1588_ TMR0	eflexP WM 1_A2			FB_CS 5_ B/ FB_TSI Z1/ FB_BE 23_ _	

													16_b	
D5	124	91	PTC1 7	有残疾的		PTC1 7	CAN1_ TX	UART 3_ 德克萨 斯州	ENET 0_ 1588_ TMR1	eflexP WM 1_B2			FB_CS 4_ B/ FB_TSI Z0/ FB_BE 31_ 24_b	
C5	125	92	PTC1 8	有残疾的		PTC1 8		UART 3_RTS _b	ENET 0_ 1588_ TMR2	eflexP WM 1_A3			FB_TB ST_ B/ FB_CS 2_ B/ FB_BE 15_ 8_b	
B5	126	—	PTC1 9	有残疾的		PTC1 9		UART 3_CTS _b	ENET 0_ 1588_ TMR3	eflexP WM 1_B3			FB_CS 3_ B/	FB_T A_b

144 地图 BGA	144 LQFP	100 LQFP	大头针 名称	默认选项	ALT0	ALT1	ALT2	ALT3	ALT4	ALT5	ALT6	ALT7
A5	127	93	PTD0/ LLWU P12	有残疾的		PTD0/ LLWU P12	SPI0_ PCS0	UART2 _RTS_b	FTM3_C H0	FTM0_C H0	eflexPWM 0_A0	
D4	128	94	PTD1	HSADC1A _CH11	HSADC1 A_CH11	PTD1	SPI0_SCK	UART2 _CTS_b	FTM3_C H1	FTM0_C H1	eflexPWM 0_B0	
C4	129	95	PTD2/ LLWU P13	有残疾的		PTD2/ LLWU P13	SPI0_ SOUT	UART2 _RX	FTM3_C H2	FTM0_C H2	eflexPWM 0_A1	I2C0_SCL
B4	130	96	PTD3	有残疾的		PTD3	SPI0_SIN	UART2 _德克萨 斯州	FTM3_C H3	FTM0_C H3	eflexPWM 0_B1	I2C0_SDA
A4	131	97	PTD4/ LLWU P14	有残疾的		PTD4/ LLWU P14	SPI0_ PCS1	UART0 _RTS_b	FTM0_C H4	eflexPWM 0_A2	EWM_IN	SPI1_ PCS0

Pinouts and Packaging

A3	132	98	PTD5	HSADC1A_CH8	HSADC1A_CH8	PTD5	SPI0_PCS2	UART0_CTS_b/UART0_COL_b	FTM0_C H5	eflexPWM0_B2	EWM_OUT_b	SPI1_SCK
A2	133	99	PTD6/LLWU_P15	HSADC1A_CH9	HSADC1A_CH9	PTD6/LLWU_P15	SPI0_PCS3	UART0_RX	FTM0_C H6	FTM1_C H0	FTM0_FLT0	SPI1_SOUT
M10	134	—	VSS	VSS	VSS							
F8	135	—	VDD	VDD	VDD							
A1	136	100	PTD7	有残疾的		PTD7		UART0_德克萨斯州	FTM0_C H7	FTM1_C H1	FTM0_FLT1	SPI1_SIN
C9	137	—	PTD8/LLWU_P24	有残疾的		PTD8/LLWU_P24	I2C1_SCL	UART5_RX			eflexPWM0_A3	
B9	138	—	PTD9	有残疾的		PTD9	I2C1_SDA	UART5_德克萨斯州			eflexPWM0_B3	
B3	139	—	PTD10	有残疾的		PTD10		UART5_RTS_b			eflexPWM0_A2	
B2	140	—	PTD11/LLWU_P25	有残疾的		PTD11/LLWU_P25	SPI2_PCS0	UART5_CTS_b			eflexPWM0_B2	
B1	141	—	PTD12	有残疾的		PTD12	SPI2_SCK	FTM3_FLT0	XB_IN5	XB_OUT5	eflexPWM0_A1	
C3	142	—	PTD13	有残疾的		PTD13	SPI2_SOUT		XB_IN7	XB_OUT7	eflexPWM0_B1	
C2	143	—	PTD14	有残疾的		PTD14	SPI2_SIN		XB_IN11	XB_OUT11	eflexPWM0_A0	
C1	144	—	PTD15	有残疾的		PTD15	SPI2_PCS1				eflexPWM0_B0	

5.2 KV5x 引脚

下图显示了本文档支持的设备的引脚图。许多信号可能会被多路复用到单个引脚上。要确定哪些信号可以在哪个引脚上使用，请参阅上一节。

Pinouts and Packaging

	1	2	3	4	5	6	7	8	9	10	12		
A	PTD7	PTD6/ LLWU_P15	PTD5	PTD4/ LLWU_P14	PTD0/ LLWU_P12	PTC16	PTC12	PTC8	PTC4/ LLWU_P8		PTC3/ LLWU_P7	PTC2	A
B	PTD12	PTD11/ LLWU_P25	PTD10	PTD3	PTC19	PTC15	PTC11/ LLWU_P11	PTC7	PTD9		PTC1/ LLWU_P6	PTC0	B
C	PTD15	PTD14	PTD13	PTD2/ LLWU_P13	PTC18	PTC14	PTC10	PTC6/ LLWU_P10	PTD8/ LLWU_P24		PTB23	PTB22	C
D	PTE2/ LLWU_P1	PTE1/ LLWU_P0	PTE0	PTD1	PTC17	PTC13	PTC9	PTC5/ LLWU_P9	PTB21	PTB20	PTB19	PTB18	D
E	PTE6/ LLWU_P16	PTE5	PTE4/ LLWU_P2	PTE3	VDD	VDD	VDD	VDD	PTB17	PTB16	PTB11	PTB10	E
F	PTE10/ LLWU_P18	PTE9/ LLWU_P17	PTE8	PTE7	VDD	VSS	VSS	VDD	PTB9	PTB8	PTB7	PTB6	F
G	PTE18/ LLWU_P20	PTE19	PTE12	PTE11	VREFH	VREFL	VSS	VSS	PTB5	PTB4	PTB3	PTB2	G
H	PTE16	PTE17/ LLWU_P19	VSS	PTE28	VDDA	VSSA	VSS	VSS	PTB1	PTB0/ LLWU_P5	PTA29	PTA28	H
J	HSADC0A_ CH6	HSADC0A_ CH7/ ADC0_SE4b	ADC0_SE8/ ADC0_DM0/ CMP1_IN2	PTE27	PTA0	PTA1	PTA6	PTA7	PTA13/ LLWU_P4	PTA27	PTA26	PTA25	J
K	PTE20	PTE21	ADC0_SE0/ ADC0_DP0/ CMP2_IN5	PTE26	PTE25/ LLWU_P21	PTA2	PTA3	PTA8	PTA12	PTA16	PTA17	PTA24	K
L	HSADC0A_ CH2/ HSADC1A_ CH2	HSADC0A_ CH3/ HSADC1A_ CH3	PTE30	HSADC0A_ CH12/ CMP0_IN4/ CMP2_IN3	PTE13	VDD	PTA4/ LLWU_P3	PTA9	PTA11/ LLWU_P23	PTA14	PTA15	RESET_b	L
M	HSADC0A_ CH10/ HSADC1B_ CH2	HSADC0A_ CH11/ HSADC1B_ CH3	PTE29	PTE24		PTE23	PTE22	PTA5	PTA10/ LLWU_P22	VSS	PTA19	PTA18	M
	1	2	3	4	5	6	7	8	9	10	11	12	

图 26. 144 MAPBGA 引脚图

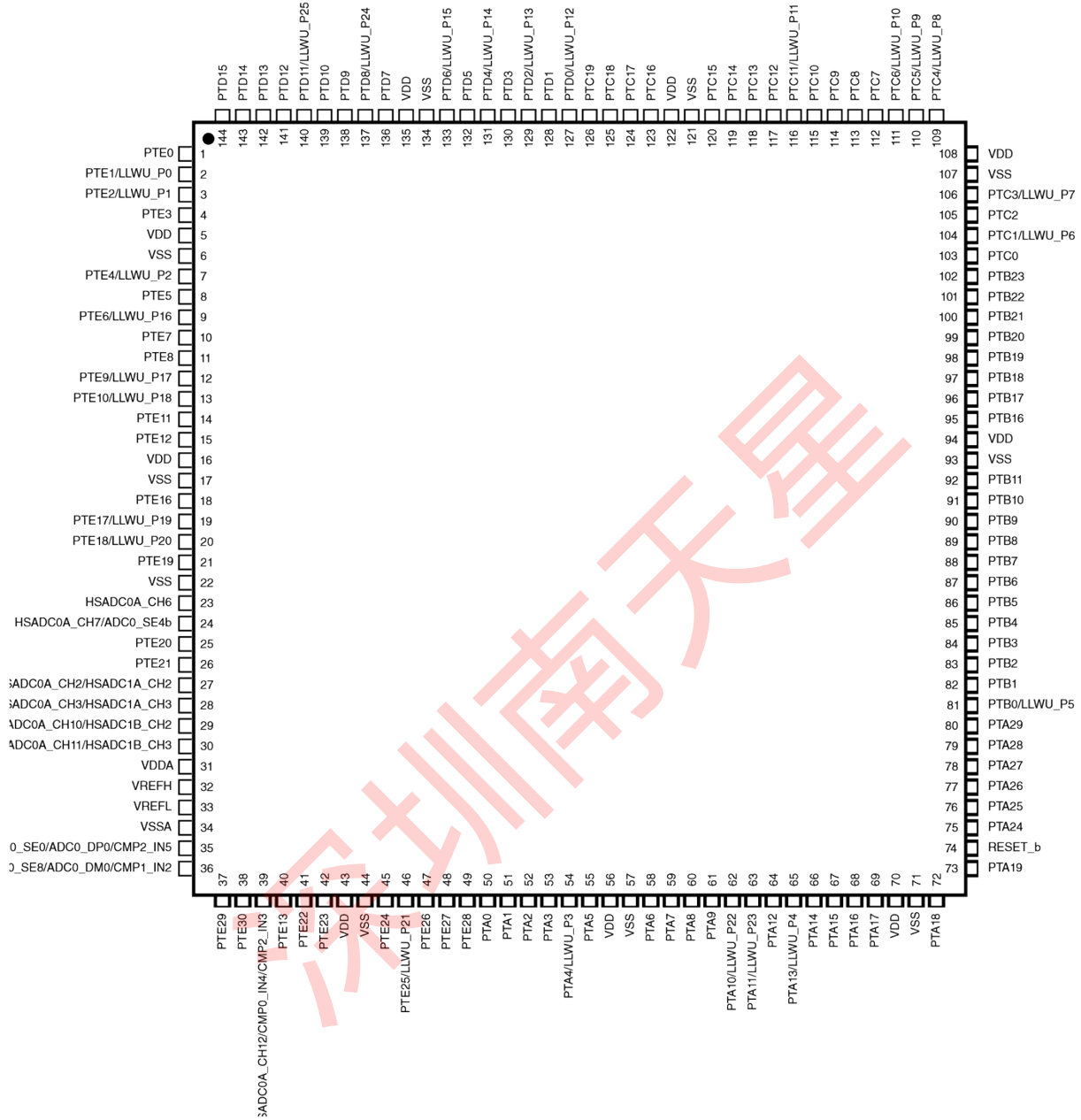


图 27. 144 LQFP 引脚图

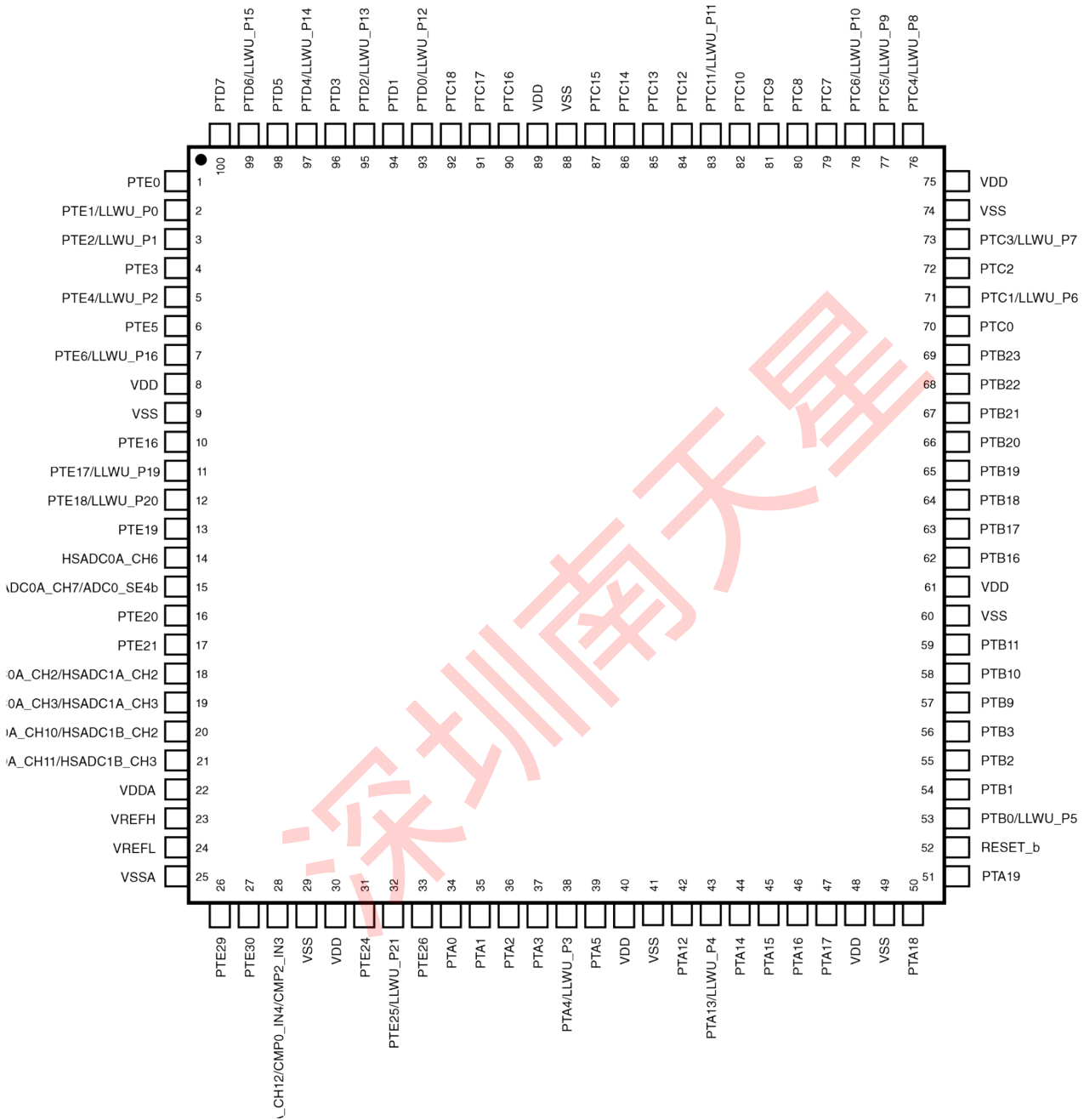


图 28. 100 LQFP 引脚图

6 订购零件

6.1 确定有效的可订购部件

网上提供了有效的可订购部件号。要确定此设备的可订购部件号，请转到 www.nxp.com 并对 MKV5x 设备编号进行部件号搜索。

7 零件识别

7.1 描述

芯片的部件号有标识特定部件的字段。您可以使用这些字段的值来确定您收到的特定部分。

7.2 格式化

此设备的部件号具有以下格式：Q KV## A FFF T PP

CC N

7.3 字段

此表列出了部件号中每个字段的可能值（并非所有组合都有效）：

字段	描述	评价
Q	资格状态	<ul style="list-style-type: none"> M = 完全合格，一般市场流量 P = 资格预审
KV##	Kinetis 家族	<ul style="list-style-type: none"> KV58 KV56
罗马字母的第一个字母	关键属性	<ul style="list-style-type: none"> F = Cortex-M7
FFF	程序闪存大小	<ul style="list-style-type: none"> 1M0 = 1 MB 512 = 512 KB
字母 T	温度范围 (°C)	<ul style="list-style-type: none"> V = -40 到 105
代表	包裹标识符	<ul style="list-style-type: none"> LQ = 144 LQFP (20 毫米 x20 毫米) LL = 100 LQFP (14 毫米 x14 毫米) MD = 144 MAPBGA (13 毫米 x13 毫米)
立方厘米	最大 CPU 频率 (MHz)	<ul style="list-style-type: none"> 24 = 240 MHz

第十四个英文字母	包装类型	<ul style="list-style-type: none"> • R = 磁带和卷轴 • (空白) = 托盘
----------	------	--

术语和指南

7.4 事例

这是一个部件号示例：

MKV58F1M0VLQ24

MKV56F512VLL24

8 术语和指南

8.1 定义：操作要求

一个**操作要求**是技术特性的指定值或值范围，您必须在操作期间保证，以避免错误操作并可能缩短芯片的使用寿命。

8.1.1 事例

这是操作需求的一个例子：

标志	描述	分钟。	最大。	单位
V 女儿	1.0 V 核心电源电压	0.9	1.1	V

8.2 定义：操作行为

除非另有说明，否则**操作行为**是技术特性的指定值或值范围，如果您满足操作要求和任何其他指定条件，则在操作期间得到保证。

8.2.1 事例

这是一个操作行为的示例：

术语和指南

标志	描述	分钟。	最大。	单位
我 WP	数字 I/O 弱上拉/下拉电流	10	130	μA

8.3 定义：属性

一个 *属性* 是保证的技术特性的指定值或值范围，无论您是否满足操作要求。

8.3.1 事例

这是一个属性的例子：

标志	描述	分钟。	最大。	单位
CIN_D	输入电容： 数字大头针	—	7	pF

8.4 定义：评级

罗马字母的第一个字母 *评分* 是技术特性的最小值或最大值，如果超过，可能会导致永久性芯片故障：

- *运营评级* 在芯片运行期间应用。
- *处理评级* 当芯片没有通电时应用。

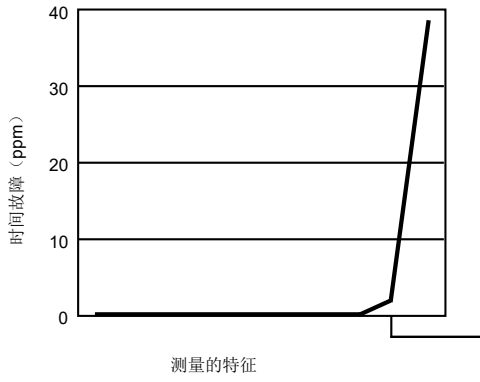
8.4.1 事例

这是操作评级的一个例子：

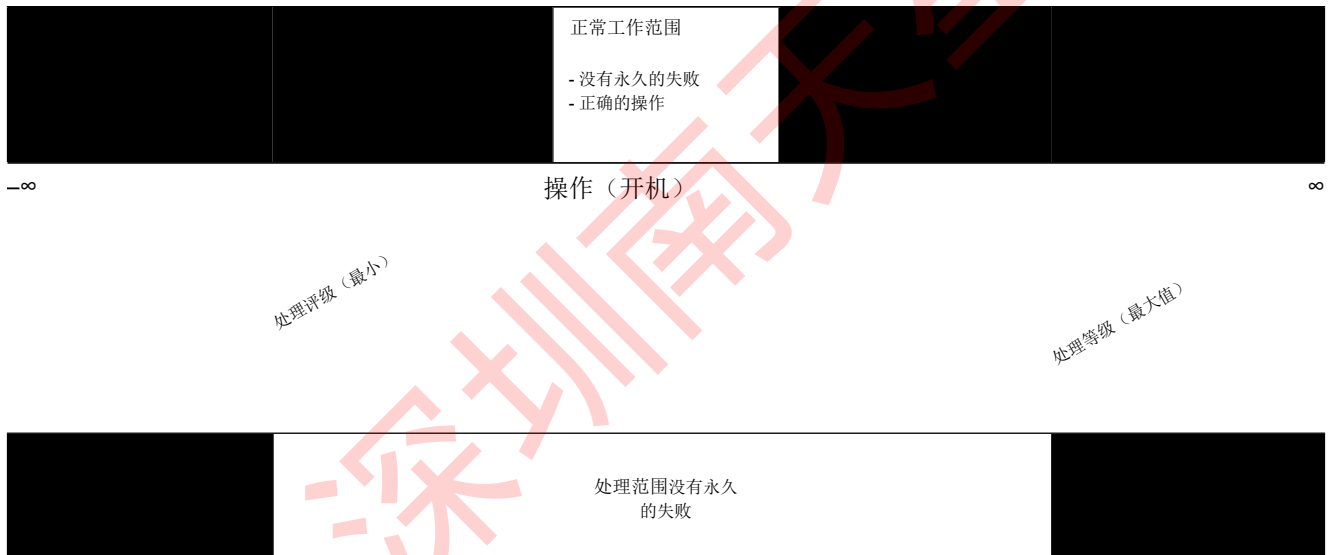
标志	描述	分钟。	最大。	单位
V 女儿	1.0 V 核心电源电压	-0.3	1.2	V

术语和指南

8.5 超过评级的结果



一旦一个特征开始超过其运行等级之一，永久芯片故障的可能性就会迅速增加。



8.6 评级和

操作额定值 (最小)

操作要求 (最小)

操作要求操作额定值 (最高)

运营要求之间的关系

$-\infty$ ∞ 处理 (关机)

8.7 评级和运营要求指南

遵循以下评级和操作要求指南：

- 永远不要超过任何芯片的评级。
- 在正常运行期间，不要超过任何芯片的操作要求。
- 如果您在正常运行期间以外的时间（例如，在电源排序期间）必须超过操作要求，请尽可能限制持续时间。

术语和指南

8.8 定义：典型值

罗马字母的第一个字母*典型值*是以下技术特性的指定值：

- 位于操作行为指定的值范围内
- 鉴于典型的制造工艺，当您满足典型价值条件或其他特定条件时，在操作过程中代表该特征

典型值作为设计指南提供，既不测试也不保证。

8.8.1 示例 1

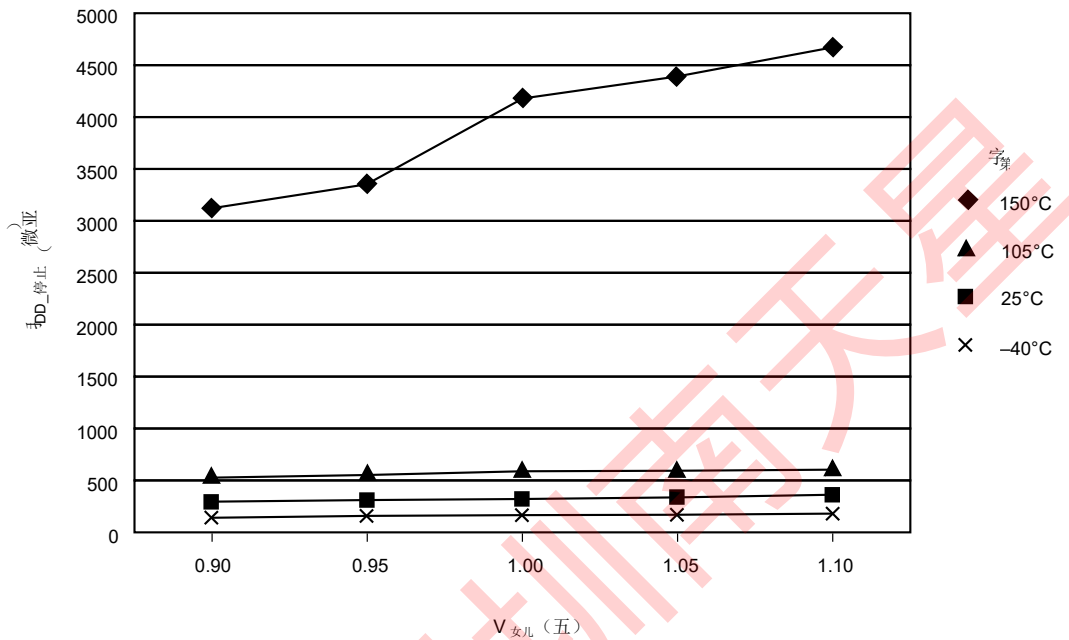
这是一个包含典型值的操作行为示例：

标志	描述	分钟。	类型。	最大。	单位
我 WP	数字 I/O 弱上拉/下拉电流	10	70	130	μA

8.8.2 示例 2

这是显示各种电压和温度条件典型值的图表示例：

修订历史



8.9 典型值条件

典型值假设您满足以下条件（或指定的其他条件）：

标志	描述	价值	单位
字母 T 罗马字母的第一个字母	环境温度	25	°C
V 女儿	3.3 V 电源电压	3.3	V

9 修订历史

下表提供了本文档的修订历史记录。

表 40。修订历史

修订号	日期	实质性变化
0	2015 年 2 月	初始发布
1	2015 年 6 月	<ul style="list-style-type: none"> 更新了功能列表，以包括 FlexBus、TRNG、MMCAU、Advanced WatchDogTimer 和 JTAG 模块 更新了订购信息表，以突出显示 flash、SRAM、模块或实例方面的部件差异。

表格在下一页继续...

修订历史

表 40。修订历史 (续)

日期	实质性变化
	<ul style="list-style-type: none"> 添加了 KV5x 方框图 表“推荐操作条件”中的编辑更改。 从“推荐操作条件”表中删除了典型值列。 从表“推荐操作”中删除了以下参数条件。” 输出源电流高 (I_{OH}) 输出源电流低 (I_{OL}) 振荡器输入电压高 (V_{IHOSC}) 振荡器输入电压低 (V_{ILOSC}) DAC 输出电流驱动强度 ($C_{在外面}$) 在“LVD 和 POR 操作要求”表中添加了 HVD 特性，并将标题更改为 HVD、LVD 和 POR 操作要求。 在“电压和当前操作行为”表中添加了以下参数 输出所有端口的高电流总计 (I_{OHT}) 所有端口的输出低电流总计 (I_{OHL}) 内部下拉阻力 ($R_{付论}$) 删除了脚注“PTC6 和 PTC7 是真正的开漏，所以没有高驱动输出晶体管，所以没有 VOH 规范。这些引脚必须从“电压和电流操作行为”表中用对 VDD 的上拉电阻终止 在表“低功耗模式外围加色器——典型值”上方添加了注释，表明这些值是初步数据。 更新了禁用所有外围设备的运行模式电流的“功耗操作行为”表中的注释。 通过将描述列拆分为条件和时钟列，更新了“EMC 辐射排放操作行为”表。 在“EMC 辐射排放操作行为”表中将 Typ. 值更改为 TBD。 更新了表格“典型设备时钟规格” 在表“热操作要求”中的环境温度条目中添加了脚注 更新了表“热属性” 在“12 位 SAR 高速模数转换器 (ADC) 参数”部分的标题中将 ADC 更改为 HSADC 在“MII 信号开关规格”和 RMII 信号开关规格表中将最小工作电压值从 2.7V 更改为 1.71V。

- 更新了表格中的部件号可订购部件号摘要和首页
- 在功能列表中：
- 更新了 UART 和 SPI 模块的实例
- 在通信接口列表中添加了以太模块
- 从系统外围设备列表中删除微跟踪缓冲区
- 在桌子上**操作要求**，删除了 N 的行 第六个罗马字母， T 字母 R， 和 t 弗雷特
- 在桌子上**端口电压和电流运行行为**，添加我 ICIO， 我 ICcont， 和 VODPU 行
- 更新的表格 **电源模式过渡操作行为**
- 更新的表格 **功耗操作行为**
- 更新的表格 **EMC 辐射排放操作行为**
- 更新的表格 **一般开关规格**
- 在部分 **DSPI 开关规格（有限电压范围）**
- 删除了笔记
- 删除了表“快速垫片的主模式 DSPI 定时（有限电压范围）”
表格在下一页继续..

修订历史

表 40。修订历史（续）

修订号	日期	实质性变化
		<ul style="list-style-type: none"> • 删除了 tbale“开放式排水垫的主模式 DSPI 定时（有限电压范围）” • 删除了表“快速垫片的从模式 DSPI 定时（有限电压范围）” • 删除了表格“开放式排水垫的从模式 DSPI 定时（有限电压范围）” • 删除了表格“主模式 DSPI 定时快速垫（全电压范围）” • 删除了表“主模式 DSPI 定时开放排水垫（全电压范围）” • 删除了“快速垫片（全电压范围）的从模式 DSPI 定时”表 • 删除了表格“开放排水垫（全电压范围）的从模式 DSPI 定时” • 更新了大头针 • 更新的表格 设备时钟规格
3	2016 年 2 月	<ul style="list-style-type: none"> • 添加了 240 MHz 的新部件号，并删除了 220 MHz 和 200 MHz 的部件号 • 更新了文档编号，以反映从 220 MHz 到 240 MHz 的变化 • 更新 电压和电流工作额定值 • 更新 操作要求 • 更新的 VLPS→运行和停止→RUN 值在 电源模式过渡操作行为 • 在部分 功耗操作行为 冒号： • 在表格开头添加了注释 • 更新了表格以反映 240 MHz 的值 • 更新 典型设备时钟规格 • 在部分 MCG 规格，更新了“PLL”下列出的值
4	2016 年 6 月	<ul style="list-style-type: none"> • 在 260 ps 的介绍中更新了 PWM 分辨率 • 添加表格 增强的 NanoEdge PWM 特性

5	2020 年 3 月	<ul style="list-style-type: none"> • 在整个文档中将 FLEXPWM 更新为 eflexPWM • 将 ADC 输入阻抗等效图中的“输入保护导致的垫片泄漏”更新为“垫片泄漏”16 位 ADC 运行条件 • 将第一个脚注更新为“DAC 参考可以选择为 VDDA 或 VREF_OUT”12 位 DAC 操作要求 • 更新电压和电流工作额定值 • 将部分和表格的标题从“操作要求”更新为“电压和当前操作要求” • 更新了电压和电流工作额定值餐桌 • 将部分标题从“端口电压和电流操作行为”更新为“电压和电流操作行为” • 删除了 I_{首席信息官}和我 I_{Ccont} 来自电压和电流工作行为表 • 将标题从“典型设备时钟规格”更新为“设备时钟规格” • 更新了描述一般开关规格餐桌 • 添加了 HSADC 输入分辨率表 12 位 SAR 高速模数转换器 (HSADC) 参数
---	------------	---

深圳南天星

如何联系我们:

主页: Nxp.com

网络支持:

Nxp.com/support 本文件中的信息仅用于使系统和软件实施者能够使用 NXP 产品。此处没有明示或暗示的版权许可授予设计或根据本文档中的信息制造任何集成电路。NXP 保留权利对此处的任何产品进行更改, 恕不另行通知。

NXP 对其产品的适用性不作任何保证、陈述或保证 特定目的, NXP 也不承担因应用或使用任何 产品或电路, 并特别声明不承担任何和所有责任, 包括但不限于 后果性或附带性损害。NXP 数据表中可能提供的“典型”参数 和/或规格可以也确实因不同的应用程序而异, 实际性能可能会有所不同时间。所有操作参数, 包括“典型值”, 都必须针对每个客户应用程序进行验证 由客户的技术专家。

NXP 不根据其专利权转让任何许可, 也不他人的权利。NXP 根据标准销售条款和条件销售产品, 这些条款和条件可以在以下地址找到:

nxp.com/SalesTermsandConditions。

虽然 NXP 已经实施了高级安全功能, 但所有产品都可能存在身份不明 漏洞。客户负责其应用程序的设计和 操作, 并且 产品以减少这些漏洞对客户应用程序和产品的 影响, 以及 NXP 对发现的任何漏洞不承

担任何责任。客户应该实施 适当的设计和 操作保障措施, 以尽量减少与其应用相关的 风险和 产品。

NXP, NXP 徽标, NXP 安全连接更智能的世界, COOLFLUX, 拥抱, GREENCHIP, HITAG, I2C 总线, ICODE, JCOP, LIFE VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, Freescale 徽标, Altivec, CodeWarrior, ColdFire, ColdFire+, 节能解决方案标志, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, 处理器专家, QorIQ, QorIQ Qonverge, SafeAssure, SafeAssure 徽标, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, 平台在包装, QUICC 引擎, 塔, TurboLink, eIQ, Immersiv3D、EdgeLock 和 EdgeScale 是 NXP B.V.的商标。

所有其他产品或服务 姓名是其各自所有者的财产。AMBA, Arm, Arm7,

Arm7TDMI, Arm9, Arm11, 工匠, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart,

DynamiQ, Jazelle, Keil, 马里, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2、ULINK-ME、ULINK-PLUS、ULINKpro、μVision、Versatile 是商标或注册 Arm Limited (或其子公司) 在美国和/或其他地方的商标。相关技术 可能受到任何或所有专利、版权、设计和商业秘密的保护。保留所有权利。Oracle 和 Java 是 Oracle 和/或其附属公司的注册商标。电力架构和 Power.org 单词标记和 Power 和 Power.org 徽标和相关标记是商标和由 Power.org 授权的服务标志。

©2015-2020 NXP B.V.

文件编号 KV5XP144M240 修订版

5, 2020 年 3 月

