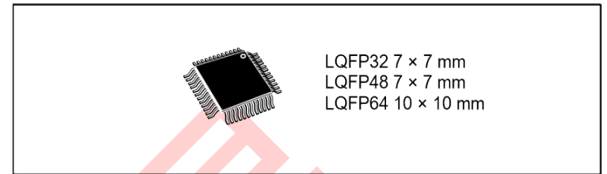


手臂®皮层®-M0+ 32 位 MCU，128 KB 闪存，36 KB RAM，

Datasheet - production data

Features

- Core: Arm® 32-bit Cortex®-M0+ CPU, frequency up to 64 MHz
- -40°C to 85°C operating temperature
- Memories



4x USART，计时器，ADC，通信。I/Fs，2.0-3.6V

- 128 Kbyte 的带保护的闪存
- 36KB 的 SRAM (32KB 带硬件奇偶校验)
- CRC 计算单元
- 重置和电源管理
 - 电压范围：2.0 V 至 3.6 V
 - 开机/关机重置 (POR/PDR)
 - 低功耗模式：□
睡觉，停止，待命
 - V_{蝙蝠} RTC 和备份寄存器供应
- 时钟管理
 - 4 至 48 MHz 晶体振荡器
 - 带校准的 32kHz 晶体振荡器
 - 内部 16 MHz RC，带 PLL 选项
 - 内部 32kHz RC 振荡器 (±5%)
- 高达 59 个快速 I/O
 - 所有可在外部中断向量上映射
 - 多个 5 个 V 容忍 I/O
- 具有灵活映射的 7 通道 DMA 控制器
- 12 位，0.4 微米 ADC (最多 16 个分机通道)
 - 高达 16 位的硬件过采样
 - 转换范围：0 至 3.6V
- 11 个计时器：用于高级电机控制的 16 位，五个 16 位通用，两个基本的 16 位，两个看门狗，SysTick 计时器
- 带有警报和从停止/待机定期唤醒的日历 RTC

2020 年 3 月

这是关于全面生产的产品信息。

- 通信接口
 - 两个 I² 支持 Fastmode Plus (1 Mbit/s) 的 C-bus 接口，带有额外电流接收器，一个支持 SMBus/PMBus 和从停止模式唤醒的接口
 - 四个具有主/从同步 SPI 的 USART；两个支持 ISO7816 接口、LIN、IRDA 功能、自动波特率检测和唤醒功能
 - 两个 SPI (32 Mbit/s)，具有 4 到 16 位可编程位帧，一个与 I 多路复用²S 接口
- 开发支持：串行线调试 (SWD) □所有包装 ECOPACK 2 合规

内容

内容

1 简介	8
2 描述	9
3 功能概述	12
3.1 手臂®皮层®-M0+核心与 MPU	12
3.2 内存保护单元	12
3.3 嵌入式闪存	12
3.4 嵌入式 SRAM	13
3.5 启动模式	14
3.6 循环冗余检查计算单元 (CRC)	14
3.7 电源管理	14
3.7.1 电源计划	14
3.7.2 电源主管	15
3.7.3 稳压器	15
3.7.4 低功耗模式	16
3.7.5 重置模式	16
3.7.6 VBAT 操作	17
3.8 外围设备的互连	17
3.9 时钟和启动	18
3.10 通用输入/输出 (GPIO)	19
3.11 直接内存访问控制器 (DMA)	19
3.12 DMA 请求多路复用器 (DMAMUX)	20
3.13 中断和事件	20
3.13.1 嵌套矢量中断控制器 (NVIC)	20
3.13.2 扩展中断/事件控制器 (EXTI)	21



3.14	模数转换器 (ADC)	21	
3.14.1	温度传感器	22	
3.14.2	内部电压参考 (V_{REFINT})	22	
3.14.3	V_{BAT} 蝙蝠电池电压监控	22	
3.15	计时器和看门狗	22	
3.15.1	高级控制计时器 (TIM1)	23	
3.15.2	通用计时器 (TIM3、14、15、16、17)	23	
3.15.3	基本计时器 (TIM6 和 TIM7)	24	
3.15.4	独立监督机构 (IWDG)	24	
3.15.5	系统窗口监督员 (WWDG)	24	内容
3.15.6	SysTick 计时器	24	
3.16	实时时钟 (RTC)、篡改 (TAMP) 和备份寄存器	25	
3.17	集成电路接口 (I ² C)	25	
3.18	通用同步/异步接收器发射器 (USART)	26	
3.19	串行外设接口 (SPI)	27	
3.20	发展支持	28	
	283.20.1 串行线调试端口 (SW-DP)	28	
4	引脚、引脚描述和替代功能	29	
5 电气特性			
..... 40			
5.1	参数条件	40	
5.1.1	最小值和最大值	40	
5.1.2	典型值	40	
5.1.3	典型的曲线	40	



	5.1.4 加载电容	
器	
40		
	5.1.5 引脚输入电	
压	
.. 40		
	5.1.6 电源方	
案	41
	5.1.7 当前消费测	
量	41
	5.2 绝对最高评分	42
	5.3 操作条件	43
	5.3.1 一般操作条件	43
	5.3.2 开机/关机时的操作条件	43
	5.3.3 嵌入式复位和电源控制块特性	43
	5.3.4 嵌入式电压参考	44
	5.3.5 供应电流特	
性	45
	5.3.6 低功耗模式和电压缩放的唤醒时间	
	过渡时间	50
	5.3.7 外部时钟源特征	52
	5.3.8 内部时钟源特征	56
	5.3.9 PLL 特	
征	
. 57		
	5.3.10 闪存特性	58
	5.3.11 EMC 特性	59
	5.3.12 电敏感性特	
征	60
内容		
	5.3.13 I/O 电流注射特性	61
	5.3.14 I/O 端口特	
征	62
	5.3.15 NRST 输入特性	66
	5.3.16 模拟开关助推器	67
	5.3.17 模数转换器特性	67



	5.3.18	温度传感器特性	72
性	5.3.19 V 蝙蝠 监控特		72
	5.3.20	计时器特	
性			
	5.3.21	通信接口的特点.....	73
6 包裹信			
息			
..... 81			
6.1	LQFP64 软件包信息		81
6.2	LQFP48 软件包信		
息			84
6.3	LQFP32 软件包信		
息			87
6.4 90	6.4.1 参考文件	90
7	订购信息		91
8	修订历史		92

表格列表

表格列表

表 1。	STM32G070CB/KB/RB 系列设备功能和外围设备计数.....	10
表 2。	访问状态与读出保护级别和执行模式.....	13
表 3。	STM32G070CB/KB/RB 外围设备的互连。	17
表 4。	温度传感器校准值.....	22
表 5。	内部电压参考校准值	22
表 6。	计时器功能比较.....	23
表 7。	我 ² C 实施	26
表 8。	USART 实施	27
表 9。	SPI/I2S	
	施	
	28
表 10。	中使用的术语和符号 表 11	30
表 11。	固 定 分 配 和 描 述	
	31



表 25。	睡眠和低功耗睡眠模式的当前消耗.....	47
表 26。	停止 0 模式下的当前消耗.....	47
表 27。	停止 1 模式下的当前消耗.....	47
表 28。	待机模式下的当前消耗.....	48
表 29。	VBAT 模式下的当前消耗.....	48
表 30。	外围设备当前消耗.....	49
表 31。	低功耗模式唤醒时间.....	51
表 32。	调节模式过渡时间.....	52
表 33。	高速外部用户时钟特性.....	52
表 34。	低速外部用户时钟特性.....	53
表 35。	HSE 振荡器特性.....	53
表 36。	LSE 振荡器特性 ($f_{LSE} = 32.768 \text{ kHz}$).....	55
表 37。	HSI16 振荡器特性.....	56
表 38。	LSI 振荡器特性.....	57
表 39。	PLL 特征.....	
表 40。	闪存特性.....	57
表 41。	闪存耐力和数据保留.....	58
表 42。	EMS 特征.....	58
表 43。	EMI 特征.....	59
表 44。	ESD 绝对最高评级.....	60
表 45。	电气灵敏度.....	60
表 46。	I/O 电流注射易感性.....	61
表 47。	I/O 静态特性.....	61



表格列表

表 48 °	输出电压特性	64	
表 49 °	I/O AC 特性	64	特
表 50 °	NRST 引脚	66	特
表 51 °	模拟开关助推器特性	67	
表 52 °	ADC 特性	67	特
表 53 °	最大 ADC R_{AIN}	69	
表 54 °	ADC 特性	70	准 确
表 55 °	TS 特性	72	特
表 56 °	V 蝙蝠监测	72	特
表 57 °	V 蝙蝠充电	72	特
表 58 °	TIMx 的特性	73	特
表 59 °	32 kHz LSI 时钟的 IWDG 最小 / 最大超时时间	73	
表 60 °	最低 I2CCLK 频率	74	
表 61 °	I2C 模拟滤波器特性	74	特
表 62 °	SPI 特性	75	特
表 63 °	我 2S 特性	77	特
表 64 °	USART 特性	79	特
表 65 °	LQFP64 封装机械数据	81	数
表 66 °	LQFP48 机械数据	84	



表 67。	LQFP32 机械数据87
表 68。	包 装 热 特 性.....	
	90
表 69。	文 件 修 订 历 史.....	
	92

深圳南天星



数字列表

图 1	方图.....	11
图 2	电源概述.....	15
图 3	STM32G070RxT LQFP64 pinout	29
图 4	STM32G070CxT LQFP48 pinout	29
图 5	STM32G070KxT LQFP32 pinout	30
图 6	销加载条 件.....	40
图 7	针输输入电 压.....	40
图 8	电源计划.....	41
图 9	当前的消测量计 划.....	41
图 10	V_{REFINT} Vs.....	45
图 11	高速外部时钟源交 流时序图.....	52
图 12	低速外部时钟源交 流时序图.....	53
图 13	8 MHz 晶体的典型应用.....	55
图 14	32.768 千赫晶体的典型应用.....	56
图 15	I/O 输入特性.....	63
图 16	I/O AC 特性定义 ⁽¹⁾	66
图 17	推荐 NRST 针保 护.....	67
图 18	ADC 准确性特 征.....	71
图 19	使用 ADC 的典型连接图.....	71
图 20	SPI 定时图 - 从模式 和 CPHA = 0.....	76
图 21	SPI 定时图 - 从模式 和 CPHA = 1.....	76
图 22	SPI 定时图 - 主模 式.....	77



图 23。	我 ² S 奴隶定时图（飞利浦协议）。	78
图 24。	我 ² S 主计时图（飞利浦协议）。	79
图 25。	LQFP64 软件包大纲	81
图 26	LQFP64 封装的推荐足迹	82
图 27。	LQFP64 包装标记示例	83
图 28。	LQFP48 套餐大纲	84
图 29。	LQFP48 包装的推荐足迹	85
图 30。	LQFP48 包装标记示例	86
图 31。	LQFP32	87
图 32。	LQFP32 封装的推荐足迹	88
图 33。	LQFP32 包装标记示例	89

简单介绍

1 简单介绍

本文档提供有关 STM32G070CB/KB/RB 微控制器的信息，如描述、功能概述、引脚分配和定义、电气特性、包装和订购代码。

关于内存映射和控制寄存器的信息是参考手册的对象。

关于手臂的信息^{®(a)}皮层[®]-M0+核心可从 www.arm.com 网站获得。

arm



2 描述

STM32G070CB/KB/RB 主流微控制器基于高性能 Arm® 皮层®-M0+ 32 位 RISC 核心在高达 64 MHz 频率下运行。它们提供高水平的集成，适用于消费者、工业和电器领域的广泛应用，并准备用于物联网 (IoT) 解决方案。

这些设备集成了内存保护单元 (MPU)、高速嵌入式存储器 (128 千字节的闪存，具有读取保护、写保护和 36 千字节的 SRAM)、DMA 和广泛的系统功能、增强的 I/O 和

外围设备。这些设备提供标准的通信接口 (两个 I²Cs，两个 SPI/一个 I²S 和四个 USART)，一个多达 19 个通道的 12 位 ADC (2.5 MSps)，一个低功耗 RTC，一个高级控制 PWM 计时器，五个通用 16 位计时器，两个基本计时器，两个看门狗计时器和一个 SysTick 计时器。

这些设备在 -40 至 85°C 的环境温度下运行。它们可以在 2.0V 到 3.6V 的电源电压下运行。优化的动态消耗与一套全面的节能模式相结合，允许设计低功耗应用程序。

VBAT 直接电池输入允许保持 RTC 和备用寄存器供电。

这些设备有 32 至 64 针的包装。

描述

表 1 • STM32G070CB/KB/RB 系列设备功能和外围设备计数

外围的		STM32G070KB	STM32G070CB	STM32G070RB
闪存 (K 字节)		128		
SRAM (Kbyte)		32 (平价) 或 36 (不平价)		
计时器	高级控制	1 (16 位)		
	多用途的	5 (16 位)		
	日常必需品	2 (16 位)		
	SysTick	1		
	看门狗	2		
Comm. 接口	SPI [I ² S] ⁽¹⁾	2 [1]		
	我 ² 字母 C	2		
	USART	4		
RTC		是		
RNG ⁽²⁾		不是		
AES ⁽²⁾		不是		
篡改别针		2		
GPIOs		29	43	59



STM32G070CB/KB/RB

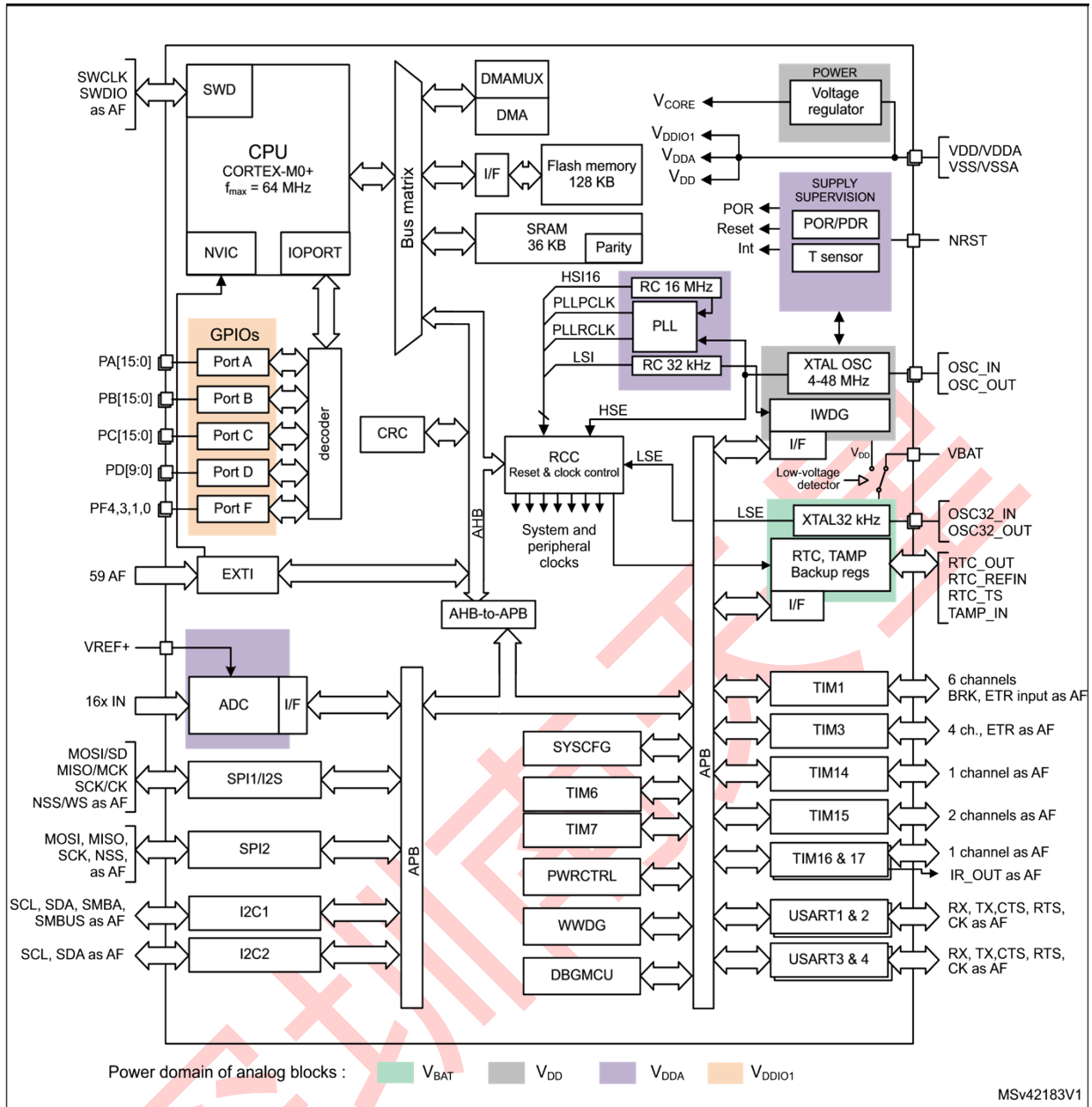
唤醒别针	4	4	5
12 位 ADC 通道	11 分机 + 2 int.	14 分机 +3 int.	16 分机 +3 int.
Max. CPU 频率	64 MHz		
工作电压	2.0 - 3.6 V		
工作温度	环境：-40 至 85 °C 交界处：- 40 至 105 °C		
引脚数量	32	48	64

1. 括号中的数字表示可配置为 I 的 SPI 接口的计数。S 接口。

2. RNG：随机数生成器，AES：高级加密标准

描述

图 1 方框图



3 功能概述

3.1 手臂®皮层®-M0+核心与 MPU

Cortex-M0+是一款入门级 32 位 Arm Cortex 处理器，专为广泛的嵌入式应用而设计。它为开发人员提供了显著的好处，包括：

- 一个简单的架构，易于学习和编程
- 超低功耗、节能操作
- 出色的代码密度
- 确定性、高性能的中断处理
- 与 Cortex-M 处理器系列的向上兼容性
- 平台安全性稳健性，集成内存保护单元（MPU）。

Cortex-M0+处理器建立在高度区域和功率优化的 32 位核心上，具有 2 级管道 Von Neumann 架构。该处理器通过小而强大的指令集和广泛优化的设计提供卓越的能效，提供包括单周期乘数在内的高端处理硬件。

Cortex-M0+处理器提供了现代 32 位架构所期望的卓越性能，具有比其他 8 位和 16 位微控制器更高的代码密度。

由于嵌入式 Arm 核心，STM32G070CB/KB/RB 设备与 Arm 工具和软件兼容。

Cortex-M0+与中描述的嵌套矢量中断控制器（NVIC）紧密耦合 [第 3.13.1 节](#)。

3.2 内存保护单元

内存保护单元（MPU）用于管理 CPU 对内存的访问，以防止一项任务意外损坏任何其他活动任务使用的内存或资源。

MPU 对必须保护一些关键或认证代码免受其他任务不当行为的应用程序特别有帮助。它通常由 RTOS（实时操作系统）管理。如果程序访问 MPU 禁止的内存位置，RTOS 可以检测到它并采取行动。在 RTOS 环境中，内核可以根据要执行的过程动态更新 MPU 区域设置。

MPU 是可选的，对于不需要它的应用程序，可以绕过它。

3.3 嵌入式闪存

STM32G070CB/KB/RB 设备具有 128K 字节的嵌入式闪存，可用于存储代码和数据。

由于可选字节，可以配置灵活的保护：

- 读出保护（RDP）以保护整个内存。有三个级别可供选择：
 - 0 级：无读出保护
 - 第 1 级：内存读出保护：如果连接了调试功能、在 RAM 中启动或选择了引导加载程序，则无法读取或写入闪存

- 2级：芯片读出保护：调试功能（Cortex-M0+串行线）、在RAM中启动和引导加载程序选择被禁用。这个选择是不可逆转的。 **表 2。访问状态与读出保护级别和执行模式**

地区	保护级别	第二十个 Ser 执行 罗马字母			调试、从 RAM 启动或从系统内存（加载程序）启动		
		读	写	擦掉	读	写	擦掉
用户内存	1	是	是	是	不是	不是	不是
	2	是	是	是	不适用的	不适用的	不适用的
系统内存	1	是	不是	不是	是	不是	不是
	2	是	不是	不是	不适用的	不适用的	不适用的
选项字节	1	是	是	是	是	是	是
	2	是	不是	不是	不适用的	不适用的	不适用的
备份寄存器	1	是	是	不适用的(1)	不是	不是	不适用的(1)
	2	是	是	不适用的	不适用的	不适用的	不适用的

1. RDP 从 1 级更改为 0 级时擦除。

- 写保护（WRP）：保护区受到保护，防止擦除和编程。每个银行可以选择两个区域，具有 2K 字节的粒度。

整个非易失性内存嵌入了错误纠正代码（ECC）功能，支持：

- 单一错误检测和纠正
- 双重错误检测
- 从 ECC 寄存器读出 ECC 故障地址

3.4 嵌入式 SRAM

STM32G070CB/KB/RB 设备具有 32K 字节的嵌入式 SRAM。硬件奇偶校验允许检测内存数据错误，这有助于提高应用程序的功能安全性。

当应用程序不关键安全而不需要奇偶校验保护时，奇偶校验内存位可以用作额外的 SRAM，将其总大小增加到 36 KB。

内存可以以 CPU 时钟速度读取/写入，等待状态为 0。

3.5 启动模式

启动时，引导针和引导选择器选项位用于选择三个引导选项之一：

- 从用户闪存启动
- 从系统内存启动
- 从嵌入式 SRAM 启动



引导引脚与标准 GPIO 共享，可以通过引导选择器选项位启用。引导加载程序位于系统内存中。它通过 USART 在 PA9/PA10、PC10/PC11 或 PA2/PA3 上管理闪存重新编程，通过 I² 引脚 PB6/PB7 或 PB10/PB11 上的 Cbus，或通过引脚 PA4/PA5/PA6/PA7 或 PB12/PB13/PB14/PB15 上的 SPI。

3.6 循环冗余检查计算单元 (CRC)

CRC (循环冗余检查) 计算单元用于使用可配置的生成器多项式值和大小获取 CRC 代码。

在其他应用中，基于 CRC 的技术用于验证数据传输或存储完整性。在 EN/IEC 60335-1 标准范围内，它们提供了一种验证闪存完整性的方法。CRC 计算单元有助于在运行期间计算软件的签名，与链接时生成并存储在给定内存位置的参考签名进行比较。

3.7 电源管理

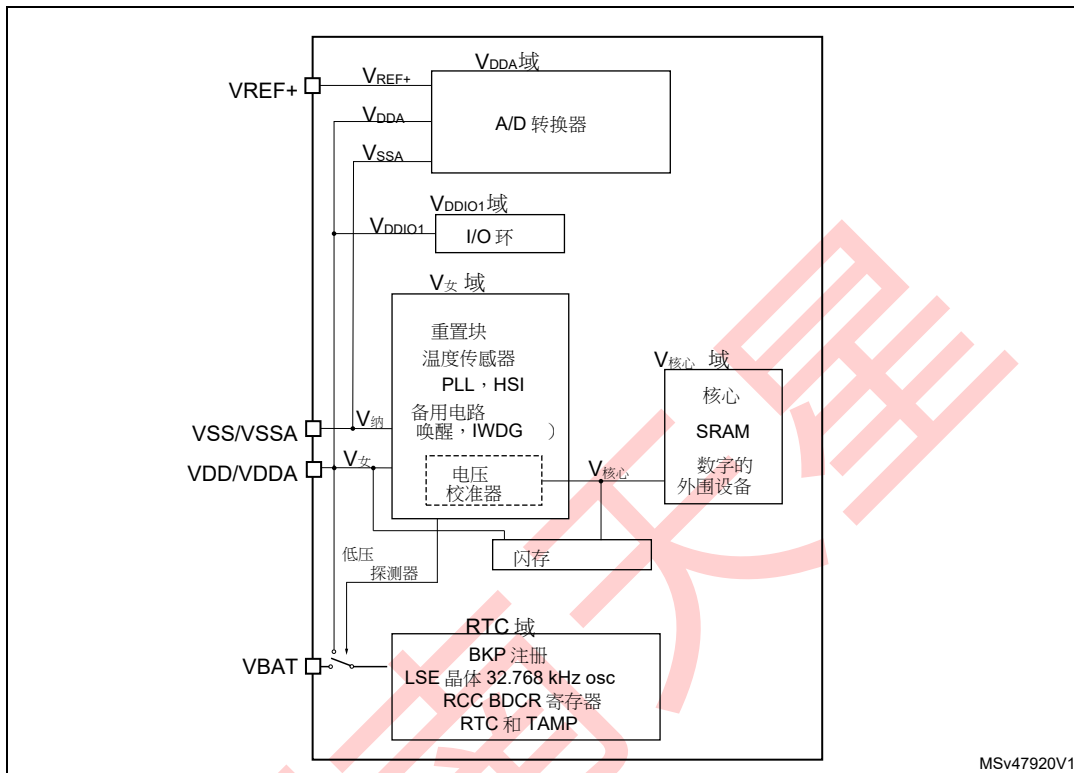
3.7.1 供电方案

STM32G070CB/KB/RB 设备需要 2.0V 至 3.6V 的工作电源电压 ($V_{\text{女儿}}$)。为特定的外围设备提供了几种不同的电源：

- $V_{\text{女儿}} = 2.0$ 至 3.6 V
 $V_{\text{女儿}}$ 是内部调节器和系统模拟的外部电源，如重置、电源管理和内部时钟。它通过 VDD/VDDA 引脚外部提供。
- $V_{\text{DDA}} = 2.0$ V 到 3.6 V
 V_{DDA} 是 A/D 转换器的模拟电源。 V_{DDA} 电压水平与 $V_{\text{女儿}}$ 通过 VDD/VDDA 引脚外部提供的电压。
- $V_{\text{DDIO1}} = V_{\text{女儿}}$
 V_{DDIO1} 是 I/O 的电源。 V_{DDIO1} 电压水平与 $V_{\text{女儿}}$ 通过 VDD/VDDA 引脚外部提供的电压。
- $V_{\text{蝙蝠}} = 1.55$ V 至 3.6 V。 $V_{\text{蝙蝠}}$ 是 RTC、TAMP、低速外部 32.768 kHz 振荡器和备份寄存器的电源 (通过电源开关)，当 $V_{\text{女儿}}$ 不存在。 $V_{\text{蝙蝠}}$ 通过 VBAT 引脚外部提供。当包装上没有此引脚时，VBAT 粘合垫在内部粘合到 VDD/VDDA 引脚上。
- $V_{\text{REF+}}$ 是模拟外围输入参考电压。当 $V_{\text{DDA}} < 2$ V， $V_{\text{REF+}}$ 必须等于 V_{DDA} 。当 $V_{\text{DDA}} \geq 2$ V， $V_{\text{REF+}}$ 必须在 2V 和 V_{DDA} 之间。当模拟外围设备使用 $V_{\text{REF+}}$ 时，它可以接地 $V_{\text{REF+}}$ 不活跃。
 $V_{\text{REF+}}$ 通过 VREF+ 引脚交付。在没有 VREF+ 引脚的包装上， $V_{\text{REF+}}$ 与 $V_{\text{女儿}}$ 内部相连，内部电压参考缓冲区必须保持禁用 (有关包装引脚描述，请参阅数据表)。
- $V_{\text{核心}}$

嵌入式线性电压调节器用于供应 $V_{核心}$ 内部数字电源。 $V_{核心}$ 是数字外围设备、SRAM 和闪存的电源。闪存还附带 $V_{女儿}$ 。

图 2 电源概述



3.7.2 电源主管

该设备在所有电源模式下都具有集成的开机/关机（POR/PDR）重置，并确保开机和关机时的正常运行。当电源电压低于 $V_{女}$ 时，它会保持设备重置状态 POR/PDR 阈值，无需外部复位电路。

3.7.3 电压调节器

两个嵌入式线性电压调节器，主调节器（MR）和低功耗调节器（LPR），提供设备中的大部分数字电路。

MR 用于运行和睡眠模式。LPR 用于低功耗运行、低功耗睡眠和停止模式。

在待机模式下，两个监管机构都已关闭，其输出设置为高阻抗状态，例如使其当前消耗接近零。

3.7.4 低功耗模式

默认情况下，微控制器在系统或电源重置后处于运行模式。用户可以选择以下描述的低功耗模式之一：



- **睡觉时段形式**
在睡眠模式下，只有 CPU 停止。所有外围设备都继续运行，可以在发生中断/事件时唤醒 CPU。
- **低功耗运行形式**
此模式是通过 V 实现的，核心由低功耗调节器提供，以尽量减少调节器的运行电流。该代码可以从 SRAM 或闪存执行，CPU 频率限制为 2 MHz。具有独立时钟的外围设备可以通过 HSI16 时钟。
- **低功耗睡眠形式**
此模式是从低功耗运行模式进入的。只有 CPU 时钟停止了。当事件或中断触发唤醒时，系统会恢复到低功耗运行模式。
- **停止 0 和停止 1 模式**
在停止 0 和停止 1 模式下，设备在保留 SRAM 和寄存器内容的同时实现最低功耗。V 中的所有时钟核心域名被停止。PLL 以及 HSI16 RC 振荡器和 HSE 晶体振荡器被禁用。LSE 或 LSI 继续运行。RTC 可以保持活动状态（RTC 的停止模式，没有 RTC 的停止模式）。
一些具有唤醒功能的外围设备可以在停止模式下启用 HSI16 RC，以便获得处理唤醒事件的时钟。主调节器在停止 0 模式下保持活动状态，而在停止 1 模式下关闭。
- **备用物形式**
待机模式用于实现最低功耗，POR/PDR 在此模式下始终处于活动状态。主调节器已关闭以关闭 V 核心域名。低功耗调节器已关闭。PLL 以及 HSI16 RC 振荡器和 HSE 晶体振荡器也已关闭。RTC 可以保持活动状态（RTC 的待机模式，不带 RTC 的待机模式）。
对于每个 I/O，软件可以确定在待机模式下是否应对该 I/O 应用上拉、下拉或无电阻。进入待机模式后，除了 RTC 域和备用电路中的寄存器外，寄存器内容会丢失。
该设备在外部重置事件（NRST 引脚）、IWDG 重置事件、唤醒事件（WKUP 引脚、可配置上升或下降边缘）或 RTC 事件（警报、定期唤醒、时间戳、篡改）或当 LSE（LSE 上的 CSS）上检测到故障时退出待机模式。

3.7.5 重置模式

在重置期间和退出重置后，I/O 的施密特触发器被禁用，以降低功耗。此外，当重置源位于内部时，NRST 引脚上的内置上拉电阻将被停用。

3.7.6 VBAT 操作

V_{蝙蝠} 功耗很少的功率域包括 RTC、LSE 振荡器和备份寄存器。

在 VBAT 模式下，RTC 域由 VBAT 引脚提供。例如，电源可以是外部电池或外部超级电容器。有两个防篡改检测针。

RTC 域也可以从 VDD/VDDA 引脚提供。

通过内置开关，内部电压监督器允许在V之间自动切换RTC域供电 V_{BAT} 和VBAT引脚的电压，以确保RTC域电源电压（ V_{BAT} ）保持在有效的操作条件下。如果两个电压都有效，RTC域由VDD/VDDA引脚提供。

如果V可以激活VBAT引脚上电池充电的内部电路 V_{BAT} 电压在有效范围内。

注意：外部中断和RTC警报/事件不能导致微控制器退出VBAT模式，因为在该模式下， V_{BAT} 不在有效范围内。

3.8 外围设备的互连

几个外围设备之间有直接联系。这允许外围设备之间的自主通信，节省了CPU资源，从而节省了电力消耗。此外，这些硬件连接允许快速且可预测的延迟。

根据外围设备的不同，这些互连可以在运行、睡眠和停止模式下运行。

表 3。STM32G070CB/KB/RB 外围设备的互连

互连源	互连目的地	互连行动	跑步 低功耗运行	睡觉时 低功耗睡眠	阻止
TIMx	TIMx	计时器同步或链式	第 25 个字母	第 25 个字母	—
	ADCx	转换触发器	第 25 个字母	第 25 个字母	—
	DMA	内存到内存传输触发器	第 25 个字母	第 25 个字母	—
ADCx	TIM1	由模拟看门狗触发的计时器	第 25 个字母	第 25 个字母	—
RTC	TIM16	来自 RTC 事件的计时器输入通道	第 25 个字母	第 25 个字母	—
所有时钟源（内部和外部）	TIM14,16,17	时钟源用作输入通道 RC 测量和修剪	第 25 个字母	第 25 个字母	—



CSS RAM (比值错误) 闪存 (ECC 错误)	TIM1,15,16,17	计时器休息	第 25 个字母	第 25 个字母	—
----------------------------------	---------------	-------	----------	----------	---

表 3。STM32G070CB/KB/RB 外围设备互连 (续)

互连源	互连目的地	互连行动	跑步 低功耗运行	睡觉时 低功耗睡眠	阻止
CPU (硬故障)	TIM1,15,16,17	计时器休息	第 25 个字母	—	—
GPIO	TIMx	外部触发器	第 25 个字母	第 25 个字母	—
	ADC	转换外部触发器	第 25 个字母	第 25 个字母	—

3.9 时钟和启动

时钟控制器将来自不同振荡器的时钟分配到核心和外围设备。它还管理低功耗模式的时钟门控，并确保时钟的稳健性。它的特点是：

- **时钟预缩放器**：为了在速度和电流消耗之间进行最佳权衡，CPU 和外围设备的时钟频率可以通过可编程预缩放器进行调整。
- **安全时钟切换**：时钟源可以通过配置寄存器在运行模式下安全地更改。
- **时钟管理**：为了降低功耗，时钟控制器可以停止时钟到核心、单个外围设备或内存。
- **系统时钟源**：三个不同的来源可以提供 SYSCLK 系统时钟：
 - 4-48 MHz 高速振荡器，带外部晶体或陶瓷谐振器 (HSE)。它可以为系统 PLL 提供时钟。HSE 也可以在旁路模式下为外部时钟配置。
 - 16 MHz 高速内部 RC 振荡器 (HSI16)，可由软件修剪。它可以为系统 PLL 提供时钟。
 - 最大输出频率为 64 MHz 的系统 PLL。它可以输入 HSE 或 HSI16 时钟。
- **辅助时钟来源**：实时时钟 (RTC) 的两个超低功耗时钟源：
 - 32.768 kHz 带外部晶体 (LSE) 的低速振荡器，支持四种驱动能力模式。LSE 也可以配置为旁路模式，以使用外部时钟。
 - 32 kHz 低速内部 RC 振荡器 (LSI)，精度为±5%，也用于时钟独立看门狗。
- **外围时钟源**：一些外围设备 (I2S、USARTs、I2Cs、ADC) 有自己的时钟，独立于系统时钟。

- **时钟安全系统 (CSS)**: 如果 HSE 时钟故障, 系统时钟会自动切换到 HSI16, 如果启用, 将生成软件中断。LSE 时钟故障也可以检测到并产生中断。CSS 功能可以通过软件启用。
- 时钟输出:
 - **MCO (微控制器时钟输出)** 提供应用程序外部使用的内部时钟之一
 - **LSCO (低速时钟输出)** 在所有低功耗模式下提供 LSI 或 LSE (VBAT 操作除外)。

几个预缩放器允许应用程序配置 AHB 和 APB 域时钟频率, 最大 64 MHz。

3.10 通用输入/输出 (GPIO)

每个 GPIO 引脚都可以由软件配置为输出 (推拉或开漏)、输入 (带或不带上拉或下拉) 或外围替代功能 (AF)。大多数 GPIO 引脚与特殊的数字或模拟功能共享。

通过特定的序列, 可以锁定 I/O 的这种特殊功能配置, 例如避免对 I/O 控制寄存器的虚假写入。

3.11 直接内存访问控制器 (DMA)

直接内存访问 (DMA) 控制器是具有单 AHB 架构的总线主服务器和系统外围设备。

它具有 7 个通道, 在内存映射的外围设备和/或内存之间执行数据传输, 以卸载 CPU。

每个通道都致力于管理来自一个或多个外围设备的内存访问请求。该单元包括一个处理 DMA 请求之间优先级的仲裁员。

DMA 控制器的主要特点:

- 单一 AHB 大师
- 外围设备到内存、内存到外围设备、内存到内存和外围外围数据传输
- 作为源和目的地, 访问闪存、SRAM、AHB 和 APB 外围设备等芯片内存映射设备。所有 DMA 通道都可以独立配置:
 - 每个通道要么与来自外围设备的 DMA 请求信号相关联, 要么与内存到内存传输中的软件触发器相关联。此配置由软件完成。
 - 请求之间的优先级可由软件 (每个通道四个级别: 非常高、高、中、低) 以及在平等的情况下由硬件编程 (例如对通道 1 的请求优先于对通道 2 的请求)。
 - 来源和目的地的传输大小是独立的 (字节、半字、单词), 模拟包装和拆包。源地址和目标地址必须与数据大小保持一致。
 - 通过循环缓冲区管理支持从/到外围设备的传输
 - 要传输的可编程数据数量: 0 到 $2^{16}-1$
- 每个通道生成中断请求。每个中断请求都源于三个 DMA 事件中的任何一个: 传输完成、一半传输或传输错误。



3.12 DMA 请求多路复用器 (DMAMUX)

DMAMUX 请求复用器允许在外围设备和 DMA 控制器之间路由 DMA 请求线。每个通道选择一条独特的 DMA 请求行，无条件或同步地与 DMAMUX 同步输入中的事件同步。DMAMUX 也可以用作其输入触发信号上可编程事件的 DMA 请求生成器。

3.13 中断和事件

该设备灵活管理导致线性程序执行中断的事件，称为异常。Cortex-M0+处理器核心、嵌套矢量中断控制器 (NVIC) 和扩展中断/事件控制器 (EXTI) 是有助于处理异常的资产。例外情况包括核心-内部事件，例如除以零，以及核心-外部事件，如物理线上的逻辑级别变化。例外导致中断程序流，执行 interrupt 服务例程 (ISR)，然后恢复原始程序流程。

处理器上下文 (程序指针和状态寄存器的内容) 在程序中断时堆叠，并在程序恢复时由硬件堆叠。这避免了软件在中断服务例程 (ISR) 中堆叠和堆叠上下文，从而节省了时间、代码和电源。放弃和重新启动负载多重和存储多重操作的能力显著提高了设备处理异常的响应能力。

3.13.1 嵌套矢量中断控制器 (NVIC)

可配置的嵌套矢量中断控制器与核心紧密耦合。它处理与不可屏蔽中断 (NMI) 和可屏蔽中断以及 Cortex-M0+异常相关的物理线路事件。它提供了灵活的优先级管理。

处理器核心与 NVIC 的紧密耦合显著减少了中断事件和开始相应中断服务例程 (ISR) 之间的延迟。ISR 向量列在向量表中，存储在 NVIC 的基本地址。要执行的 ISR 的向量地址是由硬件构建的向量表基地址和用作偏移量的 ISR 订单号。

如果在等待送达之前发生的低优先级中断事件时发生高优先级中断事件，则首先送达后来到达的高优先级中断事件。另一种优化称为尾链。从高优先级的 ISR 返回，然后开始挂起的低优先级 ISR 后，不必要的处理器上下文解叠和堆叠被跳过。这减少了延迟，并有助于提高能效。

NVIC 的特点：

- 低延迟中断处理
- 4 个优先级
- 处理不可掩码中断（NMI）
- 处理 32 条可屏蔽中断线
- 处理 10 个 Cortex-M0+例外
- 稍后到达的更高优先级中断首先处理
- 尾链
- 通过硬件进行中断矢量检索

3.13.2 扩展中断/事件控制器（EXTI）

扩展中断/事件控制器增加了处理物理线路事件的灵活性，并允许在处理器从停止模式唤醒时识别唤醒事件。

EXTI 控制器有许多通道，其中一些具有上升、下降或上升和下降边缘探测器能力。任何 GPIO 和一些外围信号都可以连接到这些通道。

这些频道可以独立屏蔽。

EXTI 控制器可以捕获比内部时钟周期短的脉冲。

EXTI 控制器中的寄存器即使在停止模式下也会锁定每个事件，这允许软件识别处理器从停止模式下唤醒的起源，或者识别 GPIO 和导致中断的边缘事件。

3.14 模数转换器（ADC）

原生 12 位模数转换器嵌入到 STM32G070CB/KB/RB 设备中。它可以通过硬件超采样扩展到 16 位分辨率。ADC 有多达 16 个外部通道和 3 个内部通道（温度传感器、电压参考、V_{DD} 蝙蝠监控）。它在单镜头或扫描模式下执行转换。在扫描模式下，对一组选定的模拟输入进行自动转换。

ADC 频率独立于 CPU 频率，即使在 CPU 速度低的情况下，最大采样率也允许~2 MSps。自动关机功能保证 ADC 处于关闭状态，除非在主动转换阶段。

ADC 可以由 DMA 控制器提供服务。它可以在整个 V_{DD} 中运行女儿供应范围。

ADC 具有高达 256 个样本的硬件过采样器，将分辨率提高到 16 位（请参阅 AN2668）。

模拟监督功能允许非常精确地监控一个、部分或所有扫描通道的转换电压。当转换后的电压超出编程阈值时，会产生中断。

通用计时器（TIMx）生成的事件可以内部连接到 ADC 启动触发器，以允许应用程序与计时器同步 A/D 转换。

3.14.1 温度传感器

温度传感器（TS）产生电压 V_{TS} 随温度线性变化。

温度传感器内部连接到 ADC 输入，将传感器输出电压转换为数字值。

该传感器具有良好的线性度，但必须进行校准才能获得良好的温度测量整体准确性。由于工艺变化，温度传感器的偏移量可能因部件而异，因此未校准的内部温度传感器仅适用于相对温度测量。

为了提高温度传感器的准确性，每个部件都由 ST 单独出厂校准。由此产生的校准数据存储在部件的工程字节中，以只读模式访问。

表 4。温度传感器校准值

校准值名称	描述	内存地址
TS_CAL1	TS ADC 原始数据在 30°C (±5°C) 的温度下获得， $V_{DDA} = V_{REF+} = 3.0\text{ V} (\pm 10\text{ mV})$	0x1FFF 75A8 - 0x1FFF 75A9

3.14.2 内部电压参考 (V_{REFINT})

内部电压参考 (V_{REFINT}) 为 ADC 提供稳定的 (带宽) 电压输出。 V_{REFINT} 内部连接到 ADC 输入。 V_{REFINT} 在生产测试期间，ST 为每个部件单独精确测量电压，并存储在部件的工程字节中。它可以在只读模式下访问。

表 5。内部电压参考校准值

校准值名称	描述	内存地址
VREFINT	在 30°C (±5°C) 的温度下获得的原始数据， $V_{DDA} = V_{REF+} = 3.0\text{ V} (\pm 10\text{ mV})$	0x1FFF 75AA - 0x1FFF 75AB

3.14.3 V_{BAT} 蝙蝠电池电压监测

这个嵌入式硬件功能允许应用程序测量 V_{BAT} 使用内部 ADC 输入的电池电压。作为 V_{BAT} 电压可能高于 V_{DDA} 因此，在 ADC 输入范围之外，VBAT 引脚内部与桥分压器连接了三个。因此，转换后的数字价值是 V 的三分之一蝙蝠电压。

3.15 计时器和看门狗

该设备包括一个高级控制计时器、五个通用计时器、两个基本计时器、两个低功耗计时器、两个看门狗计时器和一个 SysTick 计时器。表 6 比较高级控制、通用和基本计时器的特点。

表 6。计时器功能比较

计时器类型	计时器	反决议	柜台类型	最大工作频率	Prescaler 因子	DMA 请求生成	捕获/比较 频道	补充产出
高级控制	TIM1	16 位	上、下、上/下	64 MHz	从 1 到 2 的整数 ¹⁶	是	4	3



通用	TIM3	16 位	上、下、 上/下	64 MHz	从 1 到 2 的 整数 ¹⁶	是	4	—
	TIM14	16 位	在上面	64 MHz	从 1 到 2 的 整数 ¹⁶	不是	1	—
	TIM15	16 位	在上面	64 MHz	从 1 到 2 的 整数 ¹⁶	是	2	1
	TIM16 TIM17	16 位	在上面	64 MHz	从 1 到 2 的 整数 ¹⁶	是	1	1
日常必需品	TIM6 TIM7	16 位	在上面	64 MHz	从 1 到 2 的 整数 ¹⁶	是	—	—

3.15.1 高级控制计时器 (TIM1)

高级控制计时器可以看作是在 6 个通道上多路复用的三相 PWM 单元。它具有互补的 PWM 输出和可编程插入的死时。它也可以被视为一个完整的通用计时器。这四个独立的频道可用于：

- 输入捕获
- 输出比较
- 具有完全调制能力的 PWM 输出（边缘或中心对齐模式）（0-100%）
- 一脉冲模式输出

在调试模式下，高级控制计时器可以冻结并禁用 PWM 输出，以便关闭由这些输出驱动的任何电源开关。

许多功能与通用 TIMx 计时器共享（描述在 [第 3.15.2 节](#)）使用相同的架构，因此高级控制计时器可以通过计时器链接功能与 TIMx 计时器一起工作，以进行同步或事件链。

3.15.2 通用计时器 (TIM3、14、15、16、17)

设备中嵌入了五个可同步的通用计时器（请参阅 [表 6](#) 供比较）。每个通用计时器都可用于生成 PWM 输出或作为一个简单的时间库。

- **TIM3**
这是一个功能齐全的通用计时器，具有 16 位自动重载上/下柜台和 16 位预缩放器。它有四个独立的通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。它可以通过计时器链接功能与其他通用计时器结合使用，用于同步或事件链。它可以生成独立的 DMA 请求并支持正交编码器。它的计数器可以在调试模式下冻结。
- **TIM14**
这个计时器基于 16 位自动加载 upcounter 和 16 位预缩放器。它有一个通道用于输入捕获/输出比较、PWM 输出或单脉冲模式输出。它的计数器可以在调试模式下冻结。
- **TIM15, TIM16, TIM17**
这些是通用计时器，其特点是：
 - 16 位自动重载柜台和 16 位预缩放器

- TIM15 的 2 个频道和 1 个补充频道
- TIM16 和 TIM17 的 1 个通道和 1 个互补通道

所有通道都可用于输入捕获/输出比较、PWM 或单脉冲模式输出。计时器可以通过计时器链接功能一起操作，以进行同步或事件链化。他们可以生成独立的 DMA 请求。他们的计数器可以在调试模式下冻结。

3.15.3 基本计时器 (TIM6 和 TIM7)

这些计时器可以用作通用的 16 位时间库。

3.15.4 独立监管机构 (IWDG)

独立监管机构基于 8 位预缩放器和带有用户定义刷新窗口的 12 位下柜台。它从独立的 32 kHz 内部 RC (LSI) 时钟。独立于主时钟，它可以在停止和待机模式下运行。它既可以用作在出现问题时重置设备的看门狗，也可以用作应用程序超时管理的自由运行计时器。它可以通过选项字节进行硬件或软件配置。它的计数器可以在调试模式下冻结。

3.15.5 系统窗口监管机构 (WWDG)

窗口看门狗基于一个 7 位下柜台，可以设置为自由运行。当出现问题时，它可以用作重置设备的看门狗。它是由系统时钟打卡的。它具有预警中断能力。它的计数器可以在调试模式下冻结。

3.15.6 SysTick 计时器

这个计时器专用于实时操作系统，但它也可以用作标准下计数器。

SysTick 计时器的特点：

- 24 位下计数器
- 自动重载能力
- 当计数器达到 0 时，可屏蔽系统中断生成
- 可编程时钟源

3.16 实时时钟 (RTC)、篡改 (TAMP) 和备份寄存器

该设备嵌入了一个 RTC 和五个 32 位备份寄存器，位于硅芯片的 RTC 域中。

为 RTC 域供电的方法描述在 [第 3.77.6 节](#)。

RTC 是一个独立的 BCD 计时器/计数器。

RTC 的特点：

- BCD (二进制编码十进制) 格式的亚秒、秒、分钟、小时 (12 或 24 格式)、工作日、日期、月、年份的日历
- 每月 28、29 (闰年)、30 天和 31 天的自动更正



- 可编程警报
- 从 1 到 32767 RTC 时钟脉冲的实时校正，可用于与主时钟同步
- 参考时钟检测-更精确的第二源时钟（50 或 60 Hz）可用于提高日历精度
- 0.95 ppm 分辨率的数字校准电路，以补偿石英晶体的不准确性
- 两个带有可编程过滤器的防篡改检测针
- 保存日历快照的时间戳功能，由时间戳别针上的事件或篡改事件触发，或切换到 VBAT 模式
- 17 位自动重新加载唤醒计时器（WUT），用于定期事件，具有可编程分辨率和周期
- 多个时钟来源和参考：
 - 32.768 kHz 外部晶体（LSE）
 - 外部谐振器或振荡器（LSE）
 - 内部低功耗 RC 振荡器（LSI，典型频率为 32kHz）
 - 高速外部时钟（HSE）除以 32

当由 LSE 时钟时，RTC 以 VBAT 模式和所有低功耗模式运行。当 LSI 计时，RTC 不会在 VBAT 模式下运行，但在低功耗模式下运行。

所有 RTC 事件（警报、唤醒计时器、时间戳或篡改）都可以生成中断并从低功耗模式下唤醒设备。

备份寄存器允许在 V 情况下保留 20 字节的用户应用程序数据。如果 VBAT 引脚上提供了有效的备用电源电压，则出现故障。它们不受系统重置、电源重置以及设备从待机模式唤醒时的影响。

3.17 集成电路接口（I2C）

该设备嵌入了两个 I2C 外围设备。参考表 7 对于功能。

我 2C 总线接口处理微控制器和串行 I 之间的通信 2C-bus。它控制着我所有的 2C 总线特定的测序、协议、仲裁和定时。

I2C 外围设备的特点：

- 我 2C-bus 规格和用户手册 rev. 5 兼容性：
 - 从和主模式，多主功能
 - 标准模式（Sm），比特率高达 100 kbit/s
 - 快速模式（Fm），比特率高达 400 kbit/s
 - 快速模式 Plus（Fm+），比特率高达 1 Mbit/s 和额外的输出驱动器 I/O
 - 7 位和 10 位寻址模式，多个 7 位从属地址
 - 可编程设置和保留时间
 - 时钟伸展
- SMBus 规范 rev 3.0 兼容性：

- 使用 ACK 控制生成和验证硬件 PEC（数据包错误检查）
 - 命令和数据确认控制
 - 地址解析协议（ARP）支持
 - 主机和设备支持
 - SMBus 警报
 - 超时和空闲状态检测
- PMBus rev 1.3 标准兼容性
 - 独立时钟：选择独立的时钟源，允许 I2C 通信速度独立于 PCLK 重新编程
 - 地址匹配时从停止模式唤醒
 - 可编程模拟和数字噪声过滤器
 - 具有 DMA 功能的 1 字节缓冲区

表 7。我²C 实施

我 ² C 特征 ⁽¹⁾	I2C1	I2C2
标准模式（高达 100 kbit/s）	英语字母中的第二十四 个字母	英语字母中的第二十四 个字母
快速模式（高达 400 kbit/s）	英语字母中的第二十四 个字母	英语字母中的第二十四 个字母
快速模式 Plus（高达 1 Mbit/s），带有额外的输出驱动器 I/O	英语字母中的第二十四 个字母	英语字母中的第二十四 个字母
可编程模拟和数字噪声过滤器	英语字母中的第二十四 个字母	英语字母中的第二十四 个字母
SMBus/PMBus 硬件支持	英语字母中的第二十四 个字母	—
独立时钟	英语字母中的第二十四 个字母	—
地址匹配时从停止模式唤醒	英语字母中的第二十四 个字母	—

1. X：支持

3.18 通用同步/异步接收器发射器 (USART)

该设备嵌入了通用同步/异步接收器/发射器 (USART1、USART2、USART3、USART4)，以高达 8 Mbit/s 的速度进行通信。

它们提供 CTS、RTS 和 RS485 DE 信号、多处理器通信模式、主同步通信和单线半双工通信模式的硬件管理。有些还可以支持智能卡通信 (ISO 7816)、IrDA SIR ENDEC、LIN Master/Slave 功能和自动波特率功能，并具有独立于 CPU 时钟的时钟域，这允许他们从停止模式唤醒 MCU。停止模式下的唤醒事件是可编程的，可以是：

- 开始位检测
- 任何收到的数据框架
- 特定的编程数据框架

所有 USART 接口都可以由 DMA 控制器提供服务。

表 8。USART 实施

USART 模式/功能 ⁽¹⁾	USART1 USART2	USART3 USART4
调制解调器的硬件流量控制	英语字母中的第二十四字母	英语字母中的第二十四字母
使用 DMA 进行持续通信	英语字母中的第二十四字母	英语字母中的第二十四字母
多处理器通信	英语字母中的第二十四字母	英语字母中的第二十四字母
同步模式	英语字母中的第二十四字母	英语字母中的第二十四字母
智能卡模式	英语字母中的第二十四字母	—
单线半双工通信	英语字母中的第二十四字母	英语字母中的第二十四字母
IrDA SIR ENDEC 块	英语字母中的第二十四字母	—
LIN 模式	英语字母中的第二十四字母	—
双时钟域和从停止模式唤醒	英语字母中的第二十四字母	—
接收器超时中断	英语字母中的第二十四字母	—
Modbus 通信	英语字母中的第二十四字母	—
自动波特率检测	英语字母中的第二十四字母	—

驱动程序启用	英语字母中的第二 二十四个字母	英语字母中的第 二十四个字母
--------	--------------------	-------------------

1. X: 支持

3.19 串行外设接口 (SPI)

该设备包含两个在主模式和从模式下以高达 32 Mb/s 运行的 SPI。它支持半双工、全双工和单纯通信。3 位预刻度器提供八个主模式频率。帧大小从 4 位到 16 位可配置。SPI 外围设备支持 NSS 脉冲模式、TI 模式和硬件 CRC 计算。

SPI 外围设备可以由 DMA 控制器提供服务。

我²SPI 外围设备的 S 接口模式（如果支持，请参阅下表）支持四种不同的音频标准，可以在半双工通信模式下作为主或从运行。它可以配置为传输 16 位或 32 位数据分辨率的 16 位和 24 位或 32 位，并由特定信号同步。8 kHz 至 192 kHz 的音频采样频率可由 8 位可编程线性预刻度器设置。在主模式下运行时，它可以在 25 为外部音频组件输出时钟 6 倍采样频率。

表 9。SPI/I2S 实施

SPI 功能 ⁽¹⁾	SPI1	SPI2
硬件 CRC 计算	英语字母中的第 二十四个字母	英语字母中的第 二十四个字母
Rx/Tx FIFO	英语字母中的第 二十四个字母	英语字母中的第 二十四个字母
NSS 脉冲模式	英语字母中的第 二十四个字母	英语字母中的第 二十四个字母
我 ² S 模式	英语字母中的第 二十四个字母	—
TI 模式	英语字母中的第 二十四个字母	英语字母中的第 二十四个字母

1. X = 支持。

3.20 发展支持

3.20.1 串行电线调试端口 (SW-DP)

提供了一个 Arm SW-DP 接口，允许将串行线调试工具连接到 MCU。

4 Pinouts, pin description and alternate functions

Figure 3. STM32G070RxT LQFP64 pinout

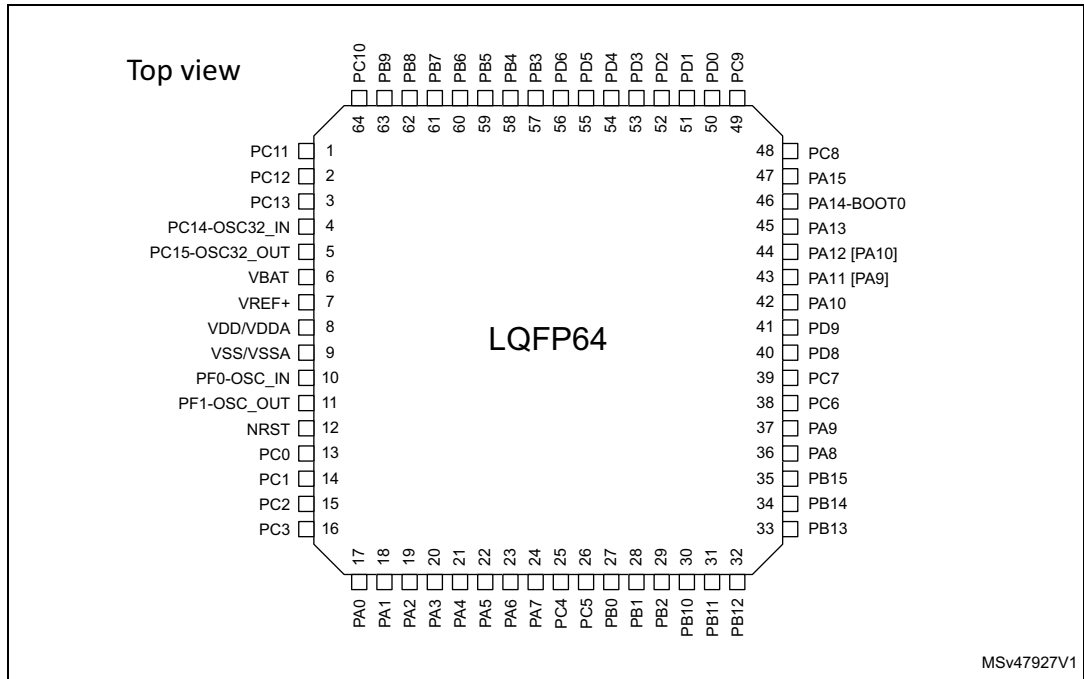


Figure 4. STM32G070CxT LQFP48 pinout

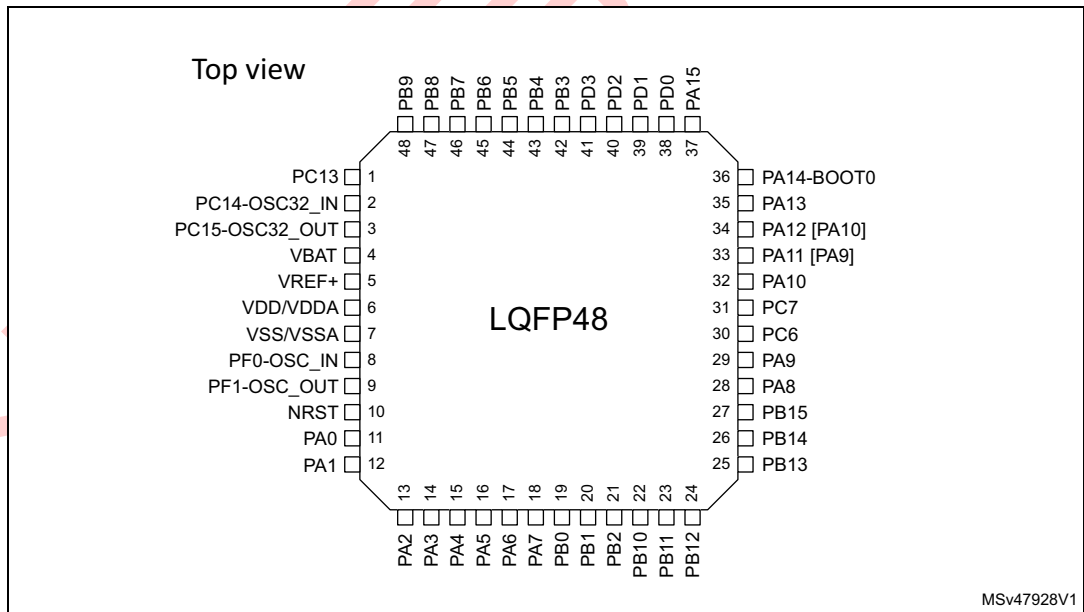


Figure 5. STM32G070KxT LQFP32 pinout

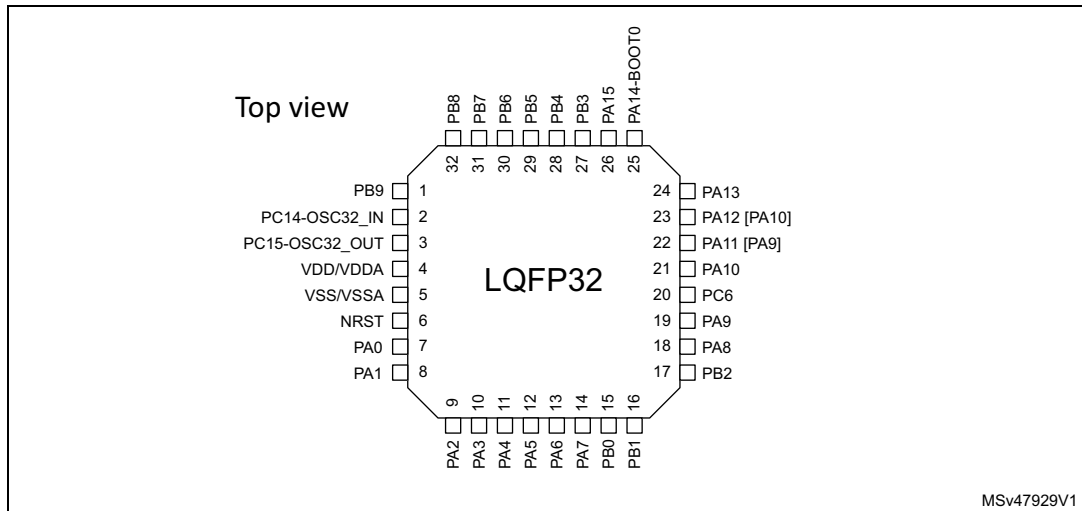


Table 10. Terms and symbols used in Table 11

Column	Symbol	Definition
Pin name		Terminal name corresponds to its by-default function at reset, unless otherwise specified in parenthesis under the pin name.
Pin type	S	Supply pin
	I	Input only pin
	I/O	Input / output pin
I/O structure	FT	5 V tolerant I/O
	TT	3.6 V tolerant I/O
	RST	Bidirectional reset pin with embedded weak pull-up resistor
	Options for TT or FT I/Os	
	_f	I/O, Fm+ capable
	_a	I/O, with analog switch function
	_c	I/O, with specific electrical characteristics
	_d	I/O, with specific electrical characteristics
Note		Upon reset, all I/Os are set as analog inputs, unless otherwise specified.
Pin functions	Alternate functions	Functions selected through GPIOx_AFR registers
	Additional functions	Functions directly selected/enabled through peripheral registers