

中密度性能线臂®基于 32 位 MCU

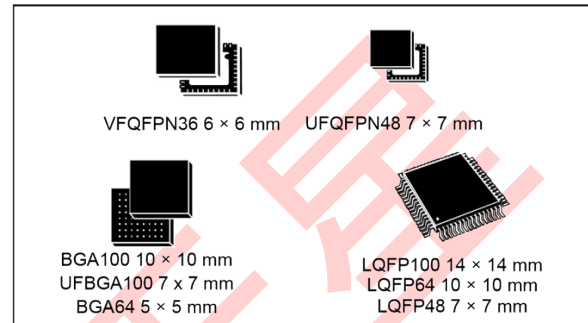
64 或 128 KB 闪存，USB，CAN，7 个计时器，2 个 ADC，9 个通信接口

Datasheet - production data

Features

Includes ST state-of-the-art patented technology

- Arm® 32-bit Cortex®-M3 CPU core
 - 72 MHz maximum frequency, 1.25 DMIPS/MHz (Dhrystone 2.1) performance at 0 wait state memory access
 - Single-cycle multiplication and hardware division
- 回忆
 - 64 或 128KB 的闪存
 - 20 Kbytes 的 SRAM • 时钟、重置和供应管理
 - 2.0 至 3.6 V 应用程序供应和 I/O
 - POR、PDR 和可编程电压检测器 (PVD)
 - 4 至 16 兆赫晶体振荡器
 - 内部 8 MHz 工厂修剪的 RC
 - 内部 40 kHz RC
 - CPU 时钟的 PLL
 - 带校准的用于 RTC 的 32 千赫振荡器
- 低功耗
 - 睡眠、停止和待机模式
 - 伏特蝙蝠供应 RTC 和备份寄存器
- 2 个 12 位，1 微秒 A/D 转换器 (最多 16 个通道) - 转换范围：0 到 3.6 伏
 - 双采样和保持能力
 - 温度传感器
- DMA
 - 7 通道 DMA 控制器
 - 支持的外围设备：计时器、ADC、SPI、I²Cs 和 USARTs • 多达 80 个快速 I/O 端口



- 26/37/51/80 I/O，全部可映射在 16 个外部中断向量上，几乎所有 5 个 V-tolerant

2023 年 9 月

这是关于全面生产的产品信息。

- 调试模式：
 - 串行线调试 (SWD) 和 JTAG 接口 • 七个计时器
 - 三个 16 位计时器，每个都有多达 4 个 IC/OC/PWM 或脉冲计数器和正交 (增量) 编码器输入
 - 16 位，电机控制 PWM 计时器 死时间生成和紧急停止
 - 两个看门狗计时器 (独立和⑤口)
 - SysTick 计时器 24 位 downcounter • 多达九个通信接口
 - 最多两个 I²C 接口 (SMBus/PMBus®)
 - 最多三个 USART (ISO 7816 接口、LIN、IrDA 功能、调制解调器控制)
 - 最多两个 SPI (18 Mbit/s)
 - CAN 接口 (2.0B Active) – USB 2.0 全速接口
- CRC 计算单元，96 位唯一 ID

DS5319 Rev 19

• 套餐是 ECOPACK®

表 1。设备摘要

参考	部件号
STM32F103x8	STM32F103C8，STM32F103R8 STM32F103V8，STM32F103T8

STM32F103xB	STM32F103RB STM32F103VB， STM32F103CB，STM32F103TB
-------------	---

1/11

4

www.st.com

1 介绍	9
2 描述	9
2.1 设备概述.....	10
2.2 整个家庭的完全兼容性.....	13
2.3 概述.....	14
2.3.1 手臂®皮层®-带有嵌入式闪光灯和 SRAM 的 M3 核心.....	14
2.3.2 嵌入式闪存.....	14
2.3.3 CRC（循环冗余检查）计算单元.....	14
2.3.4 嵌入式 SRAM	14
2.3.5 嵌套矢量中断控制器（NVIC）	14
2.3.6 外部中断/事件控制器（EXTI）	15
2.3.7 时钟和启动.....	15
2.3.8 引导模式.....	15
2.3.9 供电方案.....	15
2.3.10 电源主管	15
2.3.11 电压调节器	16
2.3.12 低功耗模式	16
2.3.13 DMA	17
2.3.14 RTC（实时时钟）和备份寄存器.....	17
2.3.15 计时器和看门狗	17
2.3.16 I2C 总线.....	19
2.3.17 通用同步/异步接收器发射器（USART）	19
2.3.18 串行外围接口（SPI）	19
2.3.19 控制器区域网络（CAN）	19
2.3.20 通用串行总线（USB）	19
2.3.21 GPIO（通用输入/输出）	20
2.3.22 ADC（模数转换器）	20
2.3.23 温度传感器	20
2.3.24 串行线 JTAG 调试端口（SWJ-DP）	20

3	引脚和引脚描述	21
4	记忆映射	34
5	电气特性	35
5.1	参数条件.....	35
5.1.1	最小值和最大值.....	35
5.1.2	典型值	35
5.1.3	典型曲线.....	35
5.1.4	加载电容器	35
5.1.5	引脚输入电压	
5.1.6	电力供应计划	
5.1.7	电流消耗测量.....	36
5.2	绝对最高评级.....	37
5.3	操作条件	38
5.3.1	一般操作条件	38
5.3.2	开机/关机时的运行条件	39
5.3.3	嵌入式重置和电源控制块特性.....	39
5.3.4	嵌入式参考电压.....	40
5.3.5	供应当前特征	
5.3.6	外部时钟源特征.....	50
5.3.7	内部时钟源特征.....	54
5.3.8	PLL 特征	
5.3.9	记忆特征	
5.3.10	EMC 特性	57
5.3.11	绝对最大额定值（电灵敏度）	59
5.3.12	I/O 电流注射特性	60
5.3.13	I/O 端口特征	
5.3.14	NRST 引脚特征	
5.3.15	TIM 计时器特征	
5.3.16	通信接口	68
5.3.17	CAN（控制器区域网络）接口.....	73
5.3.18	12 位 ADC 特性	
5.3.19	温度传感器特性.....	78



6	包裹信息	79
6.1	设备标记	79
6.2	VFQFPN36 包装信息	80
6.3	UFQFPN48 包装信息 (A0B9)	83
6.4	LFBGA100 套餐信息	85
6.5	LQFP100 套餐信息 (1L)	87
6.6	UFBGA100 包信息 (A0C2)	90
6.7	LQFP64 软件包信息 (5W)	93
6.8	TFBGA64 套餐信息	96
6.9	LQFP48 套餐信息 (5B)	98
6.10	热特性	101
6.10.1	参考文件	101
6.10.2	选择产品温度范围	102
7	订购信息计划	104
8	重要安全通知	105
9	修订历史	106



表格列表

表 1。设备摘要 1

表 2。STM32F103xx 中密度设备功能和外围设备数量 10

表 3。STM32F103xx 系列 13

表 4。计时器功能比较 17

表 5。中密度 STM32F103xx 引脚定义 28

表 6。电压特性 37

表 7。当前特征 37

表 8。热特性 37

表 9。一般操作条件 38

表 10。开机/断电时的工作条件 39

表 11。嵌入式复位和电源控制块特性 39

表 12。嵌入式内部参考电压 40

表 13。运行模式下的最大电流消耗，带数据处理的代码
逃离 Flash 41

表 14。运行模式下的最大电流消耗，带数据处理的代码
逃离 RAM 41

表 15。睡眠模式下的最大电流消耗，代码运行
从 Flash 或 RAM 43

表 16。停止和待机模式下的典型和最大电流消耗 44

表 17。运行模式下的典型电流消耗，带有数据处理的代码
逃离 Flash 47

表 18。睡眠模式下的典型电流消耗，代码运行
从 Flash 或 RAM 48

表 19。外围电流消耗 49

表 20。高速外部用户时钟特性 50

表 21。低速外部用户时钟特征 51

表 22。HSE 4-16 MHz 振荡器特性 52

表 23。LSE 振荡器特性 ($f_{LSE} = 32.768\text{ kHz}$) 53



表 24 °	HSI 振荡器特征	54
表 25 °	LSI 振荡器特性	55
表 26 °	低功耗模式唤醒计时	56
表 27 °	PLL 特征	56
表 28 °	闪存特性	56
表 29 °	闪存耐用性和数据保留	57
表 30 °	EMS 特征	58
表 31 °	fHSE = 8 MHz 和 fHCLK = 48 MHz 的 EMI 特性	58
表 32 °	fHSE = 8 MHz 和 fHCLK = 72 MHz 的 EMI 特性	59
表 33 °	ESD 绝对最高评级	59
表 34 °	电气敏感性	59
表 35 °	I/O 电流注射易感性	60
表 36 °	I/O 静态特征	61
表 37 °	输出电压特性	64
表 38 °	I/O AC 特征	65
表 39 °	NRST 引脚特征	66
表 40 °	TIMx 特征	67
表 41 °	我 ² C 特征	68
表 42 °	SCL 频率 (fPCLK1= 36 兆赫, V _{DD_I2C} = 3.3 V)	69
表 43 °	SPI 特征	70

表格列表

表 44 °	USB 启动时间	72
表 45 °	USB 直流电气特性	73
表 46 °	USB : 全速电气特性	73
表 47 °	ADC 特征	74
表 48 °	半径 AIN _F 的最大值 ADC= 14 MHz	75
表 49 °	ADC 准确性 - 有限的测试条件	75
表 50 °	ADC 准确性	76
表 51 °	TS 特征	78
表 52 °	VFQFPN - 36 针, 6x6 毫米, 0.5 毫米间距非常薄的轮廓细间距四平	



包装机械数据81

表 53。 UFQFPN48 – 机械数据.....84

表 54。 LFBGA100 – 100 球低调细间距球网格阵列，10 x 10 毫米，
0.8 毫米间距，包装机械数据.....85

表 55。 LFBGA100 推荐的 PCB 设计规则（0.8 毫米间距 BGA）。86

表 56。 LQFP100 - 机械数据.....88

表 57。 UFBGA100 - 机械数据.....91

表 58。 UFBGA100 - PCB 设计规则示例（0.5 毫米间距 BGA）92

表 59。 LQFP64 - 机械数据.....94

表 60。 TFBGA64 – 64 球，5 x 5 毫米，0.5 毫米间距，薄轮廓细间距球网格阵列
包装机械数据96

表 61。 TFBGA64 推荐的 PCB 设计规则（0.5 毫米间距 BGA）97

表 62。 LQFP48 – 机械数据.....99

表 63。 包装热特性101

表 64。 文件修订历史106

数字列表

数字列表

图 1。 STM32F103xx 性能线框图11

图 2。 钟树12

图 3。 STM32F103xx performance line LFBGA100 ballout21

图 4。 STM32F103xx 性能线 LQFP100 引脚.....22

图 5。 STM32F103xx 性能线 UFBGA100 引脚23

图 6。 STM32F103xx 性能线 LQFP64 引脚24

图 7。 STM32F103xx performance line TFBGA64 ballout25

图 8。 STM32F103xx 性能线 LQFP48 引脚.....26

图 9。 STM32F103xx 性能线 UFQFPN48 引脚26

图 10。 STM32F103xx 性能线 VFQFPN36 引脚27

图 11。 记忆地图.....34

图 12。 引脚加载条件35

图 13。 引脚输入电压35



图 14。	电源方案	36
图 15。	当前消费测量方案.....	36
图 16。	运行模式下的典型电流消耗与频率（3.6V）， 数据处理从 RAM 运行的代码，外围设备已启用.....	42
图 17。	运行模式下的典型电流消耗与频率（3.6V）， 从 RAM 运行数据处理的代码，外围设备被禁用.....	42
图 18。	V _{DD} 上的典型电流消耗（RTC on）。	44
图 19。	停止模式下的典型电流消耗，调节器处于运行模式	45
图 20。	典型电流消耗处于停止模式，调节器处于低功耗模式	45
图 21。	待机模式下的典型电流消耗。	46
图 22。	高速外部时钟源交流定时图.....	51
图 23。	低速外部时钟源交流定时图.....	52
图 24。	8 MHz 晶体的典型应用	53
图 25。	32.768 kHz 晶体的典型应用.....	54
图 26。	标准 I/O 输入特性 - CMOS 端口	62
图 27。	标准 I/O 输入特性 - TTL 端口	62
图 28。	5 V 宽容 I/O 输入特性 - CMOS 端口	63
图 29。	5 V 宽容 I/O 输入特性 - TTL 端口	63
图 30。	I/O AC 特征定义.....	66
图 31。	推荐 NRST 引脚保护.....	67
图 32。	我 ² C 总线交流波形和测量电路.....	69
图 33。	SPI 定时图 - 从模式和 CPHA = 0.....	71
图 34。	SPI 时序图 - 从属模式和 CPHA = 1.....	71
图 35。	SPI 计时图-主模式.....	72
图 36。	USB 定时：数据信号上升和下降时间的定义.....	73
图 37。	ADC 精度特性.....	76
图 38。	使用 ADC.....	77
图 39。	电源和参考解耦（V _{参考+} 未连接到 V _{DDA} ）.....	77
图 40。	电源和参考解耦（V _{参考+} 连接到 V _{DDA} ）.....	78
图 41。	VFQFPN - 36 针，6x6 毫米，0.5 毫米间距非常薄的轮廓细间距四平	



包裹大纲80

图 42。 VFQFPN - 36 针，6x6 毫米，0.5 毫米间距非常薄的轮廓细间距四平

包装推荐足迹82

图 43。 UFQFPN48 – 大纲.....83

图 44。 UFQFPN48 – 足迹示例.....84

数字列表

图 45。 LFBGA100 – 100 球低调细间距球网格阵列，10 x 10 毫米，
0.8 毫米间距，包装轮廓85

图 46。 LFBGA100 – 100 球低调细间距球网格阵列，10 x 10 毫米，
0.8 毫米间距，包装推荐足迹.....86

图 47。 LQFP100 - 大纲⁽¹⁵⁾.....87

图 48。 LQFP100 - 足迹示例.....89

图 49。 UFBGA100 - 大纲⁽¹³⁾.....90

图 50。 UFBGA100 - 足迹示例.....92

图 51。 LQFP64 - 大纲⁽¹⁵⁾.....93

图 52。 LQFP64 - 足迹示例.....95

图 53。 TFBGA64 – 64 球，5 x 5 毫米，0.5 毫米间距薄轮廓细间距球网格阵列
包裹大纲.....96

图 54。 TFBGA64 – 64 球，5 x 5 毫米，0.5 毫米间距，薄轮廓细间距球网格阵列
，推荐的足迹97

图 55。 LQFP48 – 大纲⁽¹⁵⁾.....98

图 56。 LQFP48 – 足迹示例.....100

图 57。 LQFP100 P 五百最大对 T 嘌呤基.....103



1 简单介绍

本文件提供了 STM32F103x8 和 STM32F103xB 中密度性能线微控制器的订购信息和机械设备特性。有关整个 STMicroelectronics STM32F103xx 系列的更多详细信息，请参阅 [第 2.2 节：整个家庭的完全兼容性](#)。

中密度 STM32F103xx 数据表必须与低密度、中密度和高密度 STM32F10xxx 参考手册一起读取。有关数据表和参考手册的设备勘误表信息，请参阅 STM32F103x8/B 勘误表

（ES096）。勘误表、参考手册和闪存编程手册都可以在意法半导体网站上找到

www.st.com。

有关手臂的信息^{®(a)}皮层[®]-M3 核心指的是 Cortex[®]-M3 技术参考手册，可从 www.arm.com 网站获得。

2 描述

STM32F103xx 中密度性能线系列结合了高性能手臂[®]皮层[®]-M3 32 位 RISC 核心以 72 MHz 频率运行，高速嵌入式存储器（闪存高达 128KB，SRAM 高达 20KB），以及广泛的增强型 I/O 和外围设备连接到两个 APB 巴士。所有设备都提供两个 12 位 ADC，三个通用 16 位计时器加一个 PWM 计时器，以及标准和高级通信接口：最多两个 I²Cs 和 SPI，三个 USART，一个 USB 和一个 CAN。

这些设备从 2.0 到 3.6 伏的电源运行。它们有 -40 至 +85°C 的温度范围和 -40 至 +105°C 的扩展温度范围。一套全面的节能模式允许设计低功耗应用程序。

STM32F103xx 中密度性能线系列包括六种不同封装类型的设备：从 36 针到 100 针。根据所选择的设备，包括不同的外围设备，下面的描述概述了该系列中提议的外围设备的完整范围。

这些功能使 STM32F103xx 中密度性能线微控制器系列适用于广泛的应用，如电机驱动器、应用控制、医疗和手持设备、PC 和游戏外围设备、GPS 平台、工业应用、PLC、逆变器、打印机、扫描仪、报警系统、视频对讲机和暖通空调。

arm

A. Arm 是 Arm Limited（或其子公司）在美国和/或其他地方的注册商标。

2.1 设备概述

表 2。STM32F103xx 中密度设备功能和外围设备数量

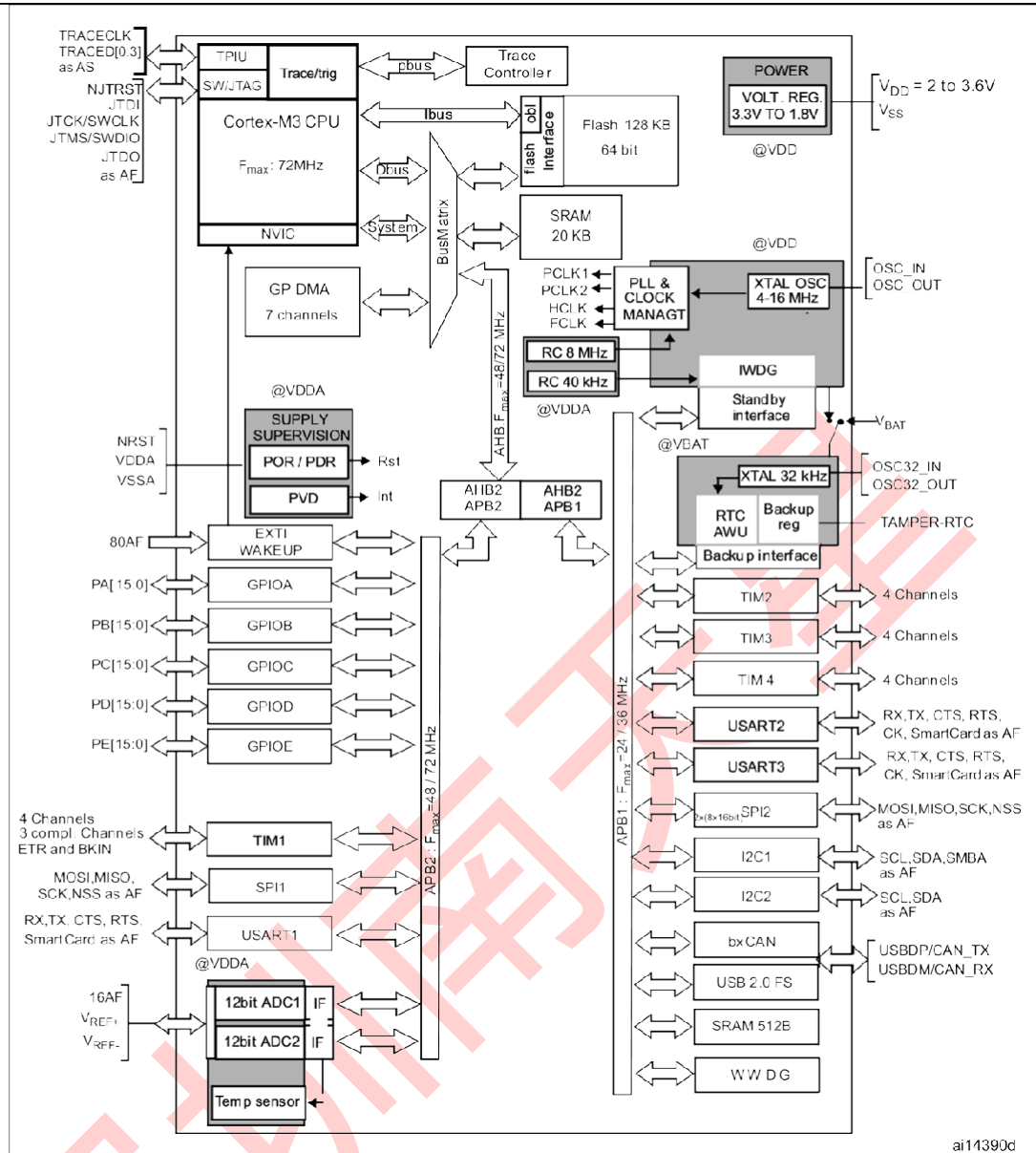
外围的		STM32F103Tx		STM32F103Cx		STM32F103Rx		STM32F103Vx	
闪存 - Kbytes		64	128	64	128	64	128	64	128
SRAM - Kbytes		20		20		20		20	
微控制器	多用途的	3		3		3		3	
	高级控制	1		1		1		1	
外设	SPI	1		2		2		2	
	我 ² 光速	1		2		2		2	
	USART	2		3		3		3	
	通用串行总线	1		1		1		1	
	装罐量	1		1		1		1	
GPIOs		26		37		51		80	
12 位同步 ADC 通道数量		2 10 个频道		2 10 个频道		2 16 个频道 (1)		2 16 个频道	
CPU 频率		72 兆赫							
工作电压		2.0 到 3.6 伏							
工作温度		环境温度：-40 至+85°C/-40 至+105°C（见 表9） 连接温度：-40 至+125°C（见 表9）							
包裹		VFQFPN36		LQFP48， UFQFPN48		LQFP64， TFBGA64		LQFP100， LFBGA100， UFBGA100	

1. 在 TFBGA64 封装上，只有 15 个通道可用（一个模拟输入引脚已被 V 取代）参考+).



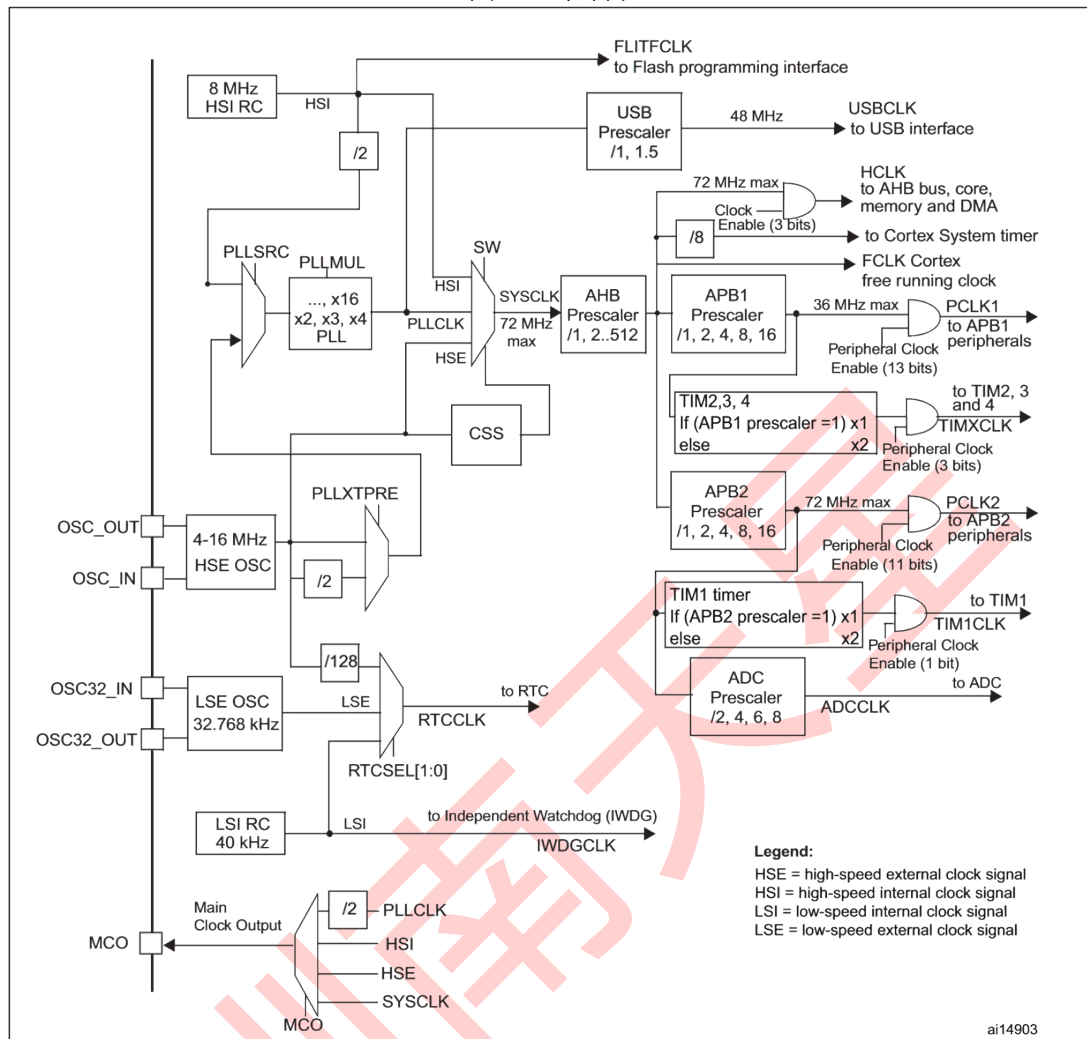
图 1。STM32F103xx 性能线框图





1. 公吨噪吟基 = -40°C 至 $+105^{\circ}\text{C}$ (连接温度高达 125°C)。
2. AF = I/O 端口引脚上的备用功能。

图 2。时钟树



1. 当 HSI 用作 PLL 时钟输入时，可以实现的最大系统时钟频率为 64 MHz。
2. 为了提供 USB 功能，必须启用 HSE 和 PLL，USBCLK 以 48 MHz 运行。
3. 要使 ADC 转换时间达到 1 微秒，APB2 必须为 14 MHz、28 MHz 或 56 MHz。

2.2 整个家庭的完全兼容性

STM32F103xx 是一个完整的系列，其成员完全与针对针、软件和功能兼容。在参考手册中，STM32F103x4 和 STM32F103x6 被确定为低密度设备，STM32F103x8 和 STM32F103xB 被确定为中密度设备，STM32F103xC、STM32F103xD 和 STM32F103xE 被称为高密度设备。

低密度和高密度设备是 STM32F103x8/B 设备的扩展；它们分别在 STM32F103x4/6 和 STM32F103xC/D/E 数据表中指定。低密度设备的闪存和 RAM 容量较低，计时器和外围设备更少。高密度设备具有更高的闪存和 RAM 容量，以及额外的外围设备，如 SDIO、FSMC、I²S 和 DAC，同时与 STM32F103xx 家族的其他成员完全兼容。



STM32F103x4、STM32F103x6、STM32F103xC、STM32F103xD 和 STM32F103xE 是 STM32F103x8/B 中密度设备的下拉式替代品，允许用户尝试不同的内存密度，并在开发周期内提供更大的自由度。

此外，STM32F103xx 性能线系列与所有现有的 STM32F101xx 接入线和 STM32F102xx USB 接入线设备完全兼容。

表 3。STM32F103xx 系列

Pinout	低密度设备		中密度设备		高密度设备		
	16 KB 闪存	32 KB 闪存	64 KB 闪存	128 KB 闪存	256 KB 闪存	384 KB 闪存	512 KB 闪存
	6 KB 内存	10 KB 内存	20 KB 内存	20 KB 内存	48 KB 内存	64 KB 内存	64 KB 内存
144	-	-	-	-	5× USARTs 4×16 位计时器，2×基本计时器 3× SPI，2× I ² Ss，2× I ² Cs USB，CAN，2×PWM 计时器 3×ADC，2×DAC，1×SDIO FSMC（ 100 和 144 针）		
100	-	-	3× USARTs 3×16 位计时器 2× SPI，2× I ² Cs，USB， CAN，1×PWM 计时器 2× ADC				
64	2× USARTs 2×16 位计时器 1× SPI，1× I ² C，						
48	USB，				-	-	-
36	CAN，1×PWM 计时器 2× ADC				-	-	-

2.3 概述

2.3.1 手臂®皮层®-带有嵌入式闪光灯和 SRAM 的 M3 核心

手臂®皮层®-M3 处理器是最新一代的 Arm®嵌入式系统的处理器。它的开发是为了提供一个低成本的平台，满足 MCU 实现的需求，减少引脚数和低功耗，同时提供出色的计算性能和对中断的高级系统响应。

手臂®皮层®-M3 32 位 RISC 处理器具有卓越的代码效率，提供 Arm 所期望的高性能®内存大小的核心通常与 8 位和 16 位设备相关联。

STM32F103xx 性能系列具有嵌入式手臂®核心，它与所有手臂兼容®工具和软件。

图 1 显示设备系列的一般方框图。

2.3.2 嵌入式闪存

64 或 128 千字节的嵌入式闪存可用于存储程序和数据。

2.3.3 CRC（循环冗余检查）计算单元

CRC（循环冗余检查）计算单元用于从 32 位数据字和固定生成器多项式中获取 CRC 代码。



在其他应用程序中，基于 CRC 的技术用于验证数据传输或存储完整性。在 EN/IEC 60335-1 标准范围内，它们提供了一种验证闪存完整性的方法。CRC 计算单元有助于在运行时计算软件的签名，与链接时生成并存储在给定内存位置的参考签名进行比较。

2.3.4 嵌入式 SRAM

20KB 的嵌入式 SRAM 以 CPU 时钟速度访问（读/写），等待状态为 0。

2.3.5 嵌套矢量中断控制器（NVIC）

STM32F103xx 性能线嵌入了一个嵌套矢量中断控制器，能够处理多达 43 个可屏蔽的中断通道（不包括 Cortex 的 16 条中断线）^{®M3} 和 16 个优先级别。

- 紧密耦合的 NVIC 提供低延迟中断处理
- 中断条目矢量表地址直接传递到核心
- 紧密耦合的 NVIC 核心接口
- 允许早期处理中断
- 处理 达到了更高优先级的中断
- 支持尾部锁链
- 处理器状态自动保存
- 中断入口在中断出口时恢复，没有指令开销

此硬件块提供灵活的中断管理功能，具有最小的中断延迟。

2.3.6 外部中断/事件控制器（EXTI）

外部中断/事件控制器由 19 条用于生成中断/事件请求的边缘检测器线组成。每行都可以独立配置为选择触发事件（上升边缘，下降边缘，两者），并且可以独立屏蔽。挂起的寄存器保持中断请求的状态。EXTI 可以检测到脉冲宽度短于内部 APB2 时钟周期的外部线。多达 80 个 GPIO 可以连接到 16 条外部中断线。

2.3.7 时钟和启动

系统时钟选择在启动时执行，但内部 RC 8 MHz 振荡器在重置时被选为默认 CPU 时钟。可以选择外部 4-16 MHz 时钟，在这种情况下，它会被监控故障。如果检测到故障，系统会自动切换回内部 RC 振荡器。如果启用，将生成软件中断。同样，必要时可以对 PLL 时钟条目进行完全中断管理（例如，当间接使用的外部晶体发生故障时，谐振器，或振荡器）。

几个预缩放器允许配置 AHB 频率、高速 APB（APB2）和低速 APB（APB1）域。AHB 和高速 APB 域的最大频率为 72 MHz。低速 APB 域的最大允许频率为 36 MHz。看见 [图 2](#) 有关时钟树的详细信息。

2.3.8 引导模式

启动时，引导引脚用于从三个引导选项选择一个：

- 从用户 Flash 启动



- 从系统内存启动
- 从嵌入式 SRAM 启动

引导加载程序位于系统内存中。它用于使用 USART1 重新编程闪存。有关更多详细信息，请参阅 AN2606，可在 [Wwww.st.com](http://www.st.com)。

2.3.9 供电方案

- 伏特_{女儿} = 2.0 至 3.6 V：I/O 和内部调节器的外部电源。通过 V 外部提供_{女儿}针脚。
- 伏特_{SSA}，V_{DDA} = 2.0 至 3.6 V：用于 ADC、复位块、RC 和 PLL 的外部模拟电源（应用于 V 的最小电压）_{DDA}使用 ADC 时为 2.4 V）。伏特_{DDA}和 V_{SSA}必须连接到 V_{DD}和 V_{纳粹党卫军}，分别。
- 伏特_{蝙蝠} = 1.8 至 3.6 V：当 V 时，RTC、外部时钟 32 kHz 振荡器和备用寄存器（通过电源开关）的电源_{女儿}不在场。

有关如何连接电源引脚的更多信息，请参阅 [图 14：供电方案](#)。

2.3.10 电源主管

该设备具有集成的开机复位（POR）/断电复位（PDR）电路。它始终处于活动状态，并确保从/下到 2V 的正常运行。当 V 时，设备仍处于重置模式 _{DD} 低于指定的阈值，V_{POR/PDR}，不需要外部复位电路。

该设备具有监控 V 的嵌入式可编程电压探测器（PVD）_{女儿}/V_{DDA} 电源，并将其与 V 进行比较 PVD 阈值。当 V 时可以生成中断 _{女儿}/V_{DDA} 下降到 V 以下 PVD 阈值和/或当 V _{女儿}/V_{DDA} 高于 V_{PVD} 阈值。然后，中断服务例程可以生成警告消息和/或将 MCU 置于安全状态。PVD 由软件启用。

参考 [表 11](#) 对于 V 的值 POR/PDR 和 V_{PVD}。

2.3.11 稳压器

调节器有三种操作模式：主（MR）、低功耗（LPR）和关机。

- MR 用于标称调节模式（运行）
- LPR 用于停止模式
- 在待机模式下使用断电：调节器输出处于高阻抗：内核电路断电，诱导零消耗（但寄存器和 SRAM 的内容丢失）

重置后始终启用此调节器。它在待机模式下禁用，提供高阻抗输出。

2.3.12 低功耗模式

STM32F103xx 性能系列支持三种低功耗模式，以实现低功耗、短启动时间和可用唤醒源之间的最佳折衷：



- **睡觉时段模式**
在睡眠模式下，只有 CPU 停止。所有外围设备都继续运行，并且可以在发生中断/事件时唤醒 CPU。
- **阻止模式**
停止模式实现了最低的功耗，同时保留了 SRAM 和寄存器的内容。1.8V 域中的所有时钟都已停止，PLL、HSI RC 和 HSE 晶体振荡器被禁用。稳压器也可以置于正常或低功耗模式。
该设备可以通过任何 EXTI 线路从停止模式唤醒。EXTI 线路源可以是 16 条外部线路、PVD 输出、RTC 警报或 USB 唤醒之一。
- **备用物模式**
待机模式用于实现最低功耗。内部电压调节器被关闭，以便整个 1.8V 域被关闭。PLL、HSI RC 和 HSE 晶体振荡器也关闭了。进入待机模式后，SRAM 和寄存器内容将丢失，但备份域和待机电路中的寄存器除外。
当发生外部重置（NRST 引脚）、IWDG 重置、WKUP 引脚上的上升边缘或 RTC 警报时，设备退出待机模式。

注意：RTC、IWDG 和相应的时钟源不会通过进入停止或待机模式来停止。

2.3.13 DMA

灵活的 7 通道通用 DMA 能够管理内存到内存、外围到内存和内存到外围设备的传输。DMA 控制器支持循环缓冲区管理，避免在控制器到达缓冲区末端时生成中断。

每个通道都连接到专用的硬件 DMA 请求，支持每个通道上的软件触发器。配置由软件进行，源和目的地之间的传输大小是独立的。

DMA 可以与主要外围设备一起使用：SPI、I²C、USART、通用和高级控制计时器 TIMx 和 ADC。

2.3.14 RTC（实时时钟）和备份寄存器

RTC 和备份寄存器通过一个开关提供，该开关在 V_{DD} 上供电女儿存在时或通过 V_{DD} 供应蝙蝠别针。备份寄存器是十个 16 位寄存器，用于存储 20 字节的用户应用程序数据，当 V_{DD} 女儿权力不存在。

实时时钟提供了一组连续运行的计数器，可以与合适的软件一起使用，以提供时钟日历功能，并提供警报中断和定期中断。它由 32.768 千赫的外部晶体、谐振器或振荡器、内部低功耗 RC 振荡器或高速外部时钟除以 128 来计时。内部低功耗 RC 的典型频率为 40 千赫。RTC 可以使用外部 512 Hz 输出进行校准，以补偿任何自然晶体偏差。RTC 具有 32 位可编程计数器，用于长期测量，使用比较寄存器生成警报。20 位预缩放器用于时间基准时钟，默认配置为从 32.768 kHz 的时钟生成 1 秒的时间基准。

2.3.15 计时器和看门狗

中密度 STM32F103xx 性能线设备包括一个高级控制计时器、三个通用计时器、两个看门狗计时器和一个 SysTick 计时器。

表 4 比较了高级控制和通用计时器的特点。



表 4。 计时器功能比较

计时器	反决议	计数器类型	预缩放因子	DMA 请求生成	捕获/比较频道	补充产出
TIM1	16 位	向上，向下，向上/向下	1 和 65536 之间的任何整数	是	4	是
TIM2， TIM3， TIM4	16 位	向上，向下，向上/向下	1 和 65536 之间的任何整数	是	4	不是

高级控制计时器（TIM1）

高级控制计时器（TIM1）可以被视为 6 个通道上的三相 PWM 多路复用。它具有互补的 PWM 输出和可编程插入的死时间。它也可以被视为一个完整的通用计时器。这 4 个独立频道可用于

- 输入捕获
- 输出比较
- PWM 生成（边缘或中心对齐模式）
- 单脉冲模式输出

如果配置为通用 16 位计时器，它具有与 TIMx 计时器相同的功能。如果配置为 16 位 PWM 发生器，它具有完整的调制能力（0-100%）。

在调试模式下，高级控制计时器计数器可以冻结，并禁用 PWM 输出，以关闭由这些输出驱动的任何电源开关。

许多功能与具有相同架构的通用 TIM 计时器的功能相同。因此，高级控制计时器可以通过计时器链接功能与 TIM 计时器一起工作，用于同步或事件链。

通用计时器（TIMx）

STM32F103xx 性能线设备中嵌入了多达三个可同步的通用计时器。这些计时器基于 16 位自动重新加载上/下计数器、16 位预缩放器，并具有四个独立的通道，每个通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。这在最大的封装上提供了多达 12 个输入捕获/输出比较/PWM。

通用计时器可以通过计时器链接功能与高级控制计时器一起工作，用于同步或事件链。他们的计数器可以在调试模式下冻结。任何通用计时器都可用于生成 PWM 输出。他们都有独立的 DMA 请求生成。

这些计时器能够处理正交（增量）编码器信号和一个到三个霍尔效应传感器的数字输出。

独立监督机构

独立监督机构基于 12 位 downcounter 和 8 位预缩放器。它从独立的 40 kHz 内部 RC 计时，由于它独立于主时钟运行，它可以在停止和待机模式下运行。它可以用作监视，在问题发生时重置设备，也可以用作应用程序超时管理的自由运行计时器。它可以通过选项字节进行硬件或软件配置。计数器可以在调试模式下冻结。



⑤户看门狗

⑤口看门狗基于 7 位 **downcounter**，可以设置为自由运行。它可以用作看门狗，在出现问题时重置设备。它从主时钟开始计时。它具有预警中断功能，计数器可以在调试模式下冻结。

SysTick 计时器

此计时器专用于操作系统，但也可以用作标准降压计数器。它的特点是：

- 24 位倒计时器
- 自动重新加载能力
- 当计数器达到 0 时，可屏蔽系统中断生成
- 可编程时钟源

2.3.16 I2C 巴士

多达两个 I2C 总线接口可以在多主模式和从模式下运行。它们可以支持标准和快速模式。

它们支持双从服务器定址（仅限 7 位）和主模式下的 7/10 位定址。嵌入了硬件 CRC 生成/验证。

它们可以由 DMA 提供服务，并且它们支持 SM Bus 2.0/PM Bus。

2.3.17 通用同步/异步接收器发射器 (USART)

其中一个 USART 接口能够以高达 4.5 Mbit/s 的速度进行通信。其他可用接口的通信时间高达 2.25 Mbit/s。它们提供 CTS 和 RTS 信号的硬件管理，IrDA SIR ENDEC 支持，符合 ISO 7816 标准，并具有 LIN 主/从功能。

所有 USART 接口都可以由 DMA 控制器提供。

2.3.18 串行外围接口 (SPI)

多达两个 SPI 能够在从属和主模式下通信高达 18 Mbits/s 全双工和单纯形通信模式。3 位预缩放器提供 8 个主模式频率，帧可配置为 8 位或 16 位。硬件 CRC 生成/验证支持基本的 SD 卡/MMC 模式。

两个 SPI 都可以由 DMA 控制器提供服务。

2.3.19 控制器区域网络 (CAN)

CAN 符合规范 2.0A 和 B（活动），比特率高达 1 Mbit/s。它可以接收和传输具有 11 位标识符的标准帧以及具有 29 位标识符的扩展帧。它有三个传输邮箱，两个具有三个阶段的接收 FIFO 和 14 个可扩展的过滤库。



2.3.20 通用串行总线 (USB)

STM32F103xx 性能线嵌入了一个与 USB 全速 12 Mbps 兼容的 USB 设备外围设备。USB 接口实现了全速 (12 Mbit/s) 功能接口。它具有可软件配置的端点设置和暂停/恢复支持。专用的 48 MHz 时钟由内部主 PLL 生成 (时钟源必须使用 HSE 晶体振荡器)。

2.3.21 GPIOs (通用输入/输出)

每个 GPIO 引脚都可以由软件配置为输出 (推挽或开排)、输入 (带或不带上拉或下拉) 或外围备用功能。大多数 GPIO 引脚都与数字或模拟替代功能共享。所有 GPIO 都具有高电流能力。

如果需要, 可以按照特定顺序锁定 I/Os 备用函数配置, 以避免虚假写入 I/Os 寄存器。

APB2 上的 I/O, 切换速度高达 18MHz。

2.3.22 ADC (模拟数字转换器)

两个 12 位模数转换器嵌入到 STM32F103xx 性能线设备中, 每个 ADC 共享多达 16 个外部通道, 在单次或扫描模式下执行转换。在扫描模式下, 对一组选定的模拟输入进行自动转换。

ADC 接口中嵌入的其他逻辑功能允许:

- 同时采样和保持
- 交错样品和保持
- 单分流

ADC 可以由 DMA 控制器提供服务。

模拟看门狗功能允许非常精确地监控一个、部分或所有选定通道的转换电压。当转换后的电压超出编程阈值时, 会产生中断。

通用计时器 (TIMx) 和高级控制计时器 (TIM1) 生成的事件可以分别在内部连接到 ADC 启动触发器、注入触发器和 DMA 触发器, 以允许应用程序同步 A/D 转换和计时器。

2.3.23 温度传感器

温度传感器必须产生随温度线性变化的电压。转换范围在 $2\text{ V} < V_{\text{DDA}} < 3.6\text{ V}$ 。温度传感器内部连接到 ADC12_IN16 输入通道, 该通道用于将传感器输出电压转换为数字值。

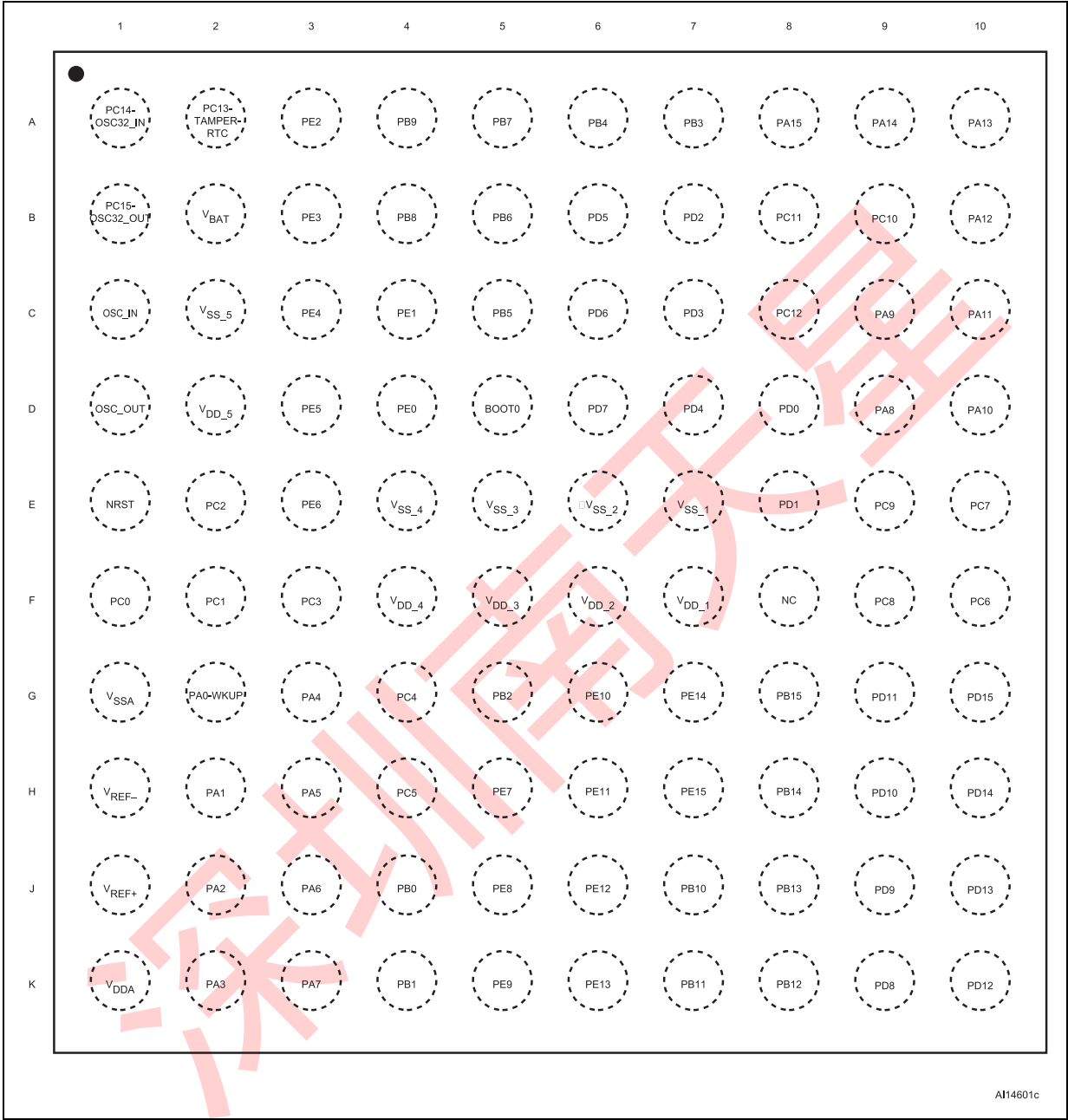
2.3.24 串行线 JTAG 调试端口 (SWJ-DP)

Arm SWJ-DP 接口是嵌入式的, 是一个结合 JTAG 和串行线调试端口, 可以将串行线调试或 JTAG 探头连接到目标。JTAG TMS 和 TCK 引脚分别与 SWDIO 和 SWCLK 共享, 并使用 TMS 引脚上的特定序列在 JTAG-DP 和 SW-DP 之间切换。



3 Pinouts and pin description

Figure 3. STM32F103xx performance line LFBGA100 ballout



AI14601c

Figure 4. STM32F103xx performance line LQFP100 pinout

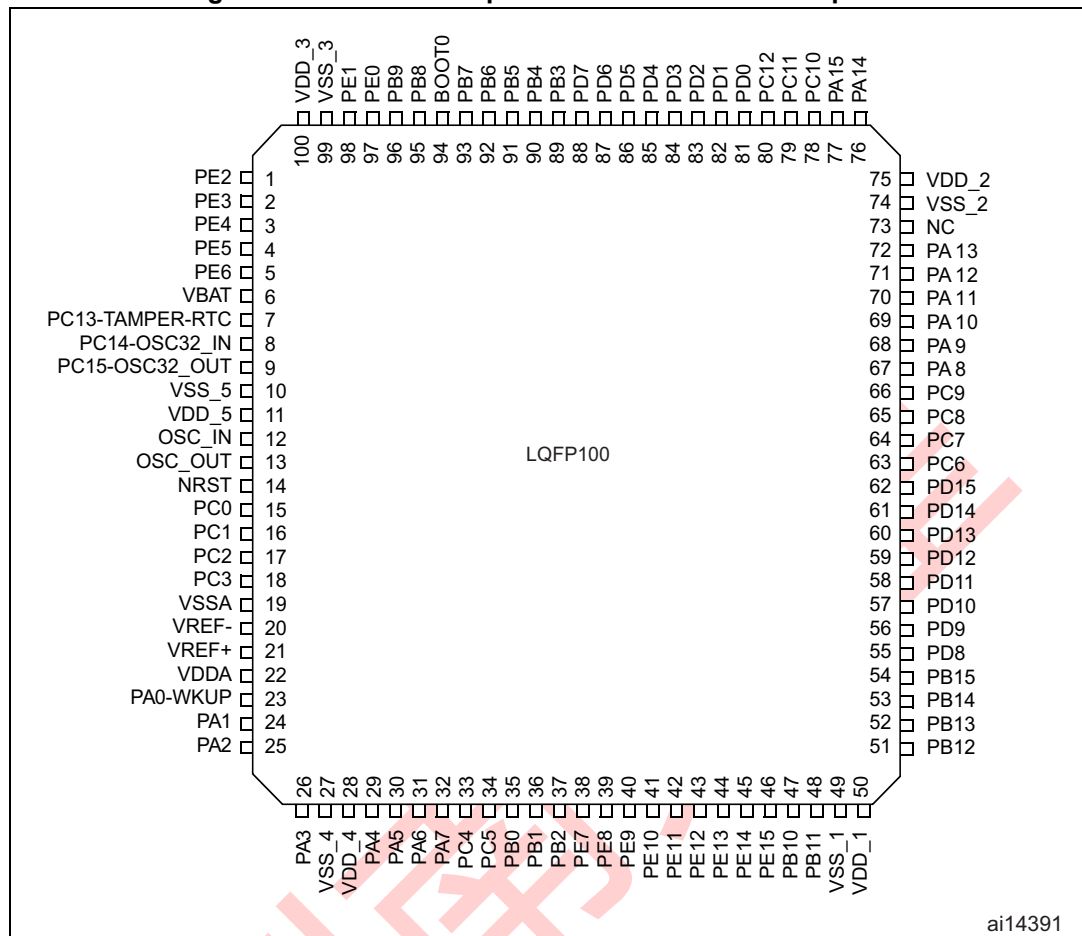
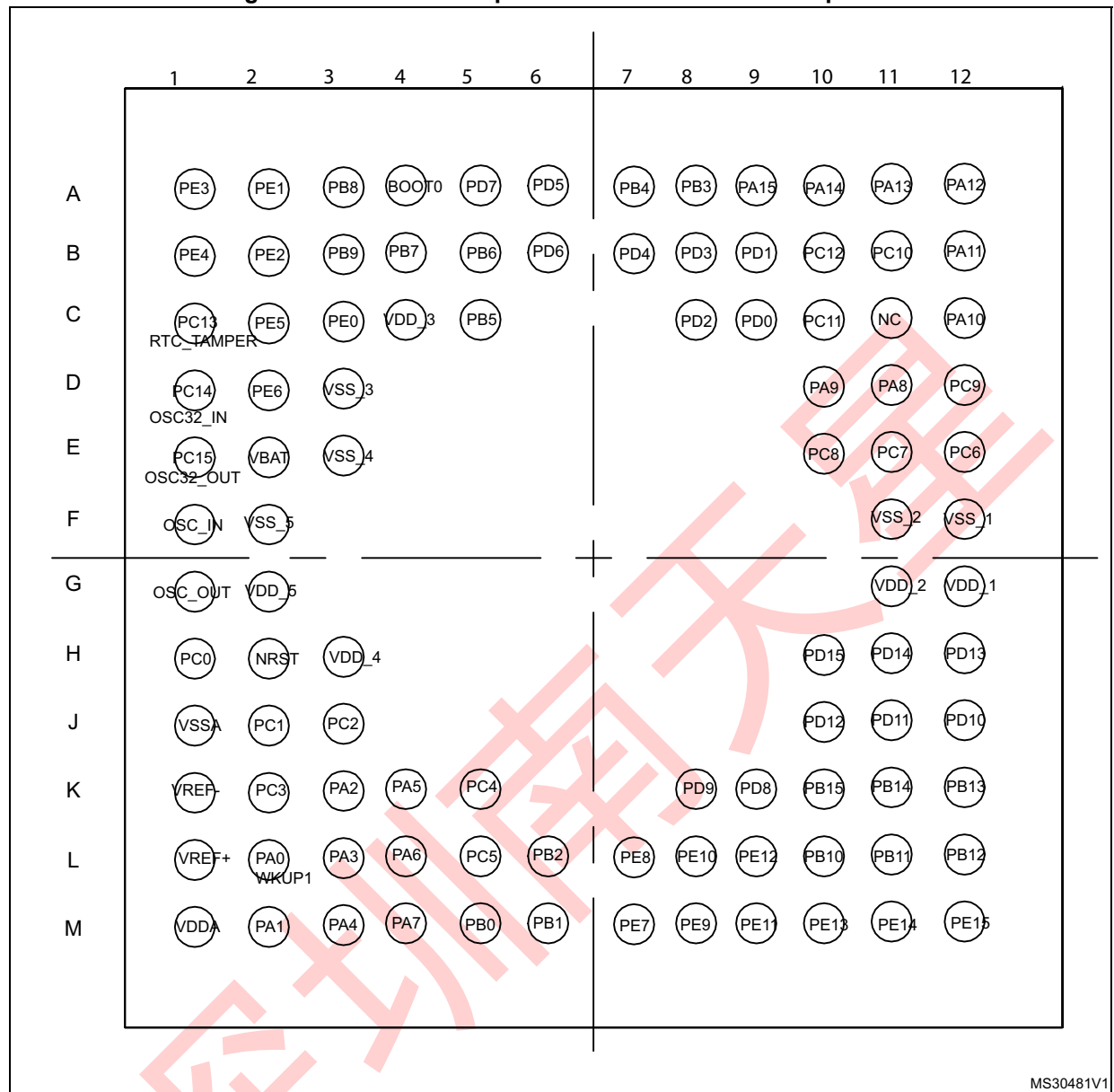


Figure 5. STM32F103xx performance line UFBGA100 pinout



MS30481V1

Figure 6. STM32F103xx performance line LQFP64 pinout

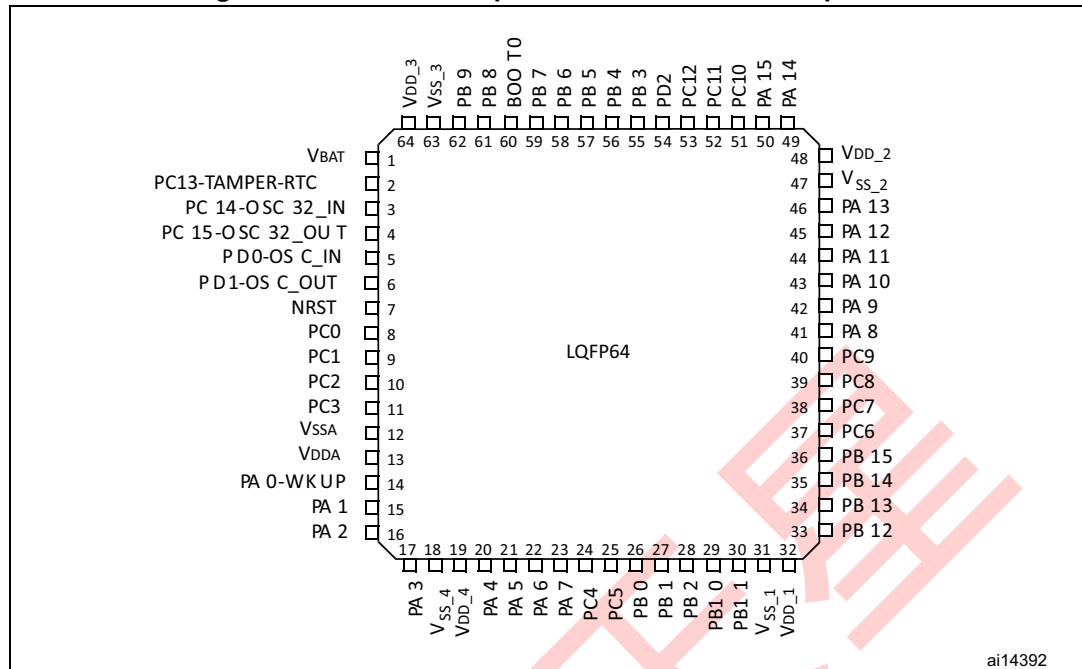


Figure 7. STM32F103xx performance line TFBGA64 ballout

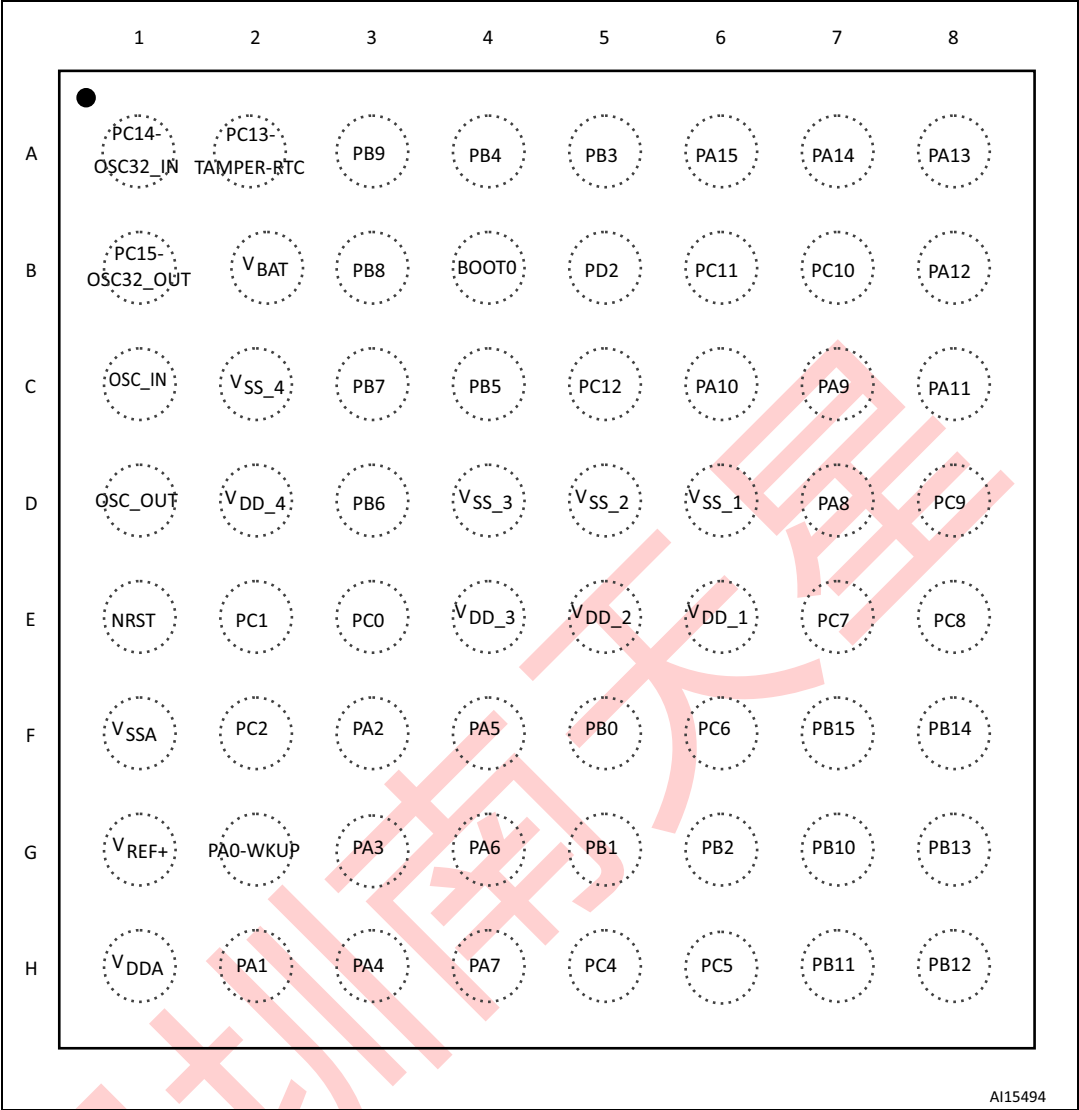


Figure 8. STM32F103xx performance line LQFP48 pinout

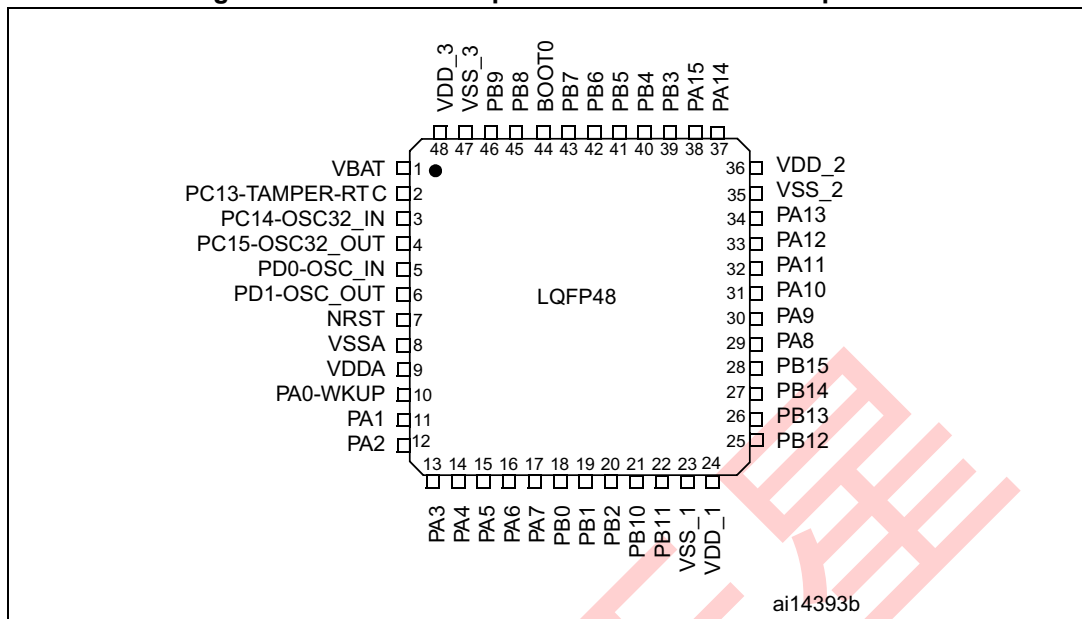


Figure 9. STM32F103xx performance line UFQFPN48 pinout

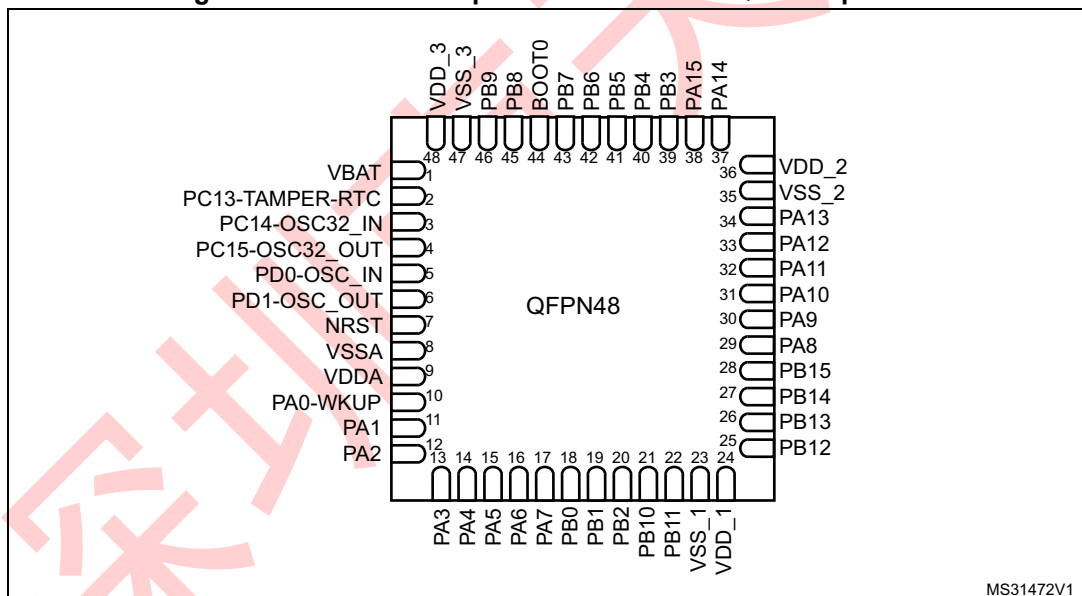


Figure 10. STM32F103xx performance line VFQFPN36 pinout

