

新的 QFN 软件包迁移的附录

本附录提供了本书所涵盖产品的 98A 系列大纲编号的更改，由于一些包裹中从金线迁移到铜线，案件大纲发生了变化。有关旧（金线）包装与新（铜线）包装，请参阅下表。

要查看新图纸，请访问 Freescale.com 并搜索您设备的新 98A 软件包编号。

有关 QFN 软件包使用的更多信息，请参阅 EB806：QFN 和 DFN 封装上暴露垫的电气连接建议。

部件号	包裹描述	原始（金丝）包裹文件编号	当前（铜线）包装文件号
MC68HC908JW32	48 QFN	98ARH99048A	98ASA00466D
MC9S08AC16			
MC9S908AC60			
MC9S08AC128			
MC9S08AW60			
MC9S08GB60A			
MC9S08GT16A			
MC9S08JM16			
MC9S08JM60			
MC9S08LL16			
MC9S08QE128			
MC9S08QE32			
MC9S08RG60			
MCF51CN128			
MC9RS08LA8	48 QFN	98ARL10606D	98ASA00466D
MC9S08GT16A	32 QFN	98ARH99035A	98ASA00473D
MC9S908QE32	32 QFN	98ARE10566D	98ASA00473D
MC9S908QE32	32 QFN	98ASA00071D	98ASA00736D
MC9S08JS16	24 QFN	98ARL10608D	98ASA00734D
MC9S08QB8			
MC9S08QG8	24 QFN	98ARL10605D	98ASA00474D
MC9S08SH8	24 QFN	98ARE10714D	98ASA00474D
MC9RS08KB12	24 QFN	98ASA00087D	98ASA00602D
MC9S08QG8	16 QFN	98ARE10614D	98ASA00671D
MC9RS08KB12	8 DFN	98ARL10557D	98ASA00672D
MC9S08QG8			
MC9RS08KA2	6 DFN	98ARL10602D	98ASA00735D

新 QFN 软件包迁移附录，Rev.0





MC9S08AC16

MC9S08AC8

MC9S08AW16A

MC9S08AW8A

数据表

MC9S08AC16 系列特点

MC9S08AC16 系列设备

- 消费者和工业
 - MC9S08AC16
 - MC9S08AC8
- 汽车的
 - MC9S08AW16A

— MC9S08AW8A

8 位 HCS08 中央处理器单元 (CPU)

- 40 MHz HCS08 CPU (中央处理器单元)
- 20MHz 内部总线频率
- 添加了 BGND 指令的 HC08 指令集

MC9S08AC16
修订版 9
8/2011

Freescale.com



- 后台调试系统
- 断点功能允许在电路调试期间设置单个断点（加上片上调试模块中的另外两个断点）
- 包含两个比较器和九种触发模式的调试模块。八个深度FIFO，用于存储流量更改地址和仅限事件的数据。调试模块支持标签和强制断点。
- 支持多达 32 个中断/重置源

内存选项

- 高达 16KB 的片上电路内可编程闪存，具有块保护和选项
- 高达 1 KB 的片上 RAM

时钟源选项

- 时钟源选项包括晶体、谐振器、外部时钟或带有精密 NVM 修剪的内部生成时钟

系统保护

- 可选计算机正常运行 (COP) 重置，可选择从独立的内部时钟源或总线时钟运行
- 通过重置或中断进行低压检测
- 重置的非法操作码检测
- 重置后非法地址检测

省电模式

- 等待加两站

外围设备

- **ADC**—具有自动比较功能的 8 通道、10 位模拟数字转换器

- **SCI**—两个串行通信接口模块，可选 13 位中断
- **SPI**—串行外设接口模块
- **IIC**—集成电路总线模块，以高达 100kbps 的速度运行，最大总线负载；能够在减少负载的情况下实现更高的波特率
- **计时器**—三个 16 位计时器/脉冲宽度调制器 (TPM) 模块—两个 2 通道和一个 4 通道；每个通道都有可选的输入捕获、输出比较和边缘对齐 PWM 能力。每个定时器模块都可以配置为所有通道上的缓冲中心 PWM (CPWM)
- **KBI**—7 针键盘中断模块

输入/输出

- 多达 38 个通用输入/输出 (I/O) 引脚
- 用作输入时端口上的软件可选拉拔
- 用作输出时，端口上的软件可选下降速率控制
- 用作输出时，端口上的软件可选驱动器强度
- 主重置引脚和开机重置 (POR)
- **RESET**、**IRQ** 和 **3KGD/MS** 引脚的内部拉取，以降低客户系统成本

封装选项

- 48 针四平方铅封装 (QFN)
- 44 针低调四平套件 (LQFP)
- 42 针收缩双联封装 (SDIP)
- 32 针低调四平套件 (LQFP)

MC9S08AC16 系列数据表

涵盖 MC9S08AC16

MC9S08AC8

MC9S08AW16A

MC9S08AW8A

MC9S08AC16

Rev. 9

8/2011

修订历史

为了提供最新信息，我们对万维网上文件的修订将是最新的。您的打印副本可能是更早的修订版。要验证您是否有可用的最新信息，请参阅：

[Http://freescale.com/](http://freescale.com/)

以下修订历史记录表总结了本文档中包含的更改。为方便起见，页码指示符已链接到适当的位置。

修订编号	修订日期	更改描述
0	12/2007	初始发布。
1	12/2007	将 32 个 LQFP 和 44 个 LQFP 的封装指定器分别更新为 LC 和 LD。
2	2/2008	将 SPI 块模块更正为 V3。
3	3/2008	AC 市场启动。验证 ADC 温度传感器值正确。
4	5/2008	纳入了一般发布编辑和更新，修订了 Stop2 和 Stop3 的最大值，添加了 RoHS 徽标，并更新了封底地址。
5	6/2008	更正了 TPM 导言中的注释。
6	7/2008	除附录 B 外，将 S9S08AWxxA 的所有实例更改为 MC9S08AWxxA。添加了 42SDIP 软件包选项。
7	5/2009	更正的 SPI 寄存器表 4-2。添加 V _{BG} 引脚表 A-6。 更正后的标题表 6-3，图 6-13，图 6-14，表 5-5 和图 6-15。为以下部分添加了勘误表： <ul style="list-style-type: none"> • 始终（删除 stop1 实例） • 表 4-1 • 表 4-2 • 第 9.2 节，“键盘 FIN 共享” • 第 9.3 节“功能” • 表 A-6 • 表 A-7 • 图 A-12
8	11/20/2009	更新了 MC9S08AW06A/MC9S08AW8A 的整个文档，以支持第三个 TPM 模块。 将 32 针包的 TPM 1 通道更新为 4 表 1-1。 更新了 IRC_SC 寄存器的第 2 位表 4-2。 更新了温度传感器电压表 A-9。
9	8/12/2011	将 SPI1D 的地址更正为 0x0055 表 4-2。 更新了 RI 引脚在表 A-7。 更新了 t _{RTI} 在表 A-12 对于 MC9S08ACxx。

该产品集成了 SuperFlash CST 授权的技术。

Freescale™和 Freescale 徽标是飞思卡尔半导体公司的商标。© Freescale Semiconductor, Inc. · 2007-2011。保留所有权利。

章	章节列表 标题	页
第 1 章	介绍.....	19
第 2 章	引脚和连接	25
第 3 章	操作模式.....	35
第 4 章	记忆.....	41
第 5 章	重置、中断和系统配置.....	63
第 6 章	并行输入/输出.....	81
第 7 章	中央处理器单元 (S08CPUV2)	107
第 8 章	内部时钟发生器 (S08ICGV4)	127
第 9 章	键盘中断 (S08KBIV1)	153
第 10 章	计 时 器 /PWM (S08TPMV3)	159
第 11 章	串行通信接口 (S08SCIV4)	189
第 12 章	串行外设接口 (S08SPIV3)	209
第 13 章	集成电路 (S08IIC /2)	225
第 14 章	模数转换器 (S08ADC10V1)	243
第 15 章	发展支持	271
附录 A	电气特性和定时规格	293
附录 B	订购信息和机械图纸	319

部分编号	内容 标题	页
------	----------	---

第 1 章 引言

1.1 概述	19	1.2
MCU 块图	20	
1.3 系统时钟分布	22	

第 2 章 引脚和连接

2.1 简介	25	2.2 设备引脚分配	25
2.3 推荐系统连接	30	2.3.1 电源 (V _{DD} , V _{DDAD} , V _{SSAD})	32
2.3.2 振荡器 (XTAL, EXTAL)	32	2.3.3 重置	32
2.3.4 背景/模式选择 (BKGD/MS)	33	2.3.5 ADC 参考引脚 (V _{REFH} , V _{REFL})	33
2.3.6 外部中断销 (IRQ)	33	2.3.7 通用 I/O 和外围端口	34

第 3 章 操作模式

3.1 介绍	35
3.2 特点	35
3.3 运行模式	35
3.4 活动背景模式	35
3.5 等待模式	36
3.6 停止模式	36
3.6.1 Stop2 模式	37
3.6.2 Stop3 模式	38
3.6.3 在停止模式下启用主动 BDM	38
3.6.4 VDD 在停止模式下启用	39
3.6.5 停止模式下的芯片外围设备模块	39

第 4 章 记忆

4.1 MC9S08AC16 系列内存地图	41
4.1.1 重置和中断矢量分配	42

Section Number	Title	Page
4.2	注册地址和位分配.....	43
4.3	RAM.....	49
4.4	FLASH.....	50
4.4.1	特点.....	50
4.4.2	程序和擦除时间.....	50
4.4.3	程序和擦除命令执行	51
52	4.4.4 突发程序执行
	误	54
	护.....	54
4.4.5	访问错	54
4.4.6	闪存块保	54
4.4.7	矢量重定向.....	55
4.5	安全.....	55
4.6	FLASH 寄存器和控制位.....	57
4.6.1	FLASH 时钟分频器 (FCDIV)	57
4.6.2	FLASH 选项寄存器 (FOPT 和 NVOPT)	58
4.6.3	FLASH 配置寄存器 (FCNFG)	59
4.6.4	闪存保护寄存器 (FPROT 和 NVPROT)	60
4.6.5	FLASH 状态寄存器 (FSTAT)	60
4.6.6	FLASH 命令寄存器 (FCMD)	61
第 5 章重置、中断和系统配置		
5.1	介绍.....	63
5.2	特点.....	63
5.3	MCU 重置.....	63
5.4	计算机正常运行 (COP) 看门狗.....	64
5.5	中断.....	65
5.5.1	中断堆栈框架.....	66
5.5.2	外部中断请求 (IRQ) 引脚.....	66
5.5.3	中断矢量、来源和本地掩码.....	67
5.6	低压检测 (LVD) 系统.....	69
5.6.1	开机重置操作	69
	作.....	69
5.6.2	LVD 重置操	69
5.6.3	LVD 中断操作.....	69
5.6.4	低压警告 (LVW)	69
5.7	实时中断 (RTI)	69
5.8	MCLK 输出.....	70
5.9	重置、中断和系统控制寄存器和控制位.....	70

Section Number	Title	Page
5.9.1	中断引脚请求状态和控制寄存器 (IRQSC)	71
5.9.2	系统重置状态寄存器 (SRS)	72
5.9.3	系统后台调试强制重置寄存器 (SBD FR)	73
5.9.4	系统选项寄存器 (SOPT)	74
5.9.5	系统 MCLK 控制寄存器 (SMCLK)	75
5.9.6	系统设备识别寄存器 (SDIDH, SDIDL)	75
5.9.7	系统实时中断状态和控制寄存器 (SRRTSC)	76
5.9.8	系统电源管理状态和控制 1 寄存器 (SPMSC1)	77
5.9.9	系统电源管理状态和控制 2 寄存器 (SPMSC2)	79
5.9.10	系统选项寄存器 2 (SOPT2)	80

第 6 章 并行输入/输出

6.1	介绍	81
6.2	特点	83
6.3	Pin Descriptions	83
6.3.1	Port A	83
6.3.2	Port B	84
6.3.3	Port C	84
6.3.4	Port D	85
6.3.5	Port E	85
6.3.6	Port F	86
6.3.7	Port G	86
6.4	并行 I/O 控制	87
6.5	引脚控制	88
6.5.1	内部上拉启用	88
6.5.2	输出减去速率控制启用	88
6.5.3	输出驱动强度选择	88
6.6	停止模式下的引脚行为	89
6.7	并行 I/O 和引脚控制寄存器	89
6.7.1	A 端口 I/O 寄存器 (PTAD 和 PTADD)	89
6.7.2	端口 A 针控制寄存器 (PTAPE、PTASE、PTADS)	90
6.7.3	B 端口 I/O 寄存器 (PTBD 和 PTBDD)	92
6.7.4	B 端口引脚控制寄存器 (PTBPE、PTSTE、PTBDS)	93
6.7.5	端口 C I/O 寄存器 (PTCD 和 PTCD)	94

Section Number	Title	Page
6.7.6	端口 C 引脚控制寄存器 (PTCPE、PTSE、PTCCDS)	95
6.7.7D	端口 I/O 寄存器 (PTDD 和 PTDDD)	97
6.7.8	端口 D 针控制寄存器 (PTDPE、PTDSE、PTDDS)	98
6.7.9	端口 E I/O 寄存器 (PTED 和 PTEDD)	99
6.7.10	端口 E 引脚控制寄存器 (PTEPE、PTESE、PTES)	100
6.7.11	端口 F I/O 寄存器 (PTFD 和 PTFDD)	102
6.7.12	端口 F 针控制寄存器 (PTFPE、PTFSE、PTFDS)	103
6.7.13	端口 G I/O 寄存器 (PTGD 和 PTGDD)	104
6.7.14	端口 G 引脚控制寄存器 (PTGPE、PTGSE、PTGDS)	105
第 7 章 中央处理器单元 (MC9S08CPUV2)		
7.1	介绍	107
7.1.1	特点	107
7.2	程序员模型和 CPU 寄存器	108
7.2.1	Accumulator (A)	108
7.2.2	Index Register (H:X)	108
7.2.3	Stack Pointer (SP)	109
7.2.4	程序计数器 (PC)	109
7.2.5	条件代码寄存器 (CCR)	109
7.3	寻址模式	110
7.3.1	固有寻址模式 (INH)	111
7.3.2	相对寻址模式 (REL)	111
7.3.3	立即寻址模式 (IMM)	111
7.3.4	直接寻址模式 (DIR)	111
7.3.5	扩展寻址模式 (EXT)	111
7.3.6	索引寻址模式	111
7.4	特别行动	112
7.4.1	重置序列	113
7.4.2	中断序列	113
7.4.3	等待模式操作	114
7.4.4	停止模式操作	114
7.4.5	BGND 指令	114
7.5	HCS08 指令集摘要	115

第 8 章 内部时钟发生器 (S08ICGV4)

8.1	介绍.....	129
8.1.1	特点	129
8.1.2	操作模式.....	130
8.1.3	方框图.....	131
8.2	外部信号描述.....	131
8.2.1	EXTAL — 外部参考时钟/振荡器输入.....	131
8.2.2	XTAL — 振荡器输出.....	131
8.2.3	外部时钟连接.....	132
8.2.4	外部晶体/谐振器连接.....	132
8.3	注册定义.....	132
8.3.1	ICG 控制寄存器 1 (ICGC1)	133
8.3.2	ICG 控制寄存器 2 (ICGC2)	134
8.3.3	状态登记册 1 (ICGS1)	135
8.3.4	ICG 地位登记册 2 (ICGS2)	136
8.3.5	ICG 过滤器寄存器 (ICGFLTU, ICGFLT)	136
8.3.6	ICG 修复寄存器 (ICCRM)	137
8.4	功能描述	137
8.4.1	关闭模式 (关闭)	138
8.4.2	自由时钟模式 (SCM)	138
8.4.3	FLL 参与, 内部时钟 (FEI) 模式.....	139
8.4.4	FLL 参与内部解锁.....	140
8.4.5	FLL Engaged Internal Locked.....	140
8.4.6	FLL 绕过, 外部时钟 (FBE) 模式.....	140
8.4.7	FLL 参与, 外部时钟 (FEE) 模式.....	140
8.4.8	FLL 锁和锁定丢失检测.....	141
8.4.9	FLL 时钟丢失检测.....	142
8.4.10	时钟模式要求.....	143
8.4.11	固定频率时钟.....	144
8.4.12	高增益振荡器.....	144
8.5	初始化/应用程序信息.....	144
8.5.1	介绍.....	144
8.5.2	示例 #1: 外部晶体 = 32 kHz, 总线频率 = 4.19 MHz.....	146
8.5.3	示例 #2: 外部晶体 = 4 MHz, 总线频率 = 20 MHz.....	148

Section Number	Title	Page
8.5.4	示例#3：无外部晶体连接，5.4 MHz 总线频率.....	150
8.5.5	示例#4：内部时钟发生器修剪.....	152

第 9 章 键盘中断 (S08KBIV1)

9.1	介绍.....	153
9.2	键盘引脚共享.....	153
9.3	特点.....	153
9.3.1	KBI 方块图.....	155
9.4	注册定义.....	155
9.4.1	KBI 状态和控制寄存器 (KBISC)	156
9.4.2	KBI Pin Enable Register (KBIPE).....	157
9.5	功能描述.....	157
9.5.1	引脚启用.....	157
	灵敏度.....	157
9.5.2	边缘和水平.....	157
9.5.3	KBI 中断控制.....	158

第 10 章 计时器/PWM (S08TPMV3)

10.1	简介.....	159
10.2	特点.....	159
10.3	TPMV3 与之前版本的区别.....	161
10.3.1	从 TPMV1 迁移.....	163
10.3.2	特点.....	164
10.3.3	操作模式.....	164
10.3.4	方框图.....	165
10.4	信号描述.....	167
10.4.1	详细的信号描述.....	167
10.5	注册定义.....	171
10.5.1	TPM 状态和控制寄存器 (TPMxSC)	171
10.5.2	TPM 计数器 (TPMxCNTH : TPMxCNTL)	172
10.5.3	TPM 计数器调制寄存器 (TPMxMODH : TPMxMODL)	173
10.5.4	TPM 通道 n 状态和控制寄存器 (TPMxCnSC)	174
10.5.5	TPM 通道值寄存器 (TPMxCnVH : TPMxCnVL)	176
10.6	功能描述.....	177
10.6.1	计数器.....	178
10.6.2	频道模式选择.....	179

Section Number	Title	Page
10.7	重置	183
10.7.1	一般	183
10.7.2	重置操作的描述	183
10.8	中断	183
10.8.1	一般	183
10.8.2	中断操作的描述	183
10.9	TPM v2 和 TPM v3 的区别	185

第 11 章串行通信接口 (S08SCIV4)

11.1	简介	189
11.1.1	特点	191
11.1.2	操作模式	191
11.1.3	方框图	192
11.2	注册定义	194
11.2.1	SCI 波特率寄存器 (SCIxPDH / SCI-BLU)	194
11.2.2	SCI 控制寄存器 1 (SCIxC1)	195
11.2.3	SCI 控制寄存器 2 (SCIxC2)	196
11.2.4	SCI 状态寄存器 1 (SCIxS1)	197
11.2.5	SCI 状态寄存器 2 (SCIxS2)	199
11.2.6	SCI 控制寄存器 3 (SCIxC3)	200
11.2.7	SCI 数据寄存器 (SCIxD)	201
11.3	功能描述	201
11.3.1	Full Rate Generation	201
11.3.2	发射器功能描述	202
11.3.3	接收器功能描述	203
11.3.4	中断和状态标志	205
11.3.5	附加 SCI 功能	206

第 12 章串行外设接口 (S08SPIV3)

12.1	导言	209
12.1.1	特点	211
12.1.2	方框图	211
12.1.3	SPI 波特率生成	213
12.2	外部信号描述	214
12.2.1	SPSCK — SPI 串行时钟	214
12.2.2	MOSI — 主数据输出，从数据在	214

Section Number	Title	Page
12.2.3	咪音 SO — 主数据进入，从数据输出.....	214
12.2.4	SS — 奴隶选择.....	214
12.3	操作模式.....	215
12.3.1	停止模式下的 SPI.....	215
12.4	注册定义.....	215
12.4.1	SPI 控制寄存器 1 (SPI1C1)	215
12.4.2	SPI 控制寄存器 2 (SPI1C2)	216
12.4.3	SPI 波特率寄存器 (SPI1BR)	217
12.4.4	SPI 状态登记册 (SPI1S)	218
12.4.5	SPI 数据寄存器 (SPI1D)	219
12.5	功能描述.....	220
12.5.1	SPI 时钟格式	220
12.5.2	SPI 中断.....	223
12.5.3	模式故障检测.....	223

第 13 章 集成电路 (S08IICV2)

13.1	简介.....	225
13.1.1	功能	227
13.1.2	操作模式.....	227
13.1.3	方框图.....	227
13.2	外部信号描述	228
13.2.1	SC1 — 串行时钟线.....	228
13.2.2	SDA — 串行数据线.....	228
13.3	注册定义.....	228
13.3.1	IIC 地址登记册 (IIC1A)	229
13.3.2	IIC 分频器 (IIC1F)	229
13.3.3	IIC 控制寄存器 (IIC1C1)	232
13.3.4	IIC 地位登记册 (IIC1S)	232
13.3.5	IIC 数据 I/O 寄存器 (IIC1D)	233
13.3.6	IIC 控制寄存器 2 (IIC1C2)	234
13.4	功能描述.....	235
13.4.1	IIC 议定书.....	235
13.4.2	10 位地址.....	238
13.4.3	一般电话地址.....	239
13.5	重置.....	239

13.6	中断	239
13.6.1	字节传输中断	239
	地址检测中断	240
13.6.3	仲裁中断	240
13.7	初始化/应用程序信息	241

第 14 章模数转换器 (S08ADC10V1)

14.1	概述	243
14.2	渠道分配	243
14.2.1	备用时钟	244
	器	244
	器	245
	点	247
14.2.5	方框图	247
14.3	外部信号描述	248
14.3.1	模拟功率 (V_{DDAD})	249
14.3.2	模拟地面 (V_{SSAD})	249
14.3.3	电压参考高 (V_{REFH})	249
14.3.4	电压参考低 ($V_{RE L}$)	249
14.3.5	模拟通道输入 (AD_A)	249
14.4	注册定义	249
14.4.1	状态和控制寄存器 1 (ADC1SC1)	249
	寄存器 2 (ADC1SC2)	251
14.4.3	数据结果高寄存器 (ADC1RH)	252
14.4.4	数据结果低寄存器 (ADC1RL)	252
14.4.5	比较值高寄存器 (ADC1CVH)	253
14.4.6	比较值低寄存器 (ADC1CVL)	253
14.4.7	配置寄存器 (ADC1CFG)	253
14.4.8	针控 1 寄存器 (APCTL1)	255
	器 (APCTL2)	256
14.4.10	Pin Control 寄存器 (APCTL3)	257
14.5	功能描述	258
14.5.1	时钟选择和划分控制	258
14.5.2	输入选	

Section Number	Title	Page
	择 和 引 脚 控	
	制	259 14.5.3 硬
	件 触 发	
	器	259
14.5.4	转换控制.....	259
14.5.5	自动比较功能.....	262
14.5.6	MCU 等待模式操作.....	262
14.5.7	MCU Stop3 模式操作.....	262
14.5.8	MCU Stop1 和 Stop2 模式操作.....	263
14.6	初始化信息.....	263
14.6.1	ADC 模块初始化示例.....	263
14.7	申请信息.....	265
14.7.1	外 部 引 脚 和 路	
	由	265
14.7.2	错误来源.....	267

第 15 章 发展支持

15.1	介绍.....	271
15.1.1	特点.....	272
15.2	后台调试控制器 (BDC)	272
15.2.1	BKGD Pin 描述	273
15.2.2	通信详细	
	信息.....	274
15.2.3	BDC 命令.....	278
15.2.4	BDC 硬件断点.....	280
15.3	芯片调试系统 (DBG)	281
15.3.1	比较器 A 和 B	281
15.3.2	总线捕获信息和 FIFO 操作.....	281
15.3.3	流量变更信息.....	282
15.3.4	标签与力断点和触发器	282
15.3.5	触发模	
	式.....	283
15.3.6	硬件断点	285
15.4	注册定义.....	285
15.4.1	BDC 寄存器和控制位.....	285
15.4.2	系统后台调试强制重置寄存器 (SBDFR).....	287
15.4.3	DBG 寄存器和控制位.....	288

附录 A 电气特性和定时规格

A.1	简介.....	293
A.2	参数分类	293
	绝对最大评 级	293
	热特 性.....	294
	ESD保护和 锁 定 免 疫	296
	DC 特 性.....	297
	供 应电流特性	301
	ADC 特 性.....	304
A.9	内部时钟生成模块特性.....	307
	A.9.1 ICG 频率规格.....	308
A.10	AC 特性.....	311
	A.10.1 控制时机.....	311
	A.10.2 计时器/PWM (TPM) 模块计时.....	312
A.11	SPI 特性.....	314
A.12	FLASH 规 格	315
A.13	EMC 性能.....	317

附录 B 订购信息和机械图纸

B.1	订购信息.....	319
	可订购零 件 编 号 系 统	320
	机 械 图 纸.....	321

第 1 章 引言

1.1 概述

MC9S08AC16 系列设备是低成本、高性能的 HCS08 系列 8 位微控制器单元 (MCU) 的成员。该系列中的所有 MCU 都使用增强的 HCS08 核心，并提供各种模块、内存大小、内存类型和软件包类型。参考表 1-1 对于内存大小和软件包类型。

笔记

- 足够的 **MC9S08AC16** 和 **MC9S08AC8** 设备符合条件，并打算用于 *消费者和工业应用程序*。
- 足够的 **MC9S08AW16A** 和 **MC9S08AW8A** 设备符合条件，并打算用于 *汽车的应用程序*。

表 1-1 总结了 MCU 中可用的功能集。

表 1-1 • MCU 和软件包的功能

消费者和工业“交流”设备								
特征	MC9S08AC16				MC9S08AC8			
FLASH 大小 (字节)	16K				8K			
RAM 大小 (字节)	1024				738			
引脚数量	48	44	42	32	48	44	42	32
ADC 频道	8	8	8	6	8	8	8	6
TPM1 频道 ¹	4	4	4	4	4	4	4	4
TPM2 频道	2	2	2	2	2	2	2	2
TPM3 频道	2	2	2	2	2	2	2	2
KBI 别针	7	6	6	4	7	6	6	4
GPIO 引脚	38	34	32	22	38	34	32	22
消费者和工业有资格的	是				是			
汽车合格	不是				不是			
汽车“AW”设备								
特征	MC9S08AW16A				MC9S08AW8A			
FLASH 大小 (字节)	16K				8K			

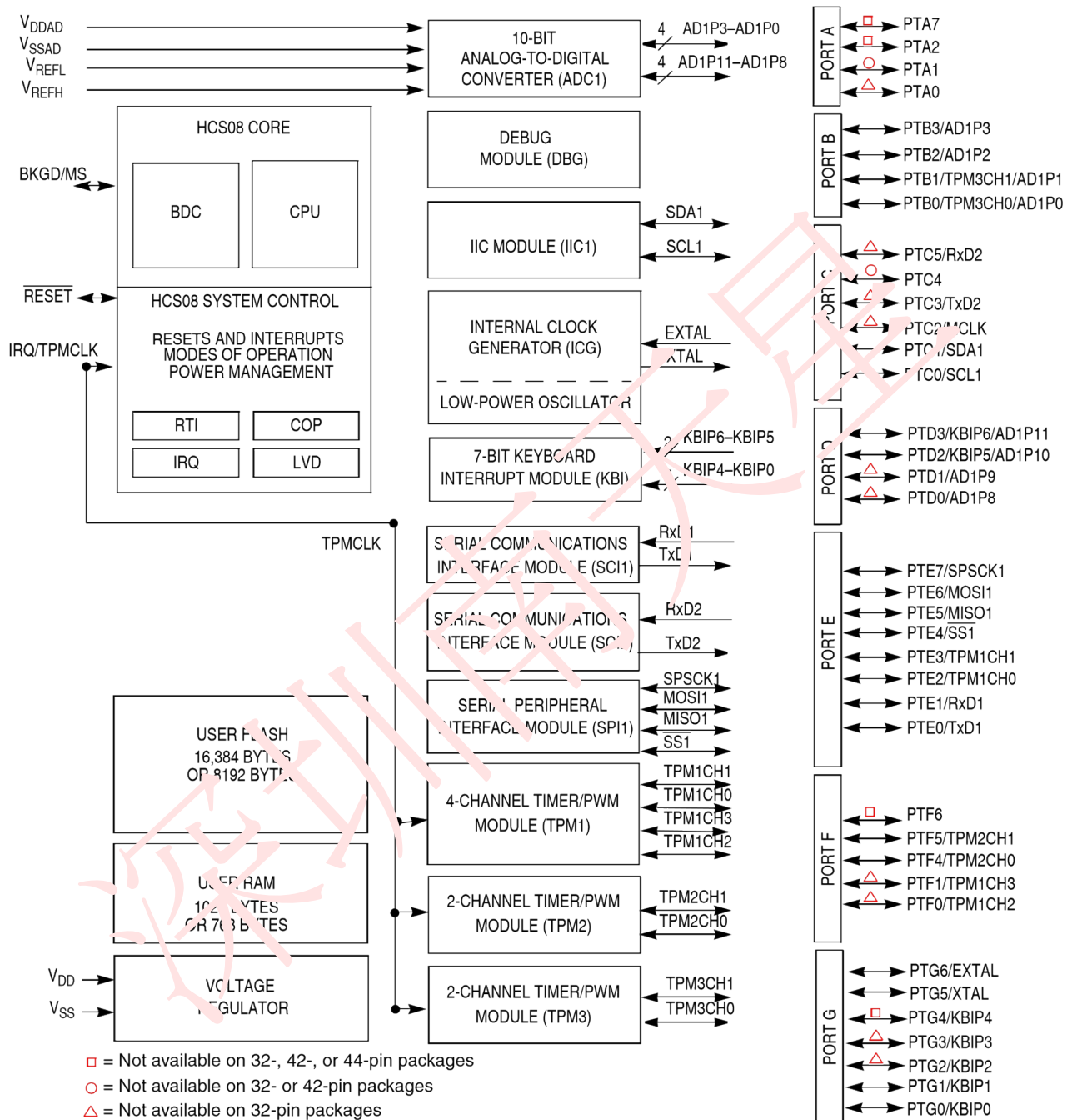
¹ There are 4 channels on TPM1 but two of them (TPM1CH2 and TPM1CH3) are not bonded to 32-pin LQFP package. These two channels can be used for soft timer function.

1.2 MCU Block Diagrams

The block diagram shows the structure of the MC9S08AC16 Series MCU.

RAM 大小 (字节)	1024			768		
引脚数量	48	44	32	48	44	32
ADC 频道	8	8	6	8	8	6
TPM1 频道 ¹	4	4	4	4	4	4
TPM2 频道	2	2	2	2	2	2
TPM3 频道	2	2	2	2	2	2
KBI 别针	7	6	4	7	6	4
GPIO 引脚	38	34	22	38	34	22
消费者和工业有资格的	不是			不是		
汽车合格	是			是		

第 1 章 引言



笔记号：

1. 如果是输入端口，端口引脚是可与上拉设备配置的软件。
2. 如果启用 IRQ，Pin 包含软件可配置的上拉/下拉设备（IRQPE = 1）。如果选择上升边缘检测，则启用下拉（IRQEDG = 1）。
3. IRQ 没有到 V 的夹紧二极管女儿。IRQ 不应超过 V_{女儿}。
4. Pin 包含集成的上拉装置。
5. PTD3、PTD2 和 PTG4 包含上拉和下拉装置。当启用 KBI（KBIPE_n = 1）并选择上升边缘（KBEDG_n = 1）时启用下拉。

图 1-1 • MC9S08AC16 方框图

Chapter 2 Pins and Connections

2.1 Introduction

This chapter describes signals that connect to package pins. It includes a pinout diagram, a table of signal properties, and detailed discussion of signals.

2.2 Device Pin Assignment

Figure 2-1 shows the 48-pin QFN pin assignments for the MC9S08AC16 Series device.

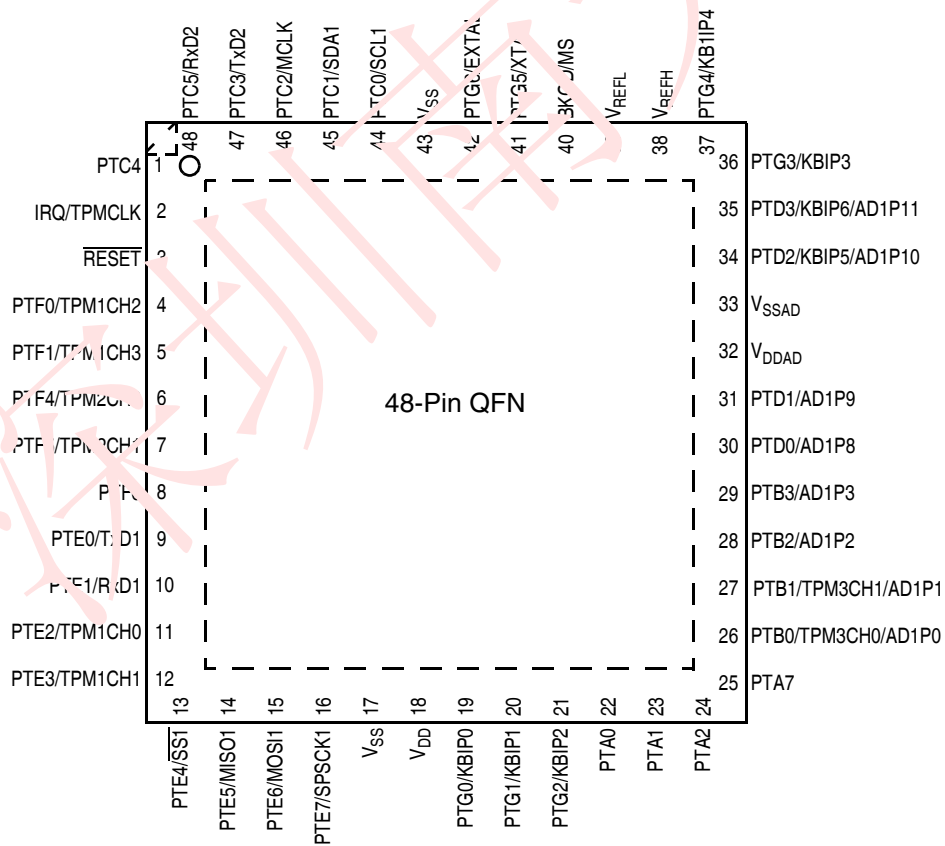


Figure 2-1. MC9S08AC16 Series in 48-Pin QFN Package

Figure 2-2. shows the 44-pin LQFP pin assignments for the MC9S08AC16 Series device.

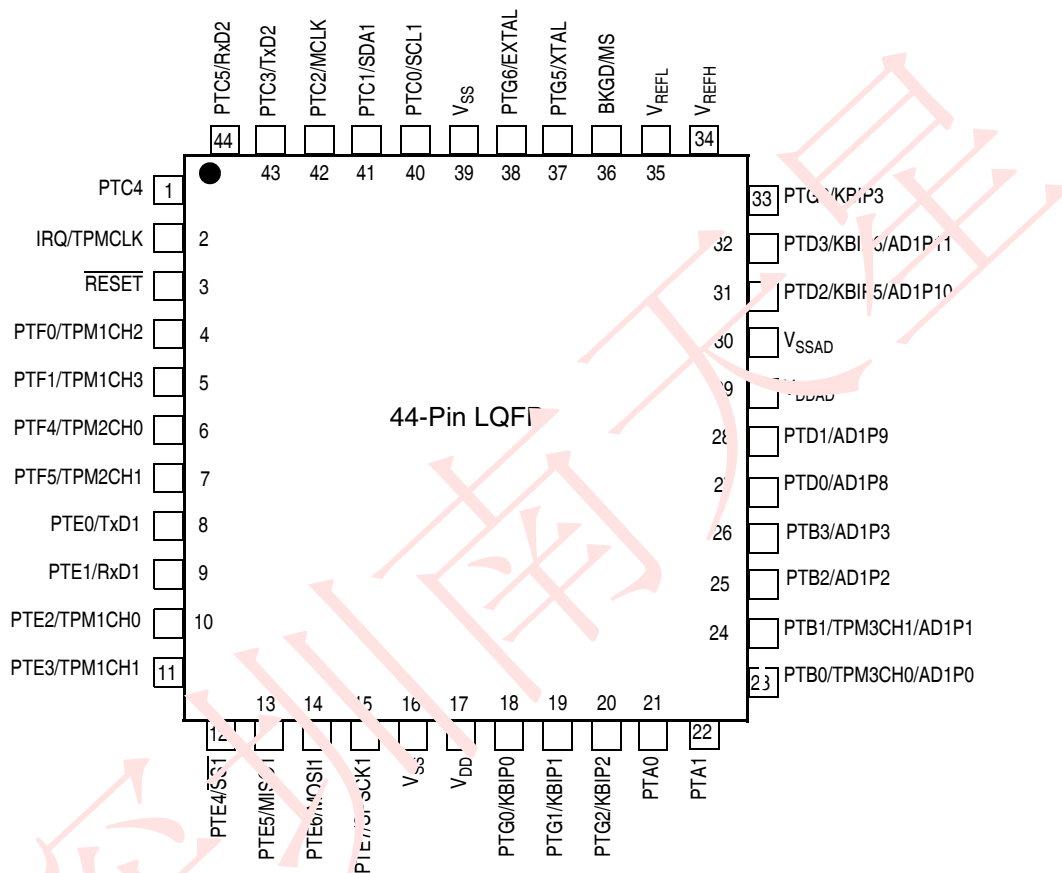


Figure 2-2. MC9S08AC16 Series in 44-Pin LQFP Package

Figure 2-3 shows the 42-pin SDIP pin assignments for the MC9S08AC16 Series device.

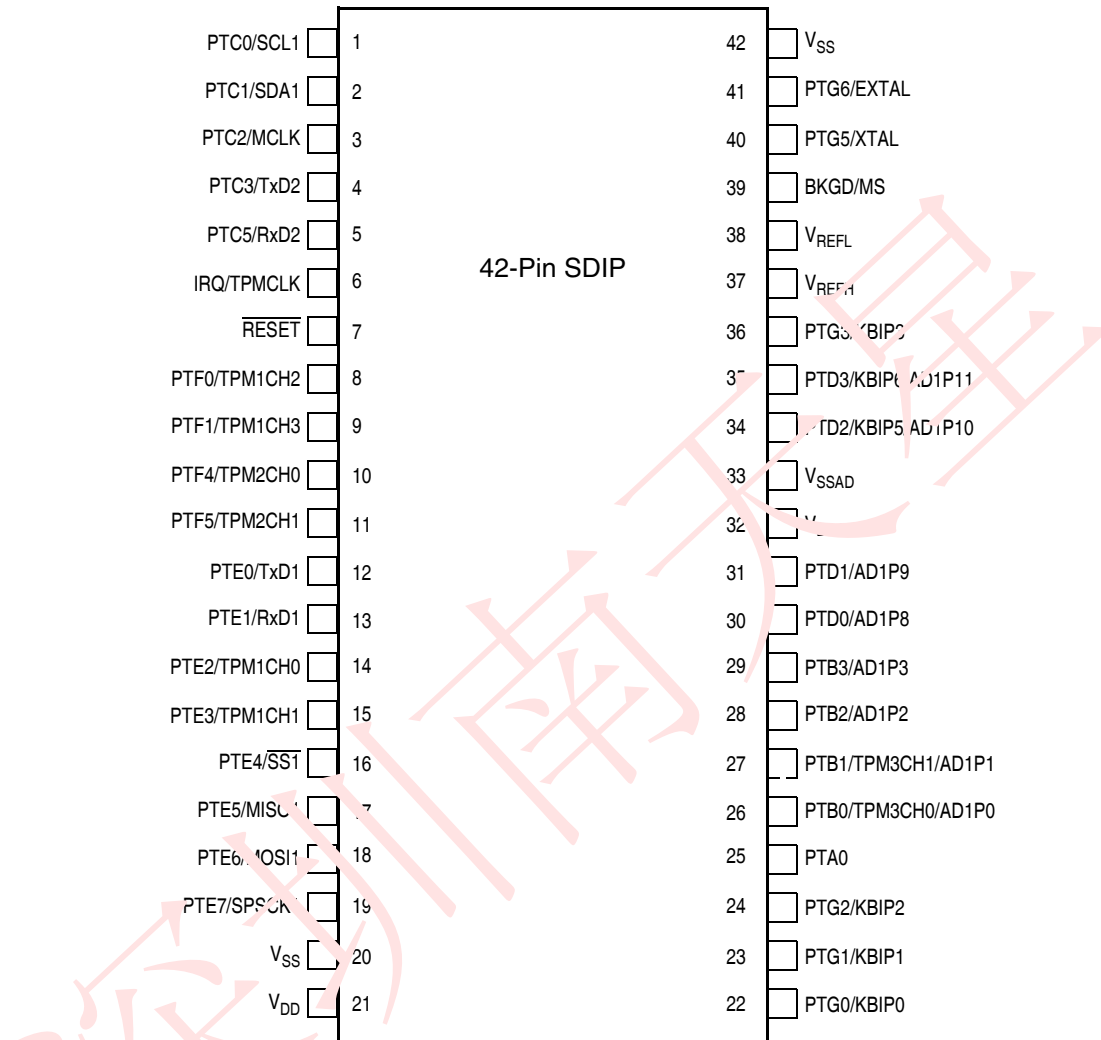


Figure 2-3. MC9S08AC16 Series in 42-Pin SDIP Package

Figure 2-4 shows the 32-pin LQFP pin assignments for the MC9S08AC16 Series device.

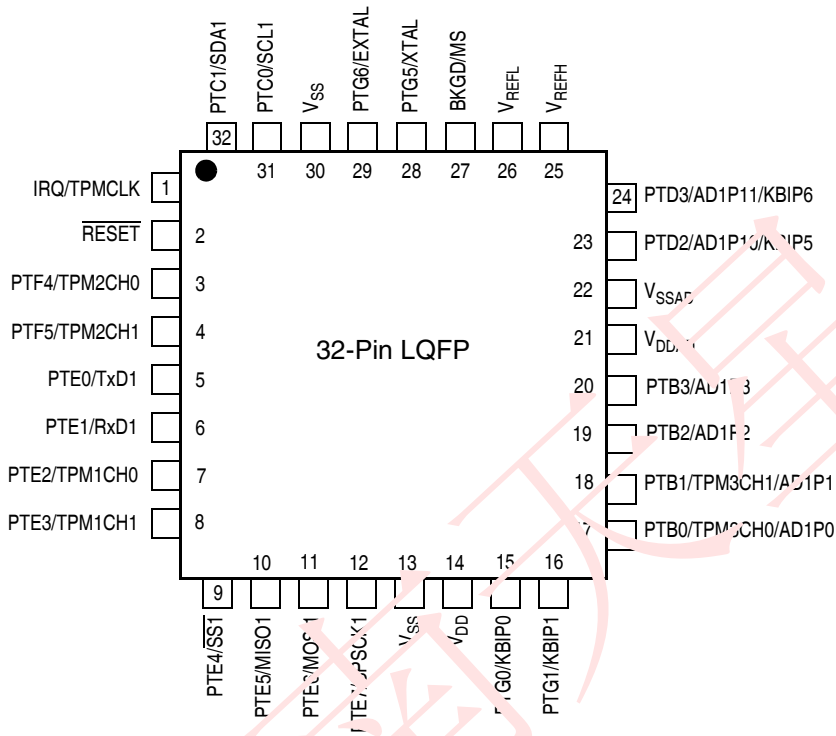


Figure 2-4. MC9S08AC16 Series in 32-Pin LQFP Package

Table 2-1. Pin Availability by Package Pin-Count

Pin Number				<-- Lowest	Priority	--> Highest
48	44	42	32	Port Pin	Alt 1	Alt 2
1	1	—	—	PTC4		
2	2	6	1		IRQ	TPMCLK
3	3	7	2			RESET
4	4	8	—	PTF0	TPM1CH2	
5	5	9	—	PTF1	TPM1CH3	
6	6	10	3	PTF4	TPM2CH0	
7	7	11	4	PTF5	TPM2CH1	
8	—	—	—	PTF6		
9	8	12	5	PTE0		TxD1
10	9	13	6	PTE1		RxD1
11	10	14	7	PTE2	TPM1CH0	
12	11	15	8	PTE3	TPM1CH1	
13	12	16	9	PTE4		SS1
14	13	17	10	PTE5		MISO1
15	14	18	11	PTE6		MOSI1
16	15	19	12	PTE7		SPSCK1
17	16	20	13			V _{SS}
18	17	21	14			V _{DD}
19	18	22	15	PTG0		KBIP0
20	19	23	16	PTG1		KBIP1
21	20	24	—	PTG2		KBIP2
22	21	25	—	PTA0		
23	22	—	—	PTA1		
24	—	—	—	PTA2		

Pin Number				<-- Lowest	Priority	--> Highest
48	44	42	32	Port Pin	Alt 1	Alt 2
25	—	—	—	PTA7		
26	23	26	17	PTB0	TPM3CH0	AD1P0
27	24	27	18	PTB1	TPM3CH1	AD1P1
28	25	28	19	PTB2	AD1P2	
29	26	29	20	PTB3	AD1P3	
30	27	30	—	PTB4	AD1P4	
31	28	31	—	PTD1	AD1P9	
32	29	32	21			V _{DDAD}
33	30	33	22			V _{SSAD}
34	31	34	23	PTD2	AD1P10	KBIP5
35	32	35	24	PTD3	AD1P11	KBIP6
36	33	36	—	PTG3		KBIP3
37	—	—	—	PTG4	KBIP4	
38	34	37	25			V _{REFH}
39	35	38	26			V _{REFL}
40	36	39	27	BKGD	MS	
41	37	40	28	PTG5	XTAL	
42	38	41	29	PTG6	EXTAL	
43	39	42	30			V _{SS}
44	40	1	31	PTC0		SCL1
45	41	2	32	PTC1		SDA1
46	42	3	—	PTC2		MCLK
47	43	4	—	PTC3		TxD2
48	44	5	—	PTC5		RxD2

Table 2-2. Pin Function Reference

Signal Function	Example(s)	Reference
Port Pins	PTAx, PTBx	Chapter 6, “Parallel Input/Output”
Serial peripheral interface	SS, MISO, MOSI, SPSCK	Chapter 12, “Serial Peripheral Interface (S08SPIV3)”
Keyboard interrupts	KBIPx	Chapter 9, “Keyboard Interrupt (S08KBIV1)”
Timer/PWM	TCLK, TPMCHx	Chapter 10, “Timer/PWM (S08TPMV3)”
Inter-integrated circuit	SCL, SDA	Chapter 13, “Inter-Integrated Circuit (S08IICV2)”
Serial communications interface	TxD, RxD	Chapter 11, “Serial Communications Interface (S08SCIV4)”
Oscillator/clocking	EXTAL, XTAL	Chapter 8, “Internal Clock Generator (S08ICGV4)”
Analog-to-digital	ADPx	Chapter 14, “Analog-to-Digital Converter (S08ADC10V1)”
Power/core	BKGD/MS, V _{DD} , V _{SS}	Chapter 2, “Pins and Connections”
Reset and interrupts	RESET, IRQ	Chapter 5, “Resets, Interrupts, and System Configuration”