

MC9RS08KA8 系列

封面: **MC9RS08KA8**
MC9RS08KA4

特点:

- 8 位 RS08 中央处理器单元 (CPU)
 - 高达 20 MHz 的 CPU, 温度范围为-40°C 至 85°C, 温度范围为 1.8V 至 5.5V
 - 添加 BGND 指令的 HC08 指令集子集
- 片上内存
 - 8 KB 闪存读取/程序/擦除在满工作电压和温度下; KA4 有 4 KB 闪存
 - 254 字节随机存取存储器 (RAM); KA4 有 126 字节 RAM
 - 防止未经授权访问 RAM 和闪存内容的安全电路
- 节电模式
 - 等等, 然后停下来
 - 使用实时中断 (RTI)、KBI 或 ACMP 从省电模式唤醒
- 时钟源选项
 - 振荡器 (XOSC) -环路控制穿孔振荡器; 晶体或陶瓷谐振器范围为 31.25 千赫 39.0625 kHz 或 1 MHz 至 5 MHz
 - 内部时钟源 (ICS) -内部时钟源模块包含由内部或外部参考控制的频率锁定回路 (FLL); 内部参考的精确修剪允许 0.2%的分辨率和 2%的温度和电压偏差; 支持高达 10 MHz 的总线频率
- 系统保护
 - 看门狗计算机正常运行 (COP) 重置, 可以选择从专用的 1 kHz 内部时钟源或总线时钟运行
 - 带有重置或中断的低压检测
 - 带有重置的非法操作码检测
 - 通过重置进行非法地址检测
 - 闪光灯块保护
- 开发支持



飞思卡尔半导体
数据表: 技术数据

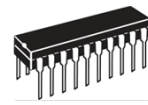
本文档包含有关正在开发的产品的信息。Freescale 保留更改或终止本产品的权利, 恕不另行通知。

©Freescale Semiconductor, Inc., 2008-2009. 保留所有权利。

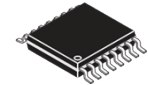
MC9RS08KA8



20 针 W-SOIC 16 针 W-SOIC 外壳 751D 字母 T 字母 b



20 针 PDIP 16 针 PDIP 外壳 788C 待定



16 针 TSSOP 外壳 948F

壳 948F

- 单线后台调试接口
- 断点功能允许在电路内调试期间设置单个断点
- 外围设备
 - ADC—12 通道, 10 位分辨率; 2.5Ms 转换时间; 自动比较功能; 停止运行; 功能齐全, 从 2.7V 到 5.5V (8 通道) 在 16 针包装上可用)
 - TPM—一个 2 通道; 每个通道上可选的输入捕获、输出比较或缓冲边缘或中心对齐 PWM
 - IIC—集成电路总线模块, 能够在最大总线负载下运行高达 100 kbps; 能够以更低的负载实现更高的包德率
 - MTIM1 和 MTIM2—两个 8 位模量计时器
 - KBI—带有上升或下降边缘检测的键盘中断; 16 针和 20 针封装中的八个 KBI 端口
 - ACMP—模拟比较器: 完整的铁路到铁路供应操作; 与固定内部带隔比较的选项参考电压; 可以在停止模式下运行
- 输入/输出
 - 14/18 GPIO, 包括一个仅输出引脚和一个仅输入引脚
 - 所有输入引脚上的滞后和可配置的上拉装置; 所有输出引脚上可配置的减压率和驱动强度
- 套餐选项

文件编号: MC9RS08KA8

修订版 4, 2009 年 6 月

- 16 针 SOIC、PDIP 或 TSSOP
- 20 针 SOIC 或 PDIP



目录

1	MCU 块图	3	2	Pin	3.9	AC 特性	18
	Assignments				3.9.1	控制时间	19
					3.9.2	TPM/MTIM 模块计时	20
3	电气特性	5			3.10	模拟比较器 (ACMP) 电气	20
	3.1 介绍					3.11 内部时钟源特性	21
						3.12 ADC 特性	21
	3.2 参数分类	5			3.13	闪存规格	23
	3.3 绝对最高评分	6				4 订购信息	26
	3.4 热特性	6		5		机械图纸	26
	3.5 ESD 保护和闩锁免疫	7					
	3.6 DC 特性	8					
	3.7 供应电流特性	15					
	3.8 外部振荡器 (XOSC) 特性	18					

修订历史

为了提供最新信息，我们对万维网上文件的修订将是最新的。您的打印副本可能是更早的修订版。要验证您是否拥有最新信息，请参阅：

[Http://freescale.com/](http://freescale.com/)

以下修订历史表总结了本文档中包含的更改。

重写	日期	更改描述
1	2008 年 1 月 22 日	首次公开发布
2	2008 年 10 月 7 日	更新图 4 和图 10。 更新了“如何联系我们”信息。 添加了 16 针 TSSOP 软件包信息。
3	2008 年 11 月 4 日	更新的工作电压表 7。
4	2009 年 6 月 11 日	在 5V, I 时增加了高驱动的输出电压 <small>供电量 = 10 mA</small> 在表 7。

相关文档

查找所有文档的最新版本：<http://www.freescale.com>

参考手册

(MC9RS08KA8RM)

包含广泛的产品信息，包括操作模式、内存、重置和中断、寄存器定义、端口引脚、CPU 和所有模块信息。

MCU 方块图

1 MCU 方块图

方框图，图 1，显示了 MC9RS08KA8 MCU 的结构。

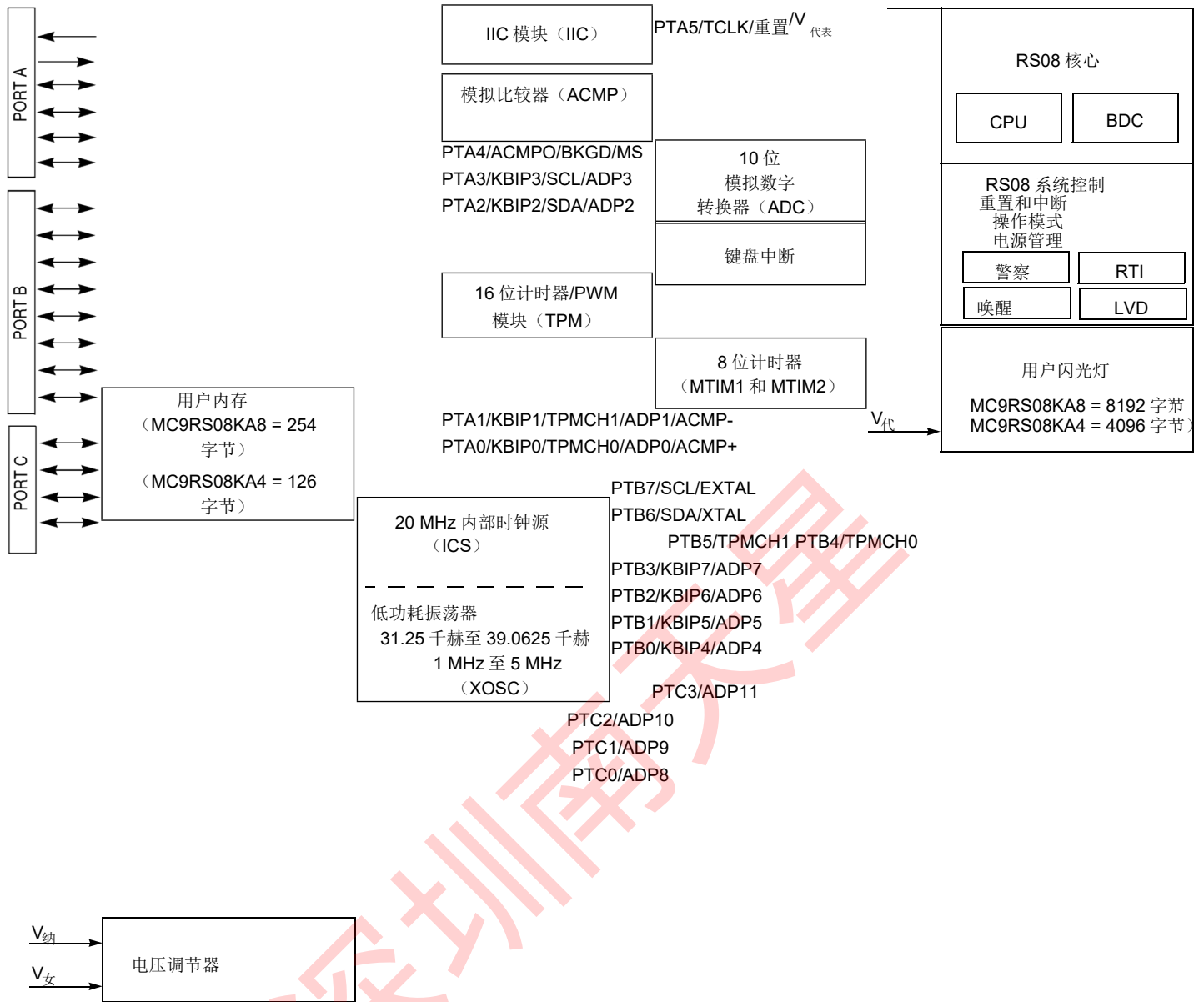


图 1. MC9RS08KA8 系列方框图

2 引脚分配

本节显示 MC9RS08KA8 系列可用软件包中的引脚分配。

引脚分配

表 1. 按包引脚计数的引脚可用性

别针数		<-- 最低 优先地位 -->最高				
20	16	端口别针	Alt 1	阿尔特 2	备选 3	备选 4

1	1	PTA5		TCLK	调整	V 代表
2	2	PTA4	ACMPO	BKGD	女士	
3	3					V 女儿
4	4					V 纳粹党卫军
5	5	PTB7	SCL ¹			极端的
6	6	PTB6	SDA ¹			XTAL
7	7	PTB5	TPMCH1 ²			
8	8	PTB4	TPMCH0 ²			
9	—	PTC3			ADP11	
10	—	PTC2			ADP10	
11	—	PTC1			ADP9	
12	—	PTC0			ADP8	
13	9	PTB3	KBIP7		ADP7	
14	10	PTB2	KBIP6		ADP6	
15	11	PTB1	KBIP5		ADP5	
16	12	PTB0	KBIP4		ADP4	
17	13	PTA3	KBIP3	SCL ¹	ADP3	
18	14	PTA2	KBIP2	SDA ¹	ADP2	
19	15	PTA1	KBIP1	TPMCH1 ²	ADP1	ACMP-
20	16	PTA0	KBIP0	TPMCH0 ²	ADP0	ACMP+

¹ IIC 引脚可以重新映射到 PTA3 和 PTA2

² TPM 引脚可以重新映射到 PTA0 和 PTA1

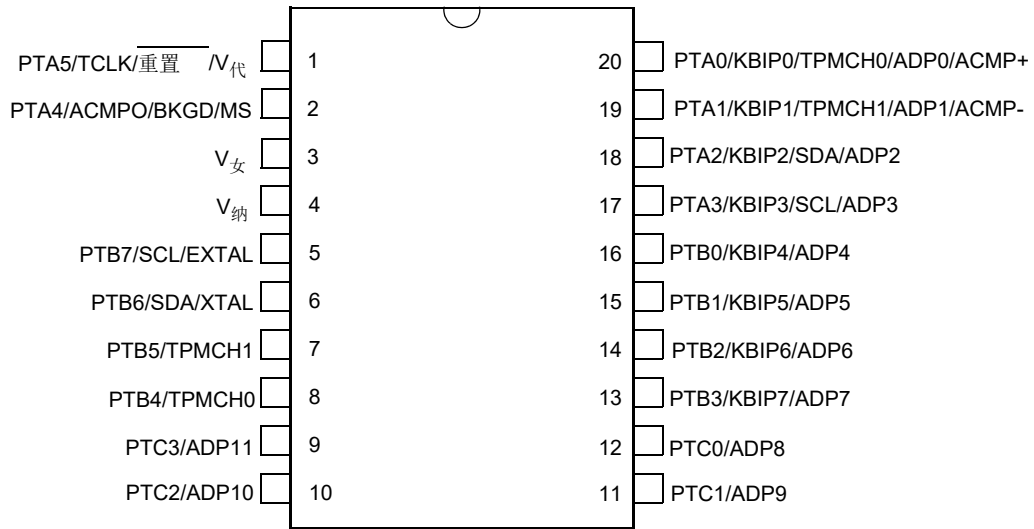


图 2. MC9RS08KA8 系列 20 针 PDIP/SOIC 封装

深圳南天星

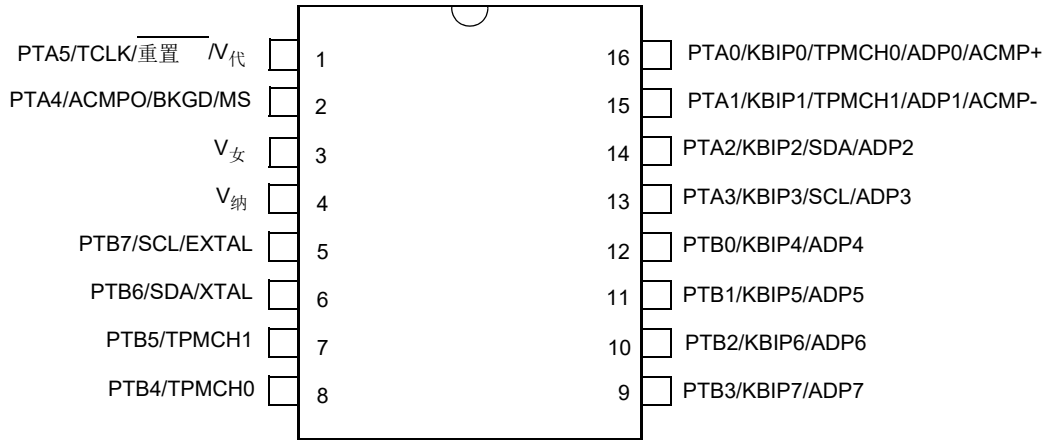


图 3. MC9RS08KA8 系列 16 针 PDIP/SOIC/TSSOP 封装

3 电气特性

3.1 简单介绍

本章包含发布时可用的 MC9RS08KA8 系列微控制器的电气和定时规范。

3.2 参数分类

本补编中显示的电气参数通过各种方法得到保证。为了让客户更好地了解以下分类，并酌情在表格中相应地标记参数：

表 2. 参数分类

P	这些参数在每个单独的设备的生产测试中得到保证。
字母 C	这些参数是通过测量跨过程变化的统计相关样本大小来实现的。
字母 T	除非另有说明，否则这些参数是通过在典型条件下对典型设备的小样本量进行设计表征来实现的。典型列中显示的所有值都属于此类别。
D	这些参数主要来自模拟。

笔记

分类酌情显示在参数表中标有“C”的列中。

3.3 绝对最高评级

绝对最大额定值仅为应力额定值，不能保证最大值的操作。压力超过中规定的极限表 3 可能会影响设备可靠性或对设备造成永久性损坏。有关功能操作条件，请参阅本章的其余表格。

该设备包含防止高静电或电场损坏的电路；但是，建议采取正常的预防措施，以避免对该高阻抗电路施加任何高于最大额定电压的电压。如果未使用的输入绑定到适当的逻辑电压电平（例如， V_{DD} 或 V_{DDIO} ）或启用与引脚关联的可编程上拉电阻。

表 3. 绝对最高评级

评分	标志	价值	单位
电源电压	V_{DD}	-0.3 到 5.8	V
最大电流进入 V_{DD}	我女儿	120	妈
数字输入电压	V_{DDIO}	-0.3 到 $V_{DDIO} + 0.3$	V
瞬时最大电流 单引脚限制（适用于所有端口引脚）1, 2, 3	我 D	± 25	妈
存储温度范围	字母 TStg	-55 到 150	°字母 C

1 输入必须电流限制为指定的值。要确定所需限流电阻的值，请计算正（V）的电阻值（ V_{DDIO} ）和负（ V_{DD} ）钳电压，然后使用两个电阻值中较大的一个。

2 所有功能性非供应都内部夹紧到 V_{DDIO} 和 V_{DD} 除了 RESET/ V_{DD} 内部夹在 V 上的销 V_{DDIO} 只是。

3 电源必须在运行 V 中保持监管 V_{DDIO} 在瞬时和运行最大电流条件下的范围。如果正注入电流（ $V_{DDIO} > V_{DD}$ ）比我更伟大 V_{DD} ，注入电流可能会从 V 流出 V_{DDIO} 并可能导致外部电源脱离监管。确保外部 V_{DDIO} 负载将分流电流大于最大注入电流。当 MCU 不消耗电力时，这将是最大的风险。例如：如果没有系统时钟，或者时钟速率非常低，这将降低整体功耗 Mption。

3.4 热特性

本节提供有关工作温度范围、功耗和封装热阻的信息。与片上逻辑和稳压器电路中的功耗相比，I/O 引脚的功耗通常很小由用户决定，而不是由 MCU 设计控制。为了拿 $P_{I/O}$ 在功率计算中，确定实际引脚电压和 V 之间的差异 V_{DDIO} 或 V_{DD} 并乘以每个 I/O 引脚的引脚电流。除引脚电流异常高（重负载）外，引脚电压和 V 之间的差值 V_{DDIO} 或 V_{DD} 会非常小。

表 4. 热特性

评分	标志	价值	单位
工作温度范围（包装）	字母 T 罗马字母的 母的第一个字母	字母 T 字母 I 到 $T_H - 40$ 到 85	°字母 C
最高连接温度	字母 T _{JMAX}	105	°字母 C
耐热性 16 针 PDIP	Θ _{JA}	80	°C/W
耐热性 16 针 SOIC	Θ _{JA}	112	°C/W

表 4. 热特性（续）

评分	标志	价值	单位
耐热性 16 针 TSSOP	Θ _{JA}	75	°C/W
热阻 20 针 PDIP	Θ _{JA}	75	°C/W

热阻 20 针 SOIC	Θ_{JA}	96	$^{\circ}\text{C}/\text{W}$
--------------	---------------	----	-----------------------------

平均切屑结温度 (T_J) 在 $^{\circ}\text{C}$ 可以从以下地址获得:

$$T_J = T_{\text{第十个英文字母 J}} + (P_D \times \Theta_{JA}) \quad \text{Eqn. 1}$$

在哪里:

$T_{\text{第十个英文字母 J}}$ = 环境温度, $^{\circ}\text{C}$

Θ_{JA} = 封装热阻, 连接到环境, $^{\circ}\text{C}/\text{W}$

$$P_D = P_{\text{Int}} + P_{\text{I/O}}$$

P_{Int} = 我女儿 $\times V_{\text{女儿}}$, 瓦特芯片内部电源

$P_{\text{I/O}}$ = 用户确定的输入和输出引脚的功耗

对于大多数应用, $P_{\text{I/O}} \ll P_{\text{Int}}$ 并且可以被忽视。PD 和 T_J 之间的近似关系 (如果 $P_{\text{I/O}}$ 被忽视) 是:

$$P_D = K \div (T_{\text{第十个英文字母 J}} + 273^{\circ}\text{C}) \quad \text{Eqn. 2}$$

解决方程 1 和方程 2 对于 K 给:

$$K = P_D \times (T_{\text{第十个英文字母 J}} + 273^{\circ}\text{C}) + \Theta_{JA} \times (P_D)^2 \quad \text{Eqn. 3}$$

其中 K 是与特定部分相关的常数。K 可以从中确定方程 3 通过测量 P_D (处于平衡状态) 对于一个已知的 $T_{\text{第十个英文字母 J}}$ 。使用 K 的这个值, P_D 和 $T_{\text{第十个英文字母 J}}$ 可以通过迭代求解任何 T 值的方程 1 和 2 来获得 $T_{\text{第十个英文字母 J}}$ 。

3.5 ESD 保护和闩锁免疫

虽然静电放电 (ESD) 的损坏在这些设备上比早期的 CMOS 电路少得多, 但必须采取正常的处理预防措施, 以避免暴露于静电放电。进行资格测试, 以确保这些 devicEs 可以承受合理水平的静电暴露, 而不会受到任何永久性损害。

所有 ESD 测试都符合汽车级集成电路的 AEC-Q100 应力测试资格。在设备鉴定期间, 对人体模型 (HBM)、机器模型 (MM) 和充电设备模型 (CDM) 进行了 ESD 应力。

如果暴露于 ESD 脉冲后, 设备不再符合设备规格, 则设备被定义为故障。根据适用的设备规格在室温下进行完整的直流参数和功能测试, 然后是高温 Perature, 除非设备规范中另有说明。

表 5. ESD 和闩锁测试条件

型号	描述	标志	价值	单位
人体	系列电阻	R1	1500	Ω

	存储电容	字母 C	100	pF
	每个引脚的脉冲数	—	3	—
机器	系列电阻	R1	0	Ω
	存储电容	字母 C	200	pF
	每个引脚的脉冲数	—	3	—
闩锁	最小输入电压限制	—	-2.5	V
	最大输入电压限制	—	7.5	V

表 6. ESD 和闩锁保护特性

不。	评分 ¹	标志	分钟	麦克斯	单位
1	人体模型 (HBM)	V _{HBM}	±2000	—	V
2	机器型号 (MM)	V 毫米	±200	—	V
3	充电设备型号 (CDM)	V _{CDM}	±500	—	V
4	T 处的闩锁电流 罗马字母的第一个字母 = 85° 字母 C (适用于除针 9 以外的所有引脚 PTC3/ADP11)	我 LAT	±100 ²	—	妈
	T 处的闩锁电流 罗马字母的第一个字母 = 85° 字母 C (适用于引脚 9 PTC3/ADP11)	我 LAT	±75 ³	—	妈

¹ 除非另有说明，否则参数是通过在典型条件下对典型设备的小样本量进行设计表征来实现的。

² 这些引脚符合 JESD78A 第二类 (第 1.2 节) A 级 (第 1.3 节) 要求 ±100mA。

³ 此引脚符合 JESD78A 第二类 (第 1.2 节) B 级 (第 1.3 节) 特征 ±75mA。这个引脚只存在于 20 个引脚包装类型上。

3.6 DC 特性

本节包括有关电源要求、I/O 引脚特性和各种工作模式下的电源电流的信息。

表 7. 直流特性 (温度范围 = -40 至 85°C 环境)

参数	标志	分钟	典型的	麦克斯	单位
电源电压 (运行、等待和停止模式。 0 < f _{公共汽车} < 10MHz V _{女儿} 上升 的 V _{女儿} 坠 落	V _{女儿}	2.0 1.8	—	5.5	V
施加到 V 的最小 RAM 保留电源电压 _{女儿}	V _{公羊}	0.8 ¹	—	—	V

低压检测阈值 ($V_{\text{女儿}} \text{ 坠落}$) ($V_{\text{女儿}} \text{ 上升}$)	VLVD	1.80 1.88	1.86 1.94	1.95 2.03	V
开机重置 (POR) 电压	V 波尔 ¹	0.9	—	1.7	V

表 7. 直流特性 (温度范围=-40 至 85°C 环境) (续)

参数	标志	分钟	典型的	麦克斯	单位
输入高压 ($V_{\text{女儿}} > 2.3\text{V}$) (所有数字输入)	V_{IH}	$0.70 \times V_{\text{女儿}}$	—	—	V
输入高压 ($1.8\text{V} \leq V_{\text{女儿}} \leq 2.3\text{V}$) (所有数字输入)	V_{IH}	$0.85 \times V_{\text{女儿}}$	—	—	V
输入低电压 ($V_{\text{女儿}} > 2.3\text{V}$) (所有数字输入)	V 伊利诺伊州	—	—	$0.30 \times V_{\text{女儿}}$	V
输入低电压 ($1.8\text{V} \leq V_{\text{女儿}} \leq 2.3\text{V}$) (所有数字输入)	V 伊利诺伊州	—	—	$0.30 \times V_{\text{女儿}}$	V
输入滞后 (所有数字输入)	V_{Hys1}	$0.06 \times V_{\text{女儿}}$	—	—	V
输入泄漏电流 (每针) $V_{\text{钢}} = V_{\text{女儿}}$ 或 V 纳粹党卫军, 所有输入仅针脚	[我 钢]	—	0.025	1.0	M 罗马字母的第一个字母
高阻抗 (非状态) 泄漏电流 (每针) $V_{\text{钢}} = V_{\text{女儿}}$ 或 V 纳粹党卫军, 所有输入/输出	[我 盎司]	—	0.025	1.0	M 罗马字母的第一个字母
内部上拉电阻 ² (所有端口引脚)	字母 RPU	20	45	65	K Ω
内部下拉电阻 ² (除 PTA5 外的所有端口引脚)	字母 R 付讷	20	45	65	K Ω
PTA5 内部下拉电阻	—	45	—	95	K Ω
输出高压-低驱动 (PTxDSn = 0) 5 V, $I_{\text{供电量}} = 2$ 毫安 3 V, $I_{\text{供电量}} = 1$ 毫安 1.8 V, $I_{\text{供电量}} = 0.5$ 毫安		$V_{\text{女儿}} - 0.8$	— — —	— — —	V
输出高压—高驱动 (PTxDSn = 1) 5 V, $I_{\text{供电量}} = 10$ 毫安 5 V, $I_{\text{供电量}} = 5$ 毫安 3 V, $I_{\text{供电量}} = 3\text{mA}$ 1.8 V, $I_{\text{供电量}} = 2$ 毫安	V 啊	$V_{\text{女儿}} - 0.8$	— — — —	— — — —	
最大总计 I 啊适用于所有端口引脚	[我 OHT]	—	—	40	妈
输出低电压—低驱动 (PTxDSn = 0) 5 V, $I_{\text{供电量}} = 2$ mA 3 V, $I_{\text{供电量}} =$ 1 毫安 1.8 V, $I_{\text{供电量}} = 0.5$ 毫安		— — —	— — —	— — 0.8	V
输出低电压—高驱动器 (PTxDSn = 1)	VOL				

5 V, I _{供电量} = 10 毫安		—	—		
5 V, I _{供电量} = 5 毫安		—	—	0.8	
3 V, I _{供电量} = 3 mA		—	—		
1.8 V, I _{供电量} = 2 毫安		—	—		
最大总计 I _{OL} 适用于所有端口引脚	我奥尔特	—	—	40	妈
直流注入电流 ^{1, 2, 3, 4}					
V _钢 < V _{纳粹党卫军} , V _钢 > V _{女儿}					
单针限制		—	—	0.2	
总 MCU 限制, 包括所有应力引脚的总和		—	—	0.8	妈
输入电容 (所有非供应引脚)	字母 C _钢	—	—	7	pF

¹ 此参数具有特征, 而不是在每台设备上进行测试。

² 拉电阻的测量条件: V_钢 = V_{纳粹党卫军} 用于引体向上和 V_钢 = V_{女儿} 用于下拉。

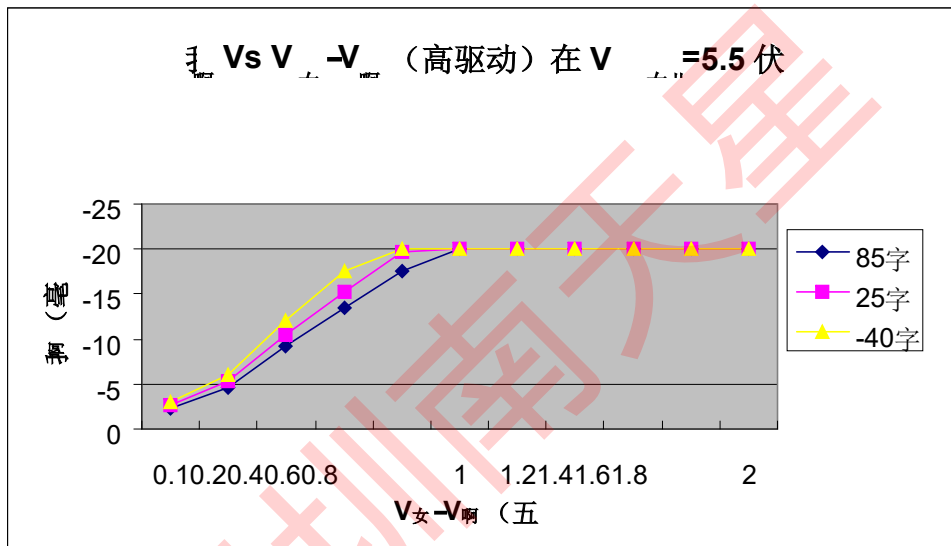


图 4. 典型的 I_{OL} 对 V_{女儿}-V_啊
V_{女儿} = 5.5 V (高驱动器)

¹ All functional non-supply pins are internally clamped to V_{SS} and V_{DD} except the RESET/V_{PP} which is internally clamped to V_{SS} only.

² Input must be current limited to the value specified. To determine the value of the required current-limiting resistor, calculate resistance values for positive and negative clamp voltages, then use the larger of the two values.

³ Input must be current limited to the value specified. To determine the value of the required current-limiting resistor, calculate resistance values for positive and negative clamp voltages, then use the larger of the two values.

⁴ This parameter is characterized and not tested on each device.

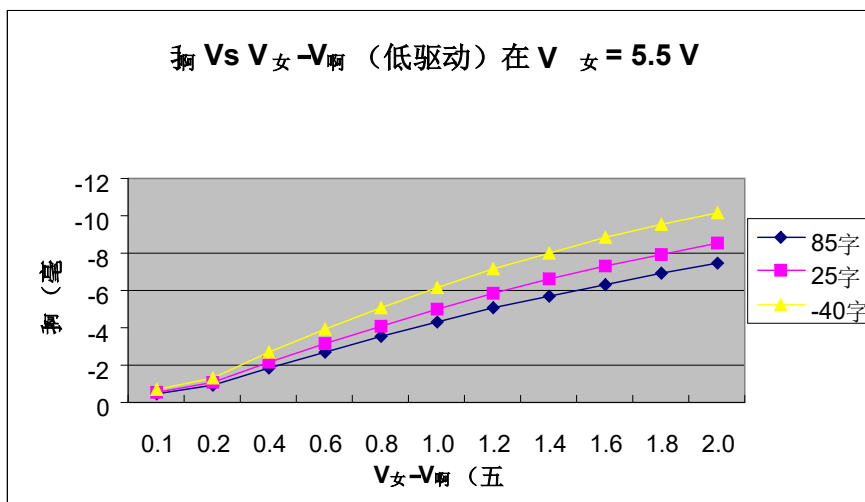


图 5。典型的我 啊对 $V_{ohm} - V_{ohm}$
 $V_{ohm} = 5.5 V$ (低驱动)

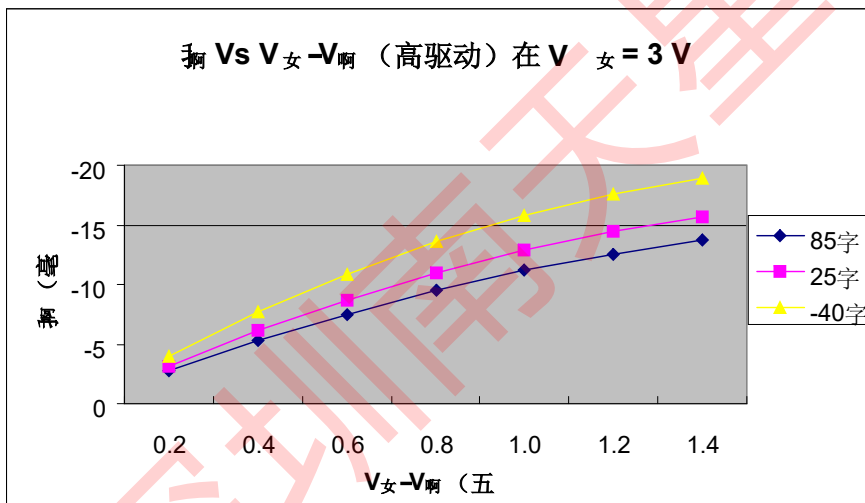


图 6。典型的我 啊对 $V_{ohm} - V_{ohm}$
 $V_{ohm} = 3 V$ (高驱动器)

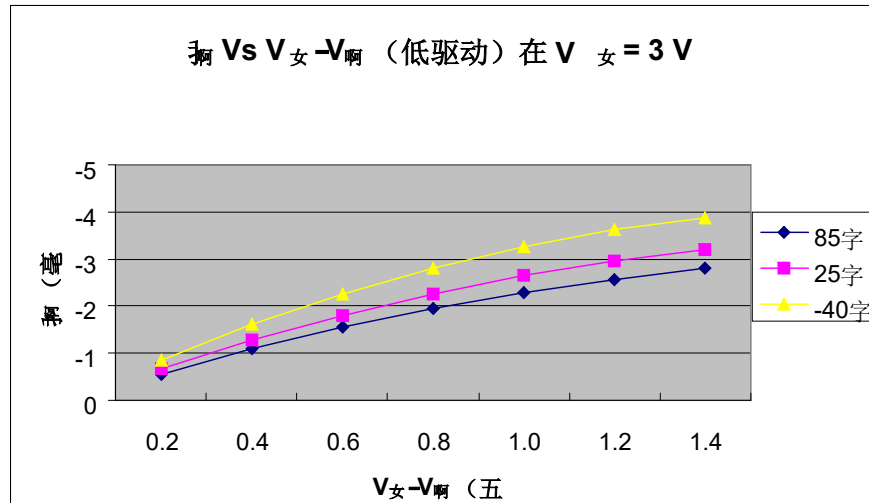


图 7. 典型的漏电流 I_{leak} 对 $V_{DD} - V_{DD} - V_{DD}$ 在 $V_{DD} = 3V$ (低驱动)

深圳南天星

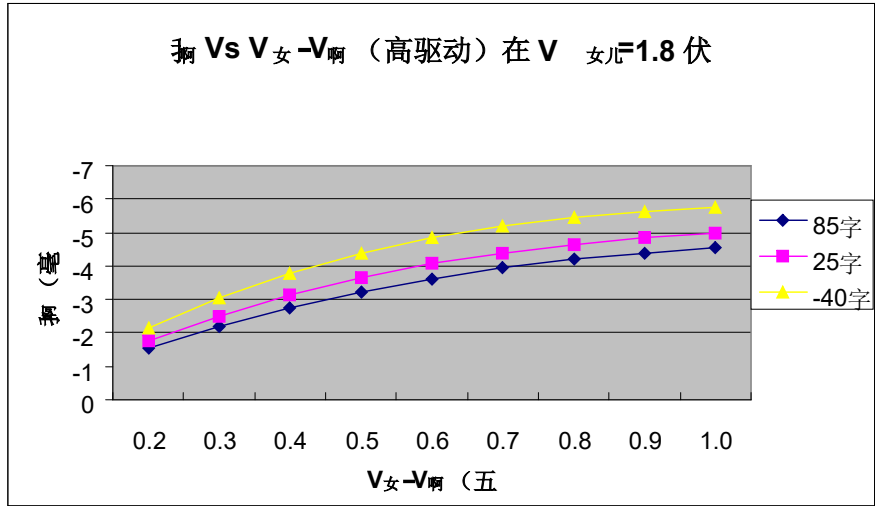


图 8。典型的我 啊 对 $V_{dd} - V_{dd}$
 $V_{dd} = 1.8 V$ (高驱动)

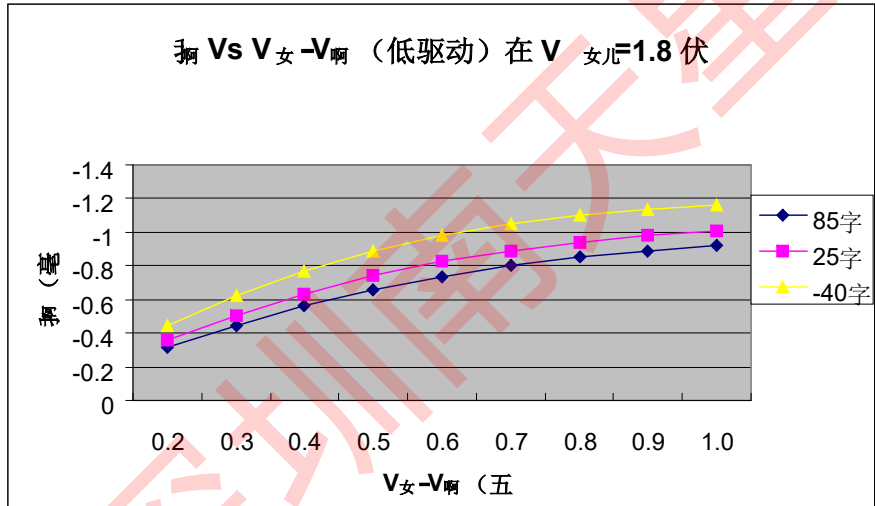


图 9。典型的我 啊 对 $V_{dd} - V_{dd}$
 $V_{dd} = 1.8 V$ (低驱动)

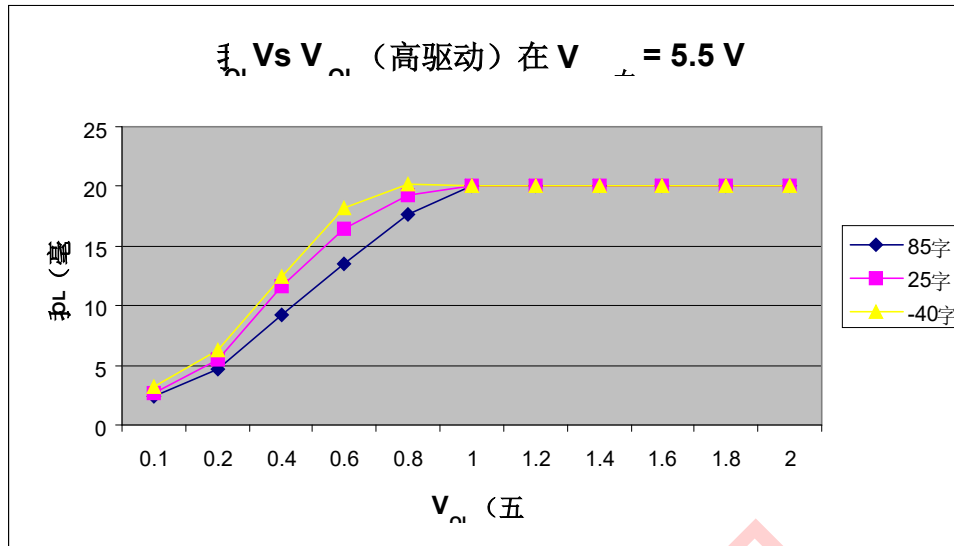


图 10。典型的 I_{OL} 对 $V_{OL} - V_{OL}$
 $V_{DD} = 5.5 V$ (高驱动器)

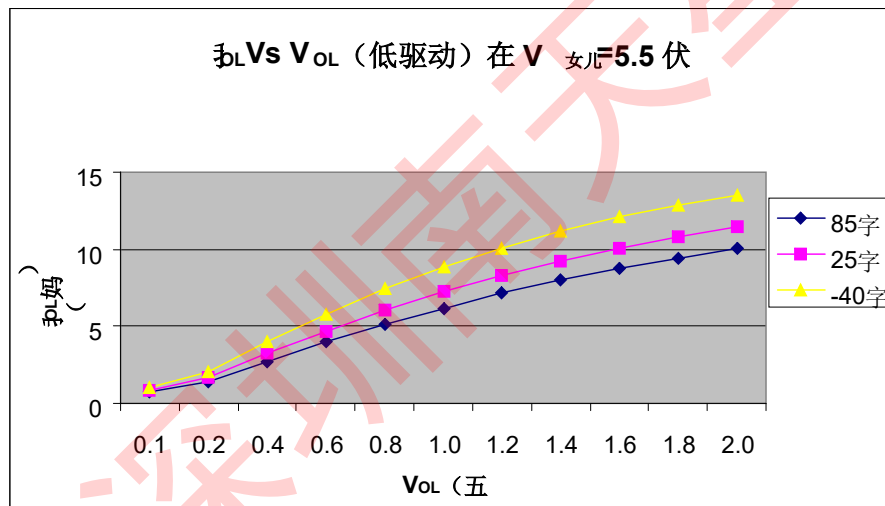


图 11。典型的 I_{OL} 对 $V_{OL} - V_{OL}$
 $V_{DD} = 5.5 V$ (低驱动)

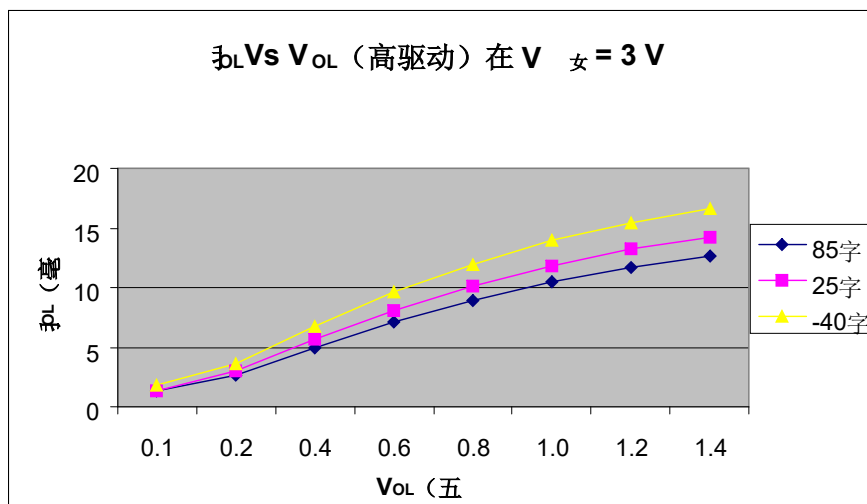


图 12。典型的 I_{OL} 对 V_{OL} 在 V_{DD} = 3V (高驱动器)
V_{DD} = 3V (高驱动器)

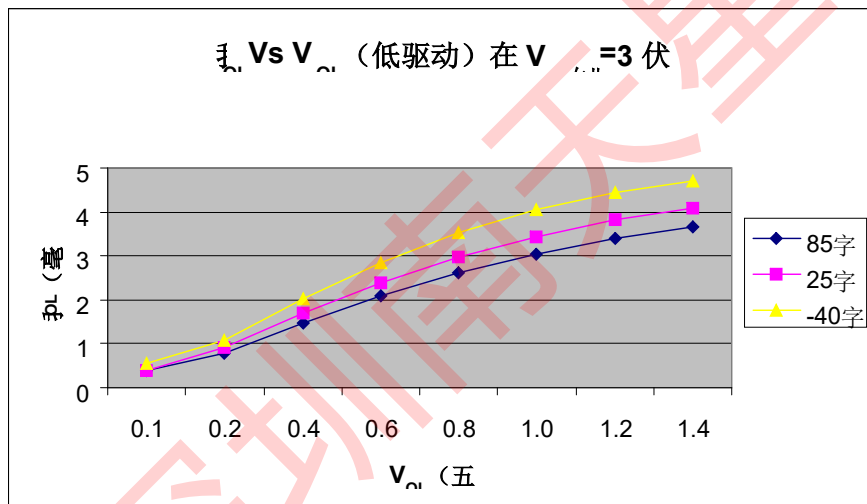


图 13。典型的 I_{OL} 对 V_{OL} 在 V_{DD} = 3V (低驱动器)
V_{DD} = 3V (低驱动器)

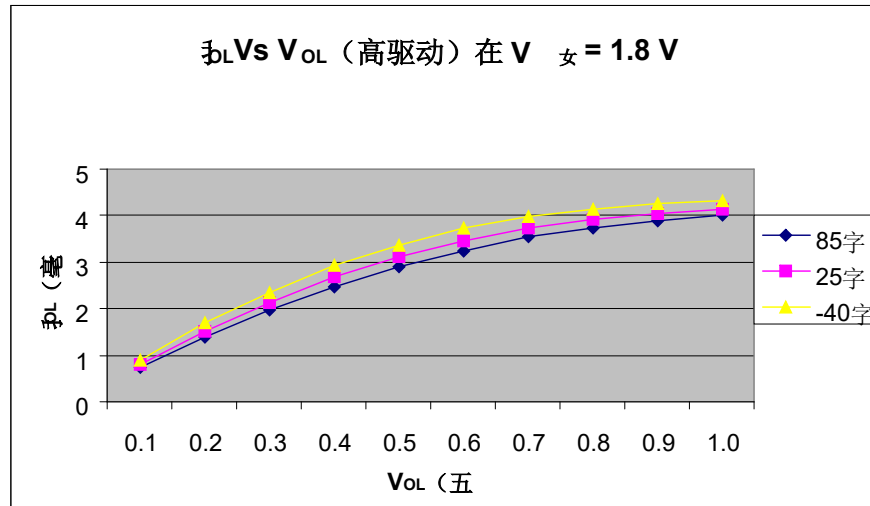


图 14。典型的 I_{OL} 对 V_{OL} 在 $V_{DD} = 1.8 V$ (高驱动)

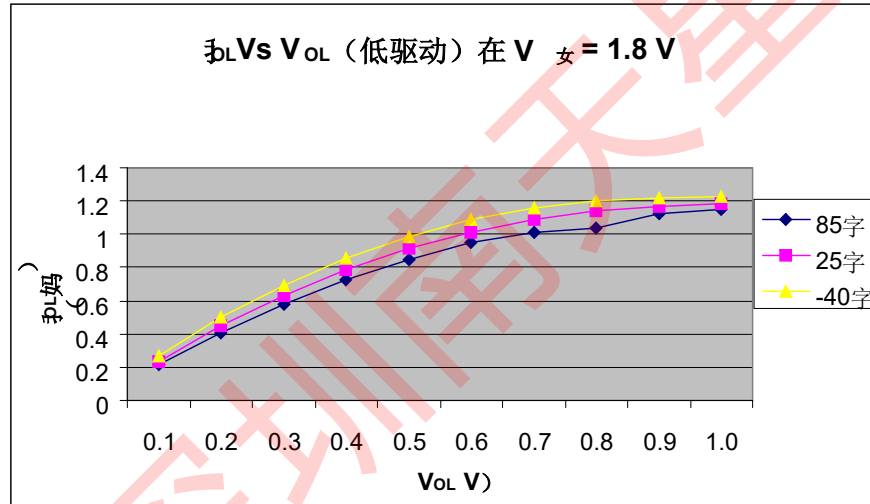


图 15。典型的 I_{OL} 对 V_{OL} 在 $V_{DD} = 1.8 V$ (低驱动)

3.7 供应电流特性

表 8。供应电流特性

参数	标志	V_{DD} (V)	典型的 ¹	麦克斯 ²	温度。 (°C)
运行供应电流 ³ 测量在 ($f_{公共汽车} = 10$ 兆赫)	RIDD10	5	2.4 毫安	5 毫安	25 85
		3	2.4 毫安	—	25 85
		1.80	1.7 毫安	—	25 85

表 8。供应电流特性 (续)

参数	标志	V _{女儿} (五)	典型的 ¹	麦克斯 ²	温度。 (°C)
运行供应电流 ³ 测量在 (F 公共汽车= 1.25 MHz)	RIDD1	5	0.42 毫安	2 毫安	25 85
		3	0.42 毫安	—	25 85
		1.80	0.3 毫安	—	25 85
停止模式供应电流	第七个音节女儿	5	2.4M 罗马字母的第一个字母	5M 罗马字母的第一个字母 8M 罗马字母的第一个字母	25 85
		3	2M 罗马字母的第一个字母	—	25 85
		1.80	1.5M 罗马字母的第一个字母	—	25 85
停止的 ADC 加路器 ⁴	—	5	128M 罗马字母的第一个字母	150M 罗马字母的第一个字母 165M 罗马字母的第一个字母	25 85
		3	121M 罗马字母的第一个字母	—	25 85
		1.80	79M 罗马字母的第一个字母	—	25 85
来自停止的 ACMP 加号 (ACME = 1)	—	5	21M 罗马字母的第一个字母	22M 罗马字母的	25 85

¹ Typicals are measured at 25°C.

² Maximum value is measured at the nominal V_{DD} voltage times 10% tolerance. Values given here are preliminary estimates prior to completing characterization.

³ Not include any DC loads on port pins.

⁴ Required asynchronous ADC clock and LVD to be enabled.

				第一个字母	
		3	18.5M 罗马字母的第一个字母	—	25 85
		1.80	17.5M 罗马字母的第一个字母	—	25 85
来自停止的 RTI 加插器 启用 1 kHz 时钟源 ⁵	—	5	2.4M 罗马字母的第一个字母	2M 罗马字母的第一个字母	25 85
		3	1.9M 罗马字母的第一个字母	—	25 85
		1.80	1.5M 罗马字母的第一个字母	—	25 85
来自停止的 RTI 加插器 启用 1 MHz 外部时钟源参考	—	5	2.1M 罗马字母的第一个字母	2M 罗马字母的第一个字母	25 85
		3	1.6M 罗马字母的第一个字母	—	25 85
		1.80	1.2M 罗马字母的第一个字母	—	25 85
LVI 加号从停止 (LVDE=1 和 LVDSE=1)	—	5	70M 罗马字母的第一个字母	80M 罗马字母的第一个字母	25 85
		3	65M 罗马字母的第一个字母	—	25 85
		1.80	60M 罗马字母的第一个字母	—	25 85

⁵大多数客户会发现，可以使用停止自动唤醒，而不是更高的当前等待模式。典型的等待模式在 3V 时为 1.3 mA，在 2V 时为 1 mA， $f_{\text{公共汽车}} = 1 \text{ MHz}$ 。

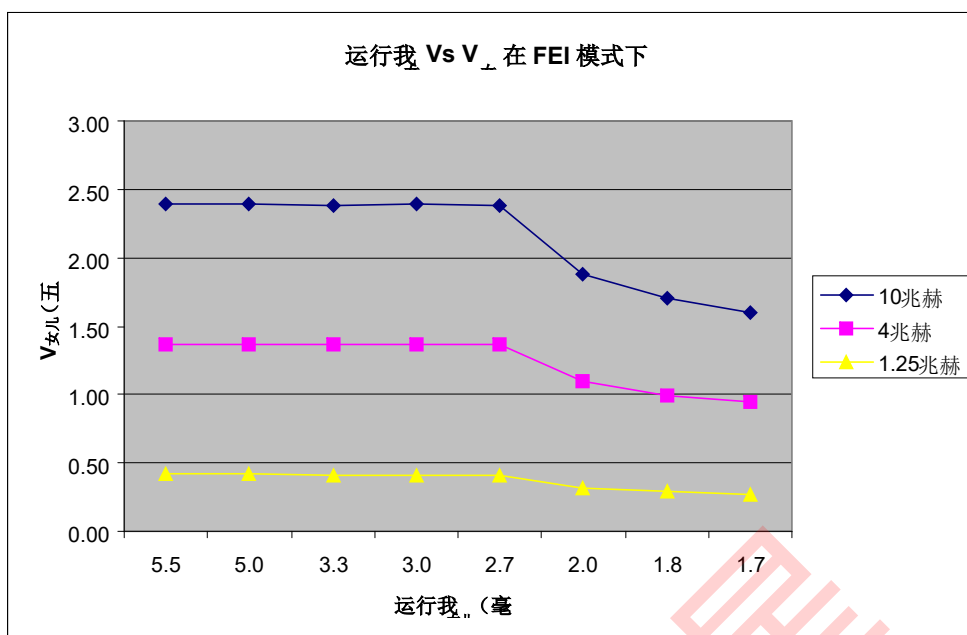


图 16. 典型运行 I_{DD} 对 V_{DD} 对于 FEI 模式

深圳南天

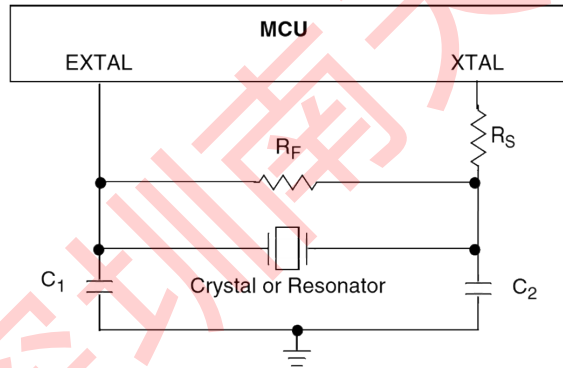
3.8 外部振荡器 (XOSC) 特性

表 9. 振荡器电气规格 (温度范围=-40 至 125°C 环境)

全国 矿工 联盟	字母 C	评分	标志	分钟	典型的 ¹	麦克斯	单位
1	字母 C	振荡器晶体或谐振器 (EREFS = 1, ERCLKEN = 1) 低范围 (范围=0) 高范围 (范围=1) 费用或 FBE 模式 ² 高范围 (范围=1, HGO=1) FBELP 模式 高范围 (范围= 1, HGO = 0) FBELP 模式	第 六 个 罗 马 字 母 洛 第 六 个 罗 马 字 母 嗨 第六个罗 马字母 Hi- hgo 第六 个罗马字 母 Hi-lp	32 1 1 1	— — — —	38.4 5 16 8	千 赫 兆赫 兆赫 兆赫
2	D	负载电容器	字母 C1, 字 母 C2	请参阅水晶或谐振器制造商的建议。			
3	D	反馈电阻 低范围 (32 kHz 至 100 kHz) 高范围 (1 MHz 至 16 MHz)	字母 R 第六个 罗马字母	— —	10 1	— —	罗 马 字 母 的 第 十 三 个 字 母 Ω

4	D	串联电阻 低范围, 低增益 (范围=0, HGO = 0) 低范围, 高增益 (范围=0, HGO=1) 高范围, 低增益 (范围=1, HGO=0) 高范围, 高增益 (范围=1, HGO=1) ≥8 兆赫 4 兆赫 1 兆赫	字母 R 罗马字 母的第十九个	— — — — — —	0 100 0 0 0 0	— — — 0 10 20	KΩ
5	字母 C	水晶启动时间 ³ 低范围, 低增益 (范围=0, HGO = 0) 低范围, 高增益 (范围=0, HGO=1) 高范围, 低增益 (范围=1, HGO=0) ⁴ 高范围, 高增益 (范围=1, HGO=1) ⁴	字母 T CSTL-LP 字母 T CSTL-HGO t CSTH-LP 字母 T CSTH-HGO	— — — —	200 400 5 20	— — — —	女士
6	D	方波输入时钟频率 (EREFS = 0, ERCLKEN = 1) FEE 或 FBE 模式 ² FBELP 模式	第六个罗马 字母极端的	0.03125 0	— —	5 40	兆赫

- ¹ 典型数据的特征为 5.0 V, 25°C 或推荐值。
- ² 输入时钟源必须使用 RDIV 划分为 31.25 kHz 至 39.0625 kHz 的范围。
- ³ 此参数具有特征, 而不是在每台设备上进行测试。必须遵循适当的 PC 板布局程序才能达到规格。
- ⁴ 4 MHz 晶体。



3.9 AC 特性

本节描述了每个外围系统的交流正时特性。

3.9.1 控制时机

表 10. 控制时机

全国 矿工 联盟	字母 C	参数	标志	分钟	典型的	麦克斯	单位
1	D	总线频率 ($t_{Cyc} = 1/f$ 公共汽车)	第六个罗马字母公共汽车	0	—	10	兆赫

2	D	实时中断内部振荡器周期	字母 TRTI	700	1000	1300	M 罗马字母的第十九个
3	D	外部 RESET 脉冲宽度 ¹	字母 T _{Extrst}	150	—	—	Ns
4	D	KBI 脉冲宽度 ²	字母 T _{KBIPW}	1.5 t _{Cyc}	—	—	Ns
5	D	停止中的 KBI 脉冲宽度 ¹	字母 T _{KBIPWS}	100	—	—	Ns
6	D	端口上升和下降时间 (负载=50 pF) ³ 流速控制被禁用 (PTxSE = 0) 启用了率控制 (PTxSE = 1)	字母 T _增 强, T _{秋天}	— —	11 35	— —	Ns

- ¹ 这是保证通过引脚输入滤波器电路的最短脉冲。较短的脉冲可能被识别，也可能无法被识别。
- ² 这是保证通过引脚同步电路的最小脉冲宽度。较短的脉冲可能被识别，也可能无法被识别。在停止模式下，绕过同步器，因此在这种情况下可以识别较短的脉冲。
- ³ 时序显示为 20%V_{女儿} 和 80%的 V_{女儿} 水平。温度范围-40°C 到 85°C。

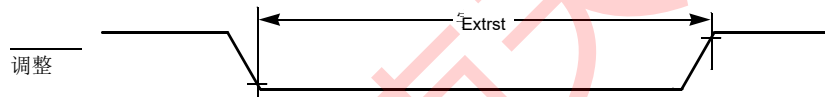


图 17. 重置时间

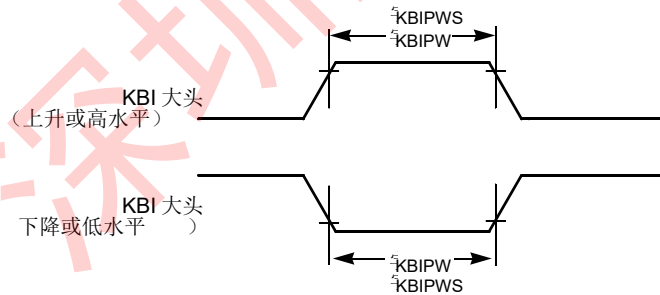


图 18. KBI 脉冲宽度

3.9.2 TPM/MTIM 模块计时

同步器电路确定可以识别的最短输入脉冲或最快的时钟，可以用作计时器计数器的可选外部源。这些同步器从当前总线速率时钟运行。

表 11. TPM 输入计时

全国 矿工 联盟	字母 C	评分	标志	分钟	麦克斯	单位

1	D	外部时钟频率	第六个罗马字母 TPMext	直流电	第六个罗马字母公共汽车 /4	兆赫
2	D	外部时钟周期	字母 TPMext	4	—	字母 TCyc
3	D	外部时钟高时间	字母 TClkh	1.5	—	字母 TCyc
4	D	外部时钟低时间	字母 TClkl	1.5	—	字母 TCyc
5	D	输入捕获脉冲宽度	字母 TICPW	1.5	—	字母 TCyc

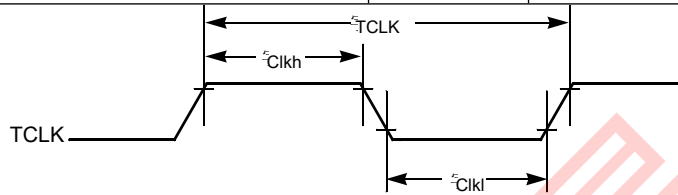


图 19。计时器外部时钟

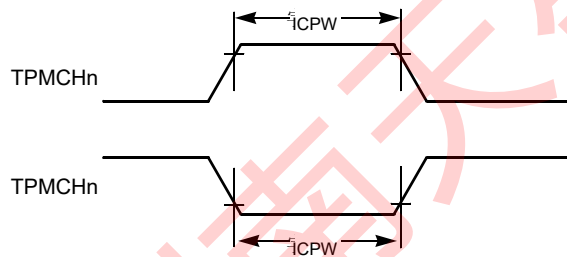


图 20。计时器输入捕获脉冲

3.10 模拟比较器 (ACMP) 电气

表 12。模拟比较器电气规格

全国矿工联盟	字母 C	特征	标志	分钟	典型的	麦克斯	单位
1	D	电源电压	V 女儿	1.80	—	5.5	V
2	P	供应电流 (活跃)	我 DDAC	—	20	35	M 罗马字母的第一个字母
3	D	模拟输入电压 ¹	VAIN	V 纳粹党卫军—0.3	—	V 女儿	V
4	P	模拟输入偏移电压 ¹	VAIO	—	20	40	毫伏
5	字母 C	模拟比较器滞后 ¹	V _H	3.0	9.0	15.0	毫伏

6	字母 C	模拟源阻抗 ¹	字母 R 碑	—	—	10	KΩ
7	P	模拟输入泄漏电流	我阿尔克	—	—	1.0	M 罗马字母的第一个字母
8	字母 C	模拟比较器初始化延迟	字母 TAINIT	—	—	1.0	M 罗马字母的第十九个

表 12. 模拟比较器电气规格 (续)

全国矿工联盟	字母 C	特征	标志	分钟	典型的	麦克斯	单位
9	P	模拟比较器带盖参考电压	VBG	1.1	1.208	1.3	V

¹ 这些数据具有特征，但未经过生产测试。

3.11

内部时钟源特性

表 13. 内部时钟源规格

全国矿工联盟	字母 C	特征	标志	分钟	典型的 ¹	麦克斯	单位
1	字母 C	平均内部参考频率-未修剪	第六个罗马字母 Int_ut	25	31.25	41.66	千赫
2	P	平均内部参考频率-修剪	第六个罗马字母 Int_t	31.25	39.06	39.0625	千赫
3	字母 C	DCO 输出频率范围-未修剪	第六个罗马字母 Dco_ut	12.8	16	21.33	兆赫
4	P	DCO 输出频率范围-修剪	第六个罗马字母 Dco_t	16	20	20	兆赫
5	字母 C	固定电压和温度下修剪的 DCO 输出频率的分辨率	Δ 第六个罗马字母 Dco_res_t	—	—	0.2	%F _{Dco}
6	字母 C	修剪的 DCO 输出频率与电压和温度的总偏差	Δ 第六个罗马字母 Dco_t	—	—	2	%F _{Dco}

7	字母 C	FLL 获取时间 2. 3	字母 T 获得	—	—	1	女士
8	字母 C	停止恢复时间 (FLL 唤醒到之前获得的频率) IREFSTEN = 0 IREFSTEN = 1	T_唤醒	—	100 86	—	M 罗马字母的第十九个

1 典型柱中的数据被定性为 3.0 V 和 5.0 V, 25°C 或是典型的推荐值。

2 此参数具有特征, 而不是在每台设备上进行测试。

3 本规范适用于更改 FLL 参考源或参考分频器、修剪值更改或从 FLL 禁用 (FBILP) 更改为启用 FLL (FEI, FBI) 的任何时间。

3.12 ADC 特性

表 14. 5 伏 10 位 ADC 工作条件

字母 C	特征	情景	Symb	分钟。	典型的	最大。	单位
D	输入电压	—	VADIN	V 纳粹党卫军	—	V 女儿	v
字母 C	精确度	V 女儿 = 2 V	—	—	8 位	—	—
字母 C	输入电容	—	字母 CADIN	—	4.5	5.5	pF
字母 C	输入电阻	—	字母 RADIN	—	3	5	KΩ
字母 C	MCU 外部的模拟源电阻	10 位模式 $f_{ADCK} > 4\text{MHz}$	字母 R 神	—	—	5	KΩ
		$f_{ADCK} < 4\text{MHz}$		—	—	10	
		8 位模式 (所有有效 f_{ADCK})		—	—	10	

表 14. 5 伏 10 位 ADC 运行条件 (续)

字母 C	特征	情景	Symb	分钟。	典型的	最大。	单位
D	ADC 转换时钟频率	高速 (ADLPC=0)	第六个罗马字母 ADCK	0.4	—	8.0	兆赫
		低功耗 (ADLPC=1)		0.4	—	8.0	

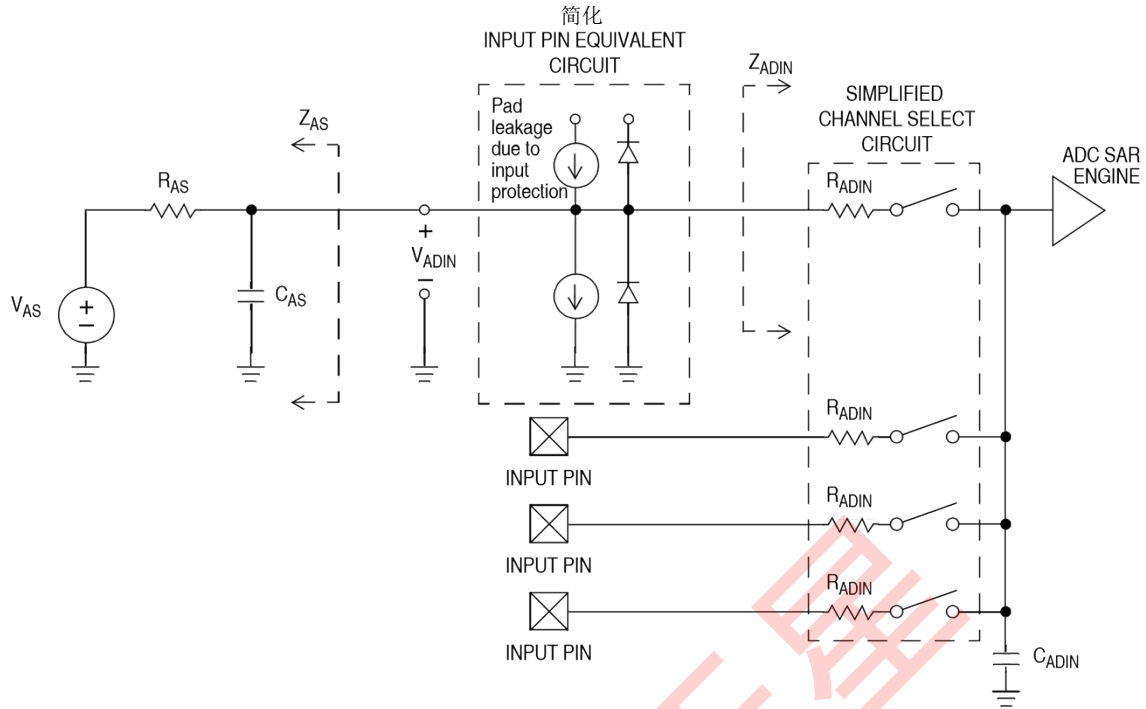


图 21. ADC 输入阻抗等效图

表 15. 10 位 ADC 特性

特征	情景	字母 C	Symb	分钟	典型的 ¹	麦克斯	单位
供应电流 ADLPC = 1 ADLSMP = 1 ADCO = 1	—	字母 T	我 DDAD	—	133	—	M 罗马字母的第一个字母
供应电流 ADLPC = 1 ADLSMP = 0 ADCO = 1	—	字母 T	我 DDAD	—	218	—	M 罗马字母的第一个字母
供应电流 ADLPC = 0 ADLSMP = 1 ADCO = 1	—	字母 T	我 DDAD	—	327	—	M 罗马字母的第一个字母
供应电流 ADLPC = 0 ADLSMP = 0 ADCO = 1	—	字母 C	我 DDAD	—	0.582	1	妈

Table 15. 10-bit ADC Characteristics (continued)

Characteristic	Conditions	C	Symb	Min	Typical ¹	Max	Unit
Supply current	Stop, reset, module off	T	I_{DDAD}	—	0.011	1	μA
ADC asynchronous clock source	High speed (ADLPC = 0)	T	f_{ADACK}	—	3.3	—	MHz
	Low power (ADLPC = 1)			—	2	—	
Conversion time (including sample time)	Short sample (ADLSMP=0)	P	t_{ADC}	—	20	—	ADCK cycles
	Long sample (ADLSMP=1)			—	40	—	
Sample time	Short sample (ADLSMP=0)	P	t_{ADS}	—	3.5	—	ADCK cycles
	Long sample (ADLSMP=1)			—	23.5	—	
Total unadjusted error	10 bit mode	C	E_{TUE}	—	± 1	± 2.5	LSB ²
	8 bit mode			—	± 0.5	± 1.0	
Differential non-linearity	10 bit mode	P	DNL	—	± 0.5	± 1.0	LSB ²
	8 bit mode	T		—	± 0.3	± 0.5	
	Monotonicity and No-Missing-Codes guaranteed						
Integral non-linearity	10 bit mode	C	INL	—	± 0.5	± 1.0	LSB ²
	8 bit mode			—	± 0.3	± 0.5	
Zero-scale error	10 bit mode	P	E_{ZS}	—	± 0.5	± 1.5	LSB ²
	8 bit mode	T		—	± 0.5	± 0.5	
Full-Scale error $V_{ADIN} = V_{DDA}$	10 bit mode	P	E_{FS}	—	± 0.5	± 1.5	LSB ²
	8 bit mode	T		—	± 0.5	± 0.5	
Quantization error	10 bit mode	D	E_Q	—	—	± 0.5	LSB ²
	8 bit mode			—	—	± 0.5	
Input leakage error pad leakage ³ * RAS	10 bit mode	D	E_{IL}	—	± 0.2	± 2.5	LSB ²
	8 bit mode			—	± 0.1	± 1	

¹ Typical values assume Temp = 25 °C, $f_{ADCK} = 1.0$ MHz unless otherwise stated. Typical values are for reference only and are not tested in production.

² 1 LSB = $(V_{REFH} - V_{REFL})/2^N$

³ Based on input pad leakage current. Refer to pad electrical.

3.13 Flash Specifications

This section provides details about program/erase times and program-erase endurance for the flash memory. For detailed information about program/erase operations, see the reference manual.

Table 16. Flash Characteristics

Characteristic	Symbol	Min	Typical ¹	Max	Unit
Supply voltage for program/erase	V_{DD}	2.7	—	5.5	V

Table 16. Flash Characteristics (continued)

Characteristic	Symbol	Min	Typical ¹	Max	Unit
Program/Erase voltage	V_{PP}	11.8	12	12.2	V
V_{PP} current					
Program	I_{VPP_prog}	—	—	200	μA
Mass erase	I_{VPP_erase}	—	—	100	μA
Supply voltage for read operation $0 < f_{Bus} < 10$ MHz	V_{Read}	1.8	—	5.5	V
Byte program time	t_{prog}	20	—	40	μs
Mass erase time	t_{me}	500	—	—	ms
Cumulative program HV time ²	t_{hv}	—	—	8	ms
Total cumulative HV time (total of t_{me} & t_{hv} applied to device)	t_{hv_total}	—	—	2	hours
HVEN to program setup time	t_{pgs}	10	—	—	μs
PGM/MASS to HVEN setup time	t_{nvs}	5	—	—	μs
HVEN hold time for PGM	t_{nvh}	5	—	—	μs
HVEN hold time for MASS	t_{nvh1}	100	—	—	μs
V_{PP} to PGM/MASS setup time	t_{vps}	20	—	—	ns
HVEN to V_{PP} hold time	t_{vph}	20	—	—	ns
V_{PP} rise time ³	t_{vrs}	200	—	—	ns
Recovery time	t_{rcv}	1	—	—	μs
Program/erase endurance TL to TH = $-40^{\circ}C$ to $85^{\circ}C$	—	1000	—	—	cycles
Data retention	t_{D_ret}	15	—	—	years

¹ Typicals are measured at 25 °C.

² t_{hv} is the cumulative high voltage programming time to the same row before next erase. Same address can not be programmed more than twice before next erase.

³ Fast V_{PP} rise time may potentially trigger the ESD protection structure, which may result in over current flowing into the pad and cause permanent damage to the pad. External filtering for the V_{PP} power source is recommended. An example V_{PP} filter is shown in Figure 22.

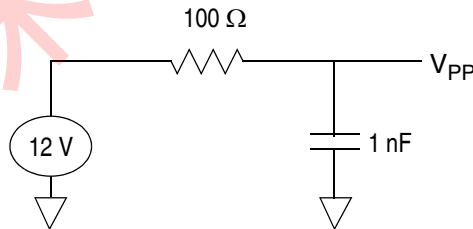
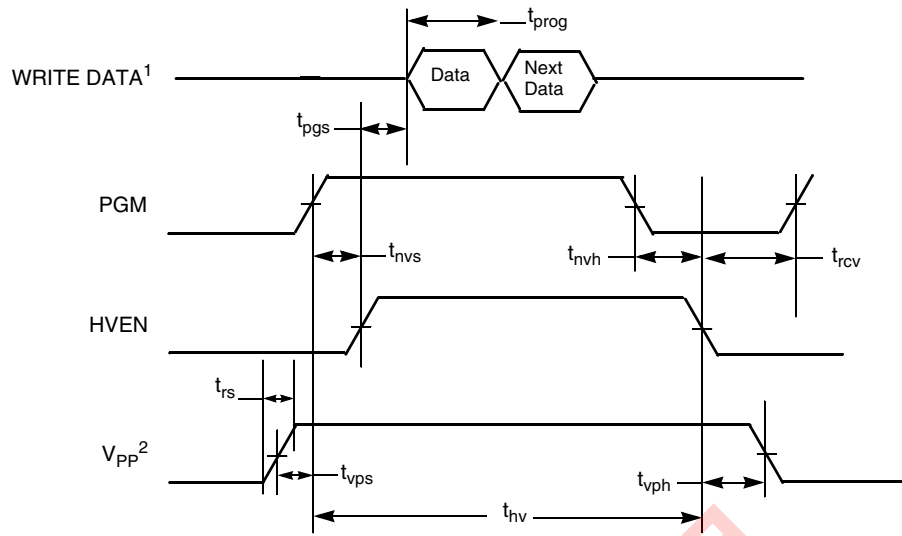


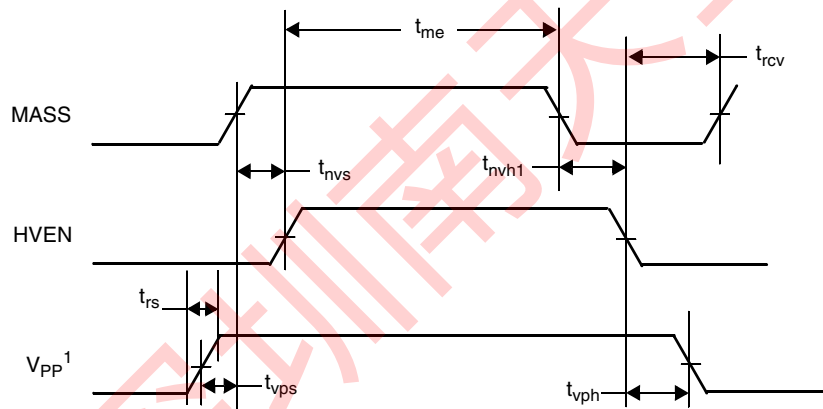
Figure 22. Example V_{PP} Filtering



¹ Next Data applies if programming multiple bytes in a single row, refer to *MC9RS08KA8 Series Reference Manual*.

² V_{DD} must be at a valid operating voltage before voltage is applied or removed from the V_{PP} pin.

Figure 23. Flash Program Timing



¹ V_{DD} must be at a valid operating voltage before voltage is applied or removed from the V_{PP} pin.

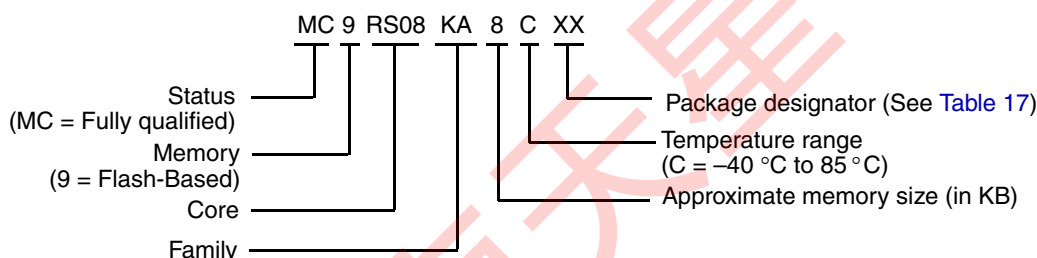
Figure 24. Flash Mass Erase Timing

4 Ordering Information

This section contains ordering numbers for MC9RS08KA8 series devices. See below for an example of the device numbering system.

Table 17. Device Numbering System

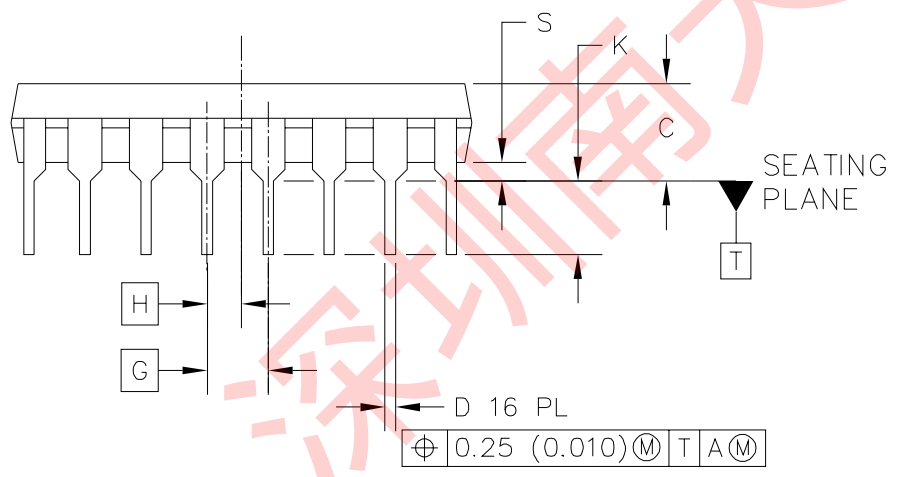
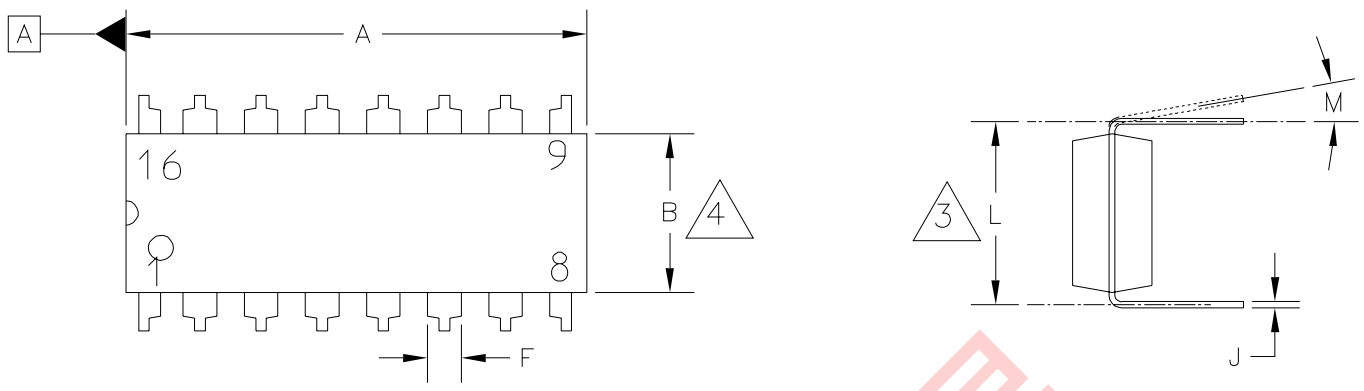
Device Number	Memory		Package		
	Flash	RAM	Type	Designator	Document No.
MC9RS08KA8 MC9RS08KA4	8K bytes 4K bytes	254 bytes 126 bytes	16 PDIP	PG	98ASB42431B
			16 W-SOIC	WG	98ASB42567B
			16 TSSOP	TG	98ASH70247A
			20 PDIP	PJ	98ASB42899B
			20 W-SOIC	WJ	98ASB42343B



5 Mechanical Drawings

The following pages contain mechanical specifications for MC9RS08KA8 series package options.

- 16-pin PDIP (plastic dual in-line pin)
- 16-pin W-SOIC (wide body small outline integrated circuit)
- 16-pin TSSOP (thin shrink small outline package)
- 20-pin PDIP (plastic dual in-line pin)
- 20-pin W-SOIC (wide body small outline integrated circuit)



深圳南天星电子科技有限公司 专注NXP推广

© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE
TITLE: 16 LD PDIP	DOCUMENT NO: 98ASB42431B	REV: T
	CASE NUMBER: 648-08	19 MAY 2005
	STANDARD: NON-JEDEC	



NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION TO CENTER OF LEADS WHEN FORMED PARALLEL.
4. DIMENSIONS DOES NOT INCLUDE MOLD FLASH.
5. ROUNDED CORNERS OPTIONAL.
6. 648-01 THRU -08 OBSOLETE, NEW STANDARD 648-09.

DIM	MILLIMETERS		INCHES		DIM	MILLIMETERS		INCHES	
	MIN	MAX	MIN	MAX		MIN	MAX	MIN	MAX
A	18.80	19.55	0.740	0.770					
B	6.35	6.85	0.250	0.270					
C	3.69	4.44	0.145	0.175					
D	0.39	0.53	0.015	0.021					
F	1.02	1.77	0.040	0.070					
G	2.54 BSC		0.100 BSC						
H	1.27 BSC		0.050 BSC						
J	0.21	0.38	0.008	0.015					
K	2.80	3.30	0.110	0.130					
L	7.50	7.74	0.295	0.305					
M	0°	10°	0°	10°					
S	0.51	1.01	0.020	0.040					

© FREESCALE SEMICONDUCTOR, INC.
ALL RIGHTS RESERVED.

MECHANICAL OUTLINE

PRINT VERSION NOT TO SCALE

TITLE:

16 LD PDIP

DOCUMENT NO: 98ASB42431B

REV: T

CASE NUMBER: 648-08

19 MAY 2005

STANDARD: NON-JEDEC

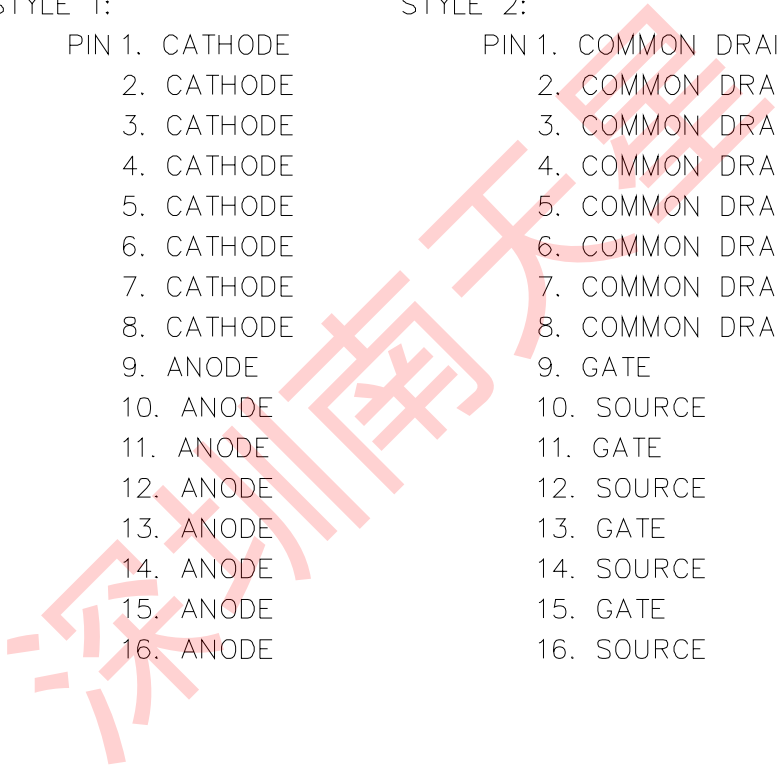


STYLE 1:

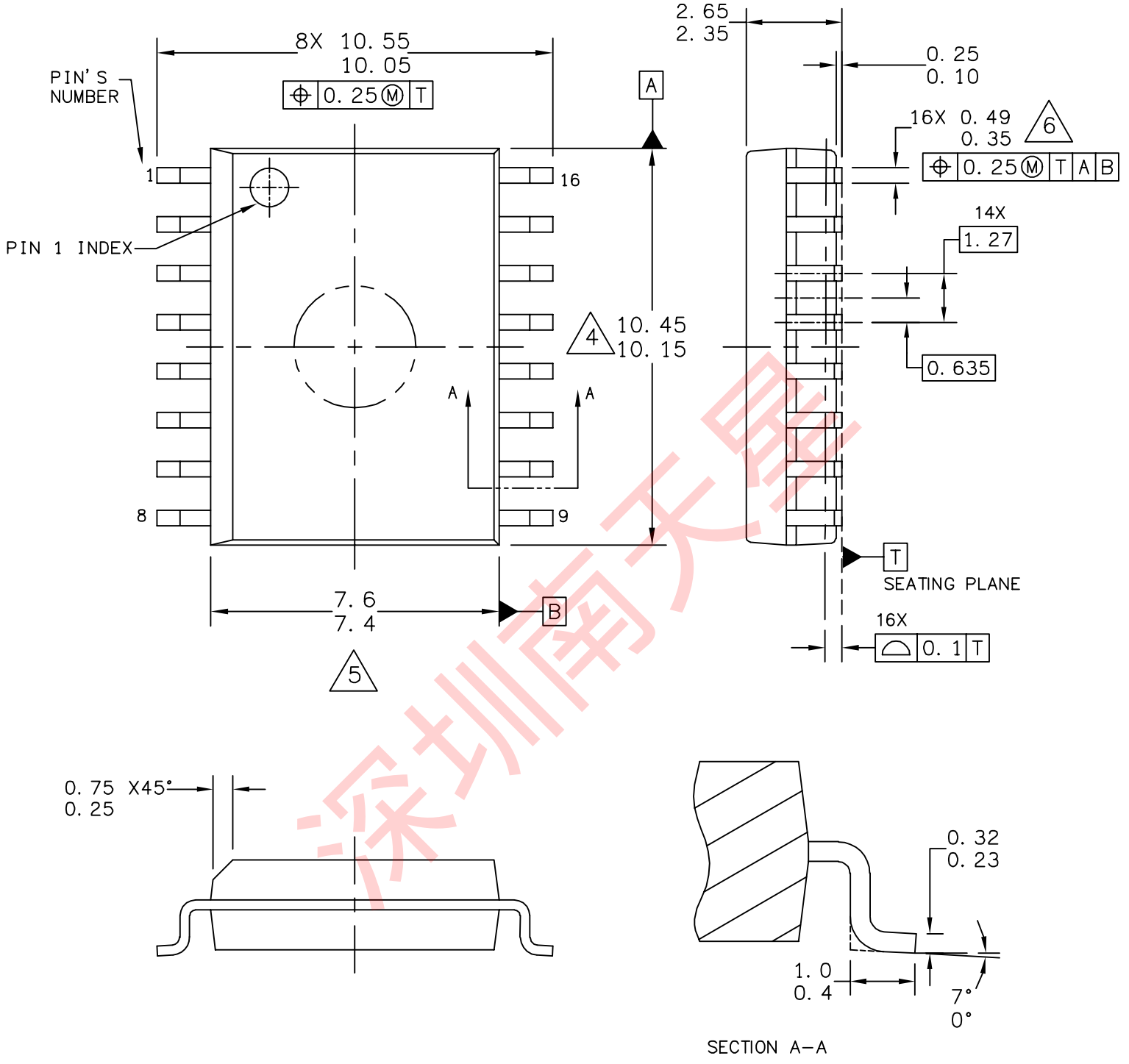
- PIN 1. CATHODE
- 2. CATHODE
- 3. CATHODE
- 4. CATHODE
- 5. CATHODE
- 6. CATHODE
- 7. CATHODE
- 8. CATHODE
- 9. ANODE
- 10. ANODE
- 11. ANODE
- 12. ANODE
- 13. ANODE
- 14. ANODE
- 15. ANODE
- 16. ANODE

STYLE 2:

- PIN 1. COMMON DRAIN
- 2. COMMON DRAIN
- 3. COMMON DRAIN
- 4. COMMON DRAIN
- 5. COMMON DRAIN
- 6. COMMON DRAIN
- 7. COMMON DRAIN
- 8. COMMON DRAIN
- 9. GATE
- 10. SOURCE
- 11. GATE
- 12. SOURCE
- 13. GATE
- 14. SOURCE
- 15. GATE
- 16. SOURCE



© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.		MECHANICAL OUTLINE		PRINT VERSION NOT TO SCALE	
TITLE: 16 LD PDIP		DOCUMENT NO: 98ASB42431B		REV: T	
		CASE NUMBER: 648-08		19 MAY 2005	
		STANDARD: NON-JEDEC			



© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 16LD SOIC W/B, 1.27 PITCH CASE-OUTLINE	DOCUMENT NO: 98ASB42567B	REV: F	
	CASE NUMBER: 751G-04	02 JUN 2005	
	STANDARD: JEDEC MS-013AA		

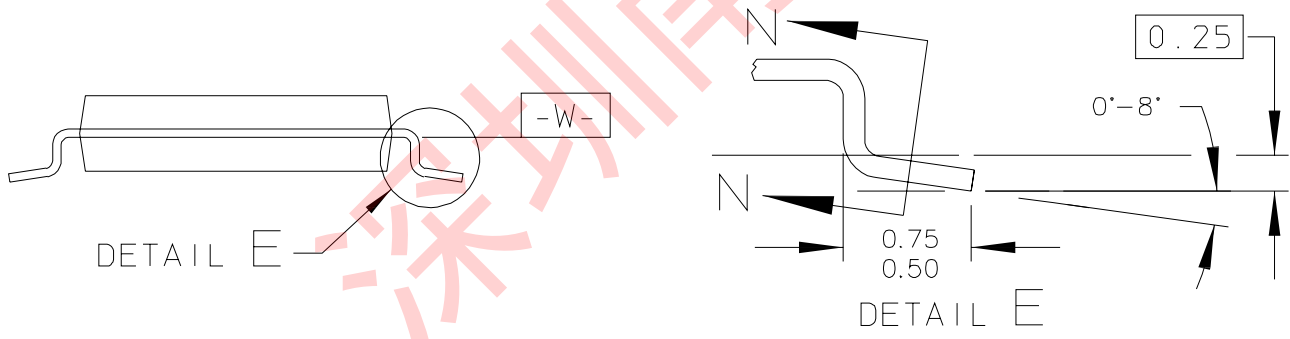
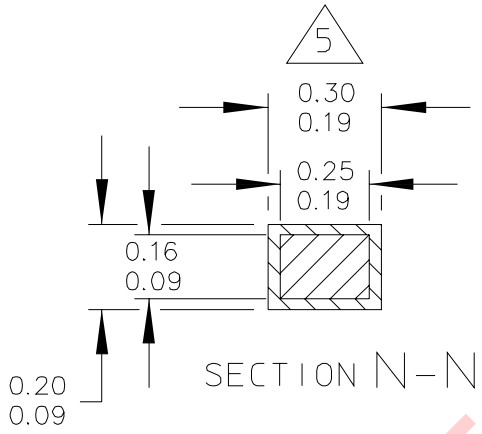


NOTES:

1. DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994.
3. DATUMS A AND B TO BE DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
4. THIS DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSION OR GATE BURRS. MOLD FLASH, PROTRUSION OR GATE BURRS SHALL NOT EXCEED 0.15 MM PER SIDE. THIS DIMENSION IS DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
5. THIS DIMENSION DOES NOT INCLUDE INTER-LEAD FLASH OR PROTRUSIONS. INTER-LEAD FLASH AND PROTRUSIONS SHALL NOT EXCEED 0.25 MM PER SIDE. THIS DIMENSION IS DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
6. THIS DIMENSION DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED 0.62 mm.

深圳南天星

© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 16LD SOIC W/B, 1.27 PITCH, CASE OUTLINE	DOCUMENT NO: 98ASB42567B	REV: F	
	CASE NUMBER: 751G-04	02 JUN 2005	
	STANDARD: JEDEC MS-013AA		



© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 16 LD TSSOP, PITCH 0.65MM	DOCUMENT NO: 98ASH70247A	REV: B	
	CASE NUMBER: 948F-01	19 MAY 2005	
	STANDARD: JEDEC		



NOTES:

1. CONTROLLING DIMENSION: MILLIMETER

2. DIMENSIONS AND TOLERANCES PER ANSI Y14.5M-1982.

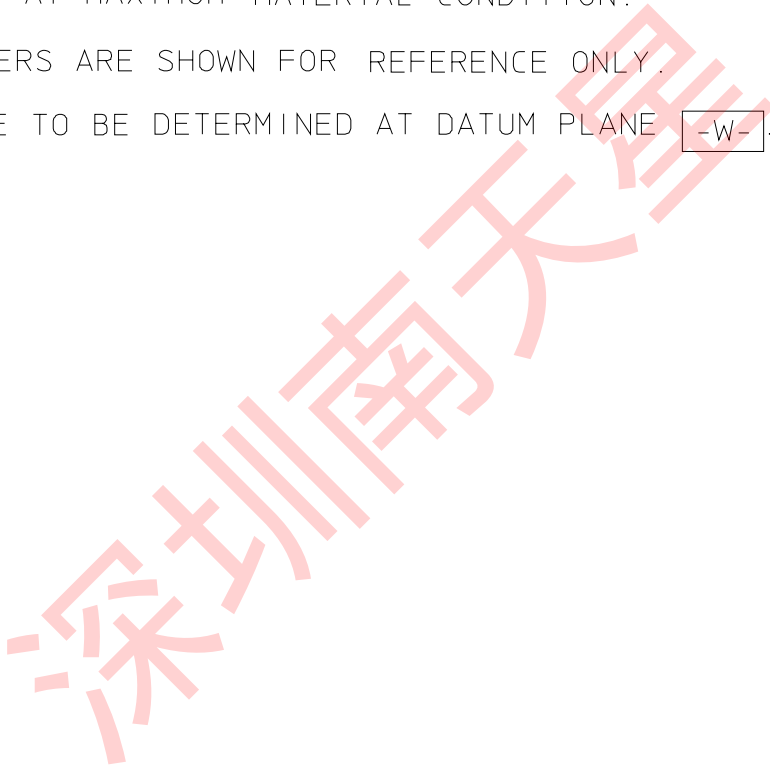
3. DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH OR GATE BURRS SHALL NOT EXCEED 0.15 PER SIDE.

4. DIMENSION DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 PER SIDE.

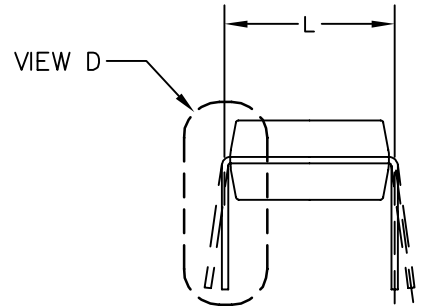
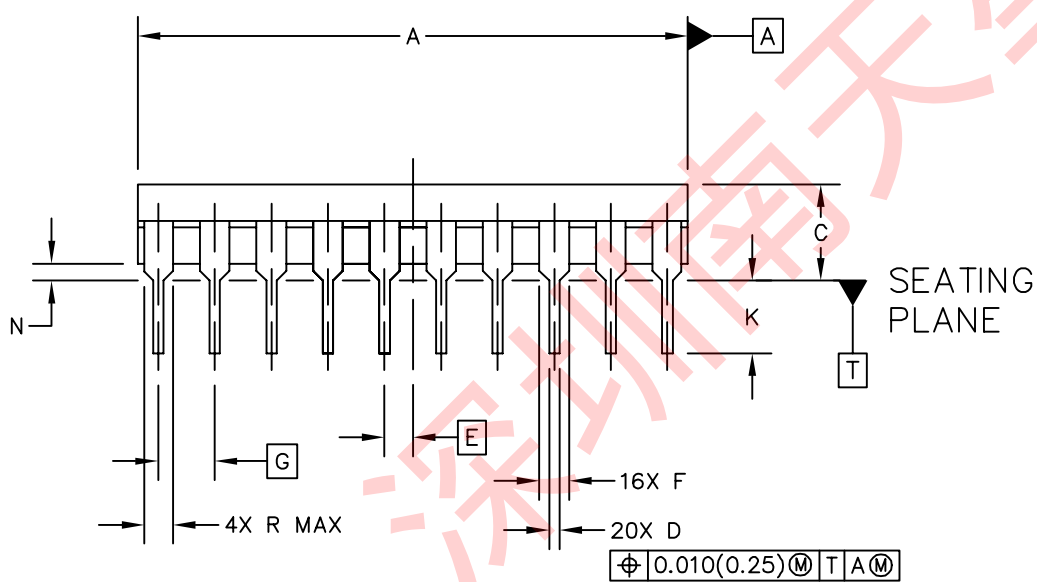
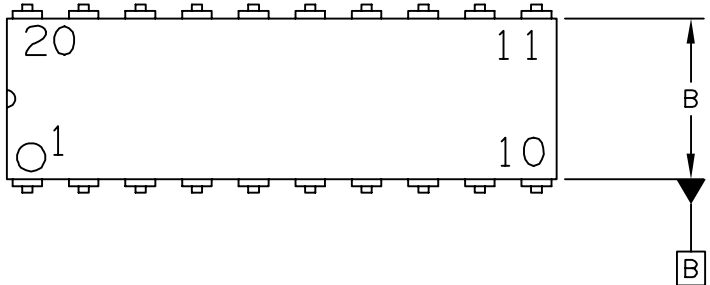
5. DIMENSION DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08 TOTAL IN EXCESS OF THE DIMENSION AT MAXIMUM MATERIAL CONDITION.

6. TERMINAL NUMBERS ARE SHOWN FOR REFERENCE ONLY.

7. DIMENSIONS ARE TO BE DETERMINED AT DATUM PLANE -W-.

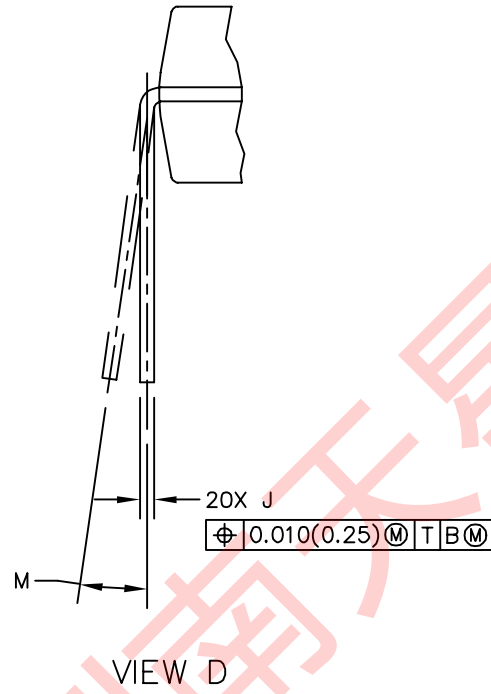


© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 16 LD TSSOP, PITCH 0.65MM	DOCUMENT NO: 98ASH70247A	REV: B	
	CASE NUMBER: 948F-01	19 MAY 2005	
	STANDARD: JEDEC		



$\Phi 0.010(0.25) \text{M} \text{T} \text{A} \text{M}$

© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 20LD .300 PDIP	DOCUMENT NO: 98ASB42899B	REV: B	
	CASE NUMBER: 738C-01	24 MAY 2005	
	STANDARD: NON-JEDEC		



深圳南天星

© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 20LD .300 PDIP	DOCUMENT NO: 98ASB42899B	REV: B	
	CASE NUMBER: 738C-01	24 MAY 2005	
	STANDARD: NON-JEDEC		



NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M 1994.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.
4. DIMENSION B DOES NOT INCLUDE MOLD FLASH.

DIM	MILLIMETERS		DIM	INCHES		DIM	MILLIMETERS		DIM	INCHES	
	MIN	MAX		MIN	MAX		MIN	MAX		MIN	MAX
A	24.39	24.99		0.960	0.984						
B	6.96	7.49		0.274	0.295						
C	3.56	5.08		0.140	0.200						
D	0.38	0.56		0.015	0.022						
E	1.27 BSC			0.050 BSC							
F	1.14	1.52		0.045	0.060						
G	2.54 BSC			0.100 BSC							
J	0.20	0.38		0.008	0.015						
K	2.79	3.76		0.110	0.148						
L	7.62 BSC			0.300 BSC							
M	0°	15°		0°	15°						
N	0.50	1.01		0.020	0.040						
R	1.29		0.051						

© FREESCALE SEMICONDUCTOR, INC.
ALL RIGHTS RESERVED.

MECHANICAL OUTLINE

PRINT VERSION NOT TO SCALE

TITLE: 20LD .300 PDIP	DOCUMENT NO: 98ASB42899B	REV: B
	CASE NUMBER: 738C-01	24 MAY 2005
	STANDARD: NON-JEDEC	



NOTES:

1. DIMENSIONS ARE IN MILLIMETERS.
2. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994.
3. DATUMS A AND B TO BE DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
4. THIS DIMENSION DOES NOT INCLUDE MOLD FLASH, PROTRUSION OR GATE BURRS. MOLD FLASH, PROTRUSION OR GATE BURRS SHALL NOT EXCEED 0.15 MM PER SIDE. THIS DIMENSION IS DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
5. THIS DIMENSION DOES NOT INCLUDE INTER-LEAD FLASH OR PROTRUSIONS. INTER-LEAD FLASH AND PROTRUSIONS SHALL NOT EXCEED 0.25 MM PER SIDE. THIS DIMENSION IS DETERMINED AT THE PLANE WHERE THE BOTTOM OF THE LEADS EXIT THE PLASTIC BODY.
6. THIS DIMENSION DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED 0.62 mm.

深圳南天星

© FREESCALE SEMICONDUCTOR, INC. ALL RIGHTS RESERVED.	MECHANICAL OUTLINE	PRINT VERSION NOT TO SCALE	
TITLE: 20LD SOIC W/B, 1.27 PITCH, CASE OUTLINE	DOCUMENT NO: 98ASB42343B	REV: J	
	CASE NUMBER: 751D-07	23 MAR 2005	
	STANDARD: JEDEC MS-013AC		



深圳南天星



深圳南天星

How to Reach Us:

Home Page:

www.freescale.com

Web Support:

<http://www.freescale.com/support>

USA/Europe or Locations Not Listed:

Freescale Semiconductor, Inc.
Technical Information Center, EL516
2100 East Elliot Road
Tempe, Arizona 85284
1-800-521-6274 or +1-480-768-2130
www.freescale.com/support

Europe, Middle East, and Africa:

Freescale Halbleiter Deutschland GmbH
Technical Information Center
Schatzbogen 7
81829 Muenchen, Germany
+44 1296 380 456 (English)
+46 8 52200080 (English)
+49 89 92103 559 (German)
+33 1 69 35 48 48 (French)
www.freescale.com/support

Japan:

Freescale Semiconductor Japan Ltd.
Headquarters
ARCO Tower 15F
1-8-1, Shimo-Meguro, Meguro-ku,
Tokyo 153-0064
Japan
0120 191014 or +81 3 5437 9125
support.japan@freescale.com

Asia/Pacific:

Freescale Semiconductor China Ltd.
Exchange Building 23F
No. 118 Jianguo Road
Chaoyang District
Beijing 100022
China
+86 10 5879 8000
support.asia@freescale.com

For Literature Requests Only:

Freescale Semiconductor Literature Distribution Center
P.O. Box 5405
Denver, Colorado 80217
1-800-441-2447 or +1-303-675-2140
Fax: +1-303-675-2150
LDCForFreescaleSemiconductor@hibbertgroup.com

Information in this document is provided solely to enable system and software implementers to use Freescale Semiconductor products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits or integrated circuits based on the information in this document.

Freescale Semiconductor reserves the right to make changes without further notice to any products herein. Freescale Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Freescale Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters that may be provided in Freescale Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals", must be validated for each customer application by customer's technical experts. Freescale Semiconductor does not convey any license under its patent rights nor the rights of others. Freescale Semiconductor products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Freescale Semiconductor product could create a situation where personal injury or death may occur. Should Buyer purchase or use Freescale Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold Freescale Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Freescale Semiconductor was negligent regarding the design or manufacture of the part.

RoHS-compliant and/or Pb-free versions of Freescale products have the functionality and electrical characteristics as their non-RoHS-compliant and/or non-Pb-free counterparts. For further information, see <http://www.freescale.com> or contact your Freescale sales representative.

For information on Freescale's Environmental Products program, go to <http://www.freescale.com/epp>.

Freescale™ and the Freescale logo are trademarks of Freescale Semiconductor, Inc. All other product or service names are the property of their respective owners.

© Freescale Semiconductor, Inc. 2008-2009. All rights reserved.

Document Number: MC9RS08KA8

Rev. 4

6/2009

