

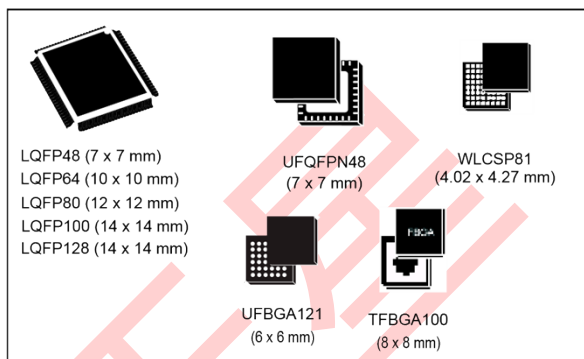
手臂®皮层®-M4 32 位 MCU+FPU，170 MHz / 213 DMIPS，128 KB SRAM，丰富的模拟，数学 acc，184 ps 12 chan Hi-res 计时器

Datasheet - production data

Features

Includes ST state-of-the-art patented technology

- Core: Arm® 32-bit Cortex®-M4 CPU with FPU, Adaptive real-time accelerator (ART Accelerator) allowing 0-wait-state execution from Flash memory, frequency up to 170 MHz with 213 DMIPS, MPU, DSP instructions
- Operating conditions:
 - V_{DD} , V_{DDA} voltage range: 1.71 V 至 3.6 V
- 数学硬件加速器
 - 用于三角函数加速度的 CORDIC
 - FMAC: 过滤数学加速器
- 回忆
 - 512 KB 闪存，支持 ECC，两个银行边读边写，专有代码读出保护 (PCROP)，安全内存区域，1 Kbyte OTP
 - 96 Kbytes 的 SRAM，在前 32 Kbytes 上实现了硬件奇偶校验
 - 常规助推器：指令和数据总线上 32K 字节的 SRAM，带有硬件奇偶校验 (CCM SRAM)
 - 支持 SRAM、PSRAM、NOR 和 NAND 内存的静态存储器 FSMC 的外部内存接口
 - Quad-SPI 内存接口• 重置和供应管理
 - 开机/关机重置 (POR/PDR/BOR)
 - 可编程电压检测器 (PVD)
 - 低功耗模式：睡眠、停止、待机和关机
 - V_{蝙蝠} RTC 和备份寄存器供应



• Clock management

2021 年 11 月

这是关于全面生产的产品信息。

- 4 去 48 MHz 晶体振荡器
- 带校准的 32 kHz 振荡器
- 内部 16 MHz RC，带 PLL 选项 ($\pm 1\%$)
- 拘留 32 kHz RC 振荡器 ($\pm 5\%$) • 高达 107 个快速 I/O
- 所有可在外部中断向量上映射
- 具有 5V 耐受能力的几个 I/O
- 互连矩阵
- 16 通道 DMA 控制器
- 5 x 12 位 ADC 0.25 微米，最多 42 个通道。硬件过采样分辨率高达 16 位，0 至 3.6V 转换范围
- 7 x 12 位 DAC 通道
 - 3 x 缓冲外部通道 1 MSPS
 - 4 x 无缓冲内部通道 15 MSPS • 7 x 超快轨对轨模拟比较器
- 6 个可在 PGA 模式下使用的运算放大器，所有终端均可访问 • 支持三个输出电压 (2.048 V) 的内部电压参考缓冲器 (VREFBUF，2.5 V，2.9 V)
- 17 个计时器：

- HRTIM (高分辨率和复杂波形构建器): 6 x16 位计数器, 184 ps 分辨率, 12 PWM
- 2 个 32 位计时器和 2 个 16 位计时器, 最多四个 IC/OC/PWM 或脉冲计数器和正交 (增量) 编码器输入
- 3 个 16 位 8 通道高级电机控制计时器, 最多 8 个 PWM 通道, 死机生成和紧急停止
- 1 个 16 位计时器, 带 2 个 IC/OC, 1 个 OCN/PWM, 死时生成和紧急停止
- 2 个 16 位计时器, 带 IC/OC/OCN/PWM, 死机生成和紧急停止
- 2 x 看门狗计时器 (独立, 窗口)
- 1 x SysTick 计时器: 24 位下柜台
- 2 x 16 位基本计时器
- 1 x 低功耗计时器 • 带警报的日历 RTC, 定期从停止/待机唤醒
- 通信接口
 - 3 x FDCAN 控制器支持灵活的数据速率
 - 4 x I²C 快速模式加 (1 Mbit/s), 带 20mA 电流接收器, SMBus/PMBus, 从停止唤醒
 - 5 x USART/UART (ISO 7816 接口、LIN、IrDA、调制解调器控制)
 - 1 x LPUART
 - 4 x SPI, 4 到 16 个可编程位帧, 2 x 带多路复用半双工 I²S 接口
 - 1 x SAI (串行音频接口)
 - 带有 LPM 和 USB 2.0 全速接口 BCD 支持
 - IRTIM (红外接口)
 - USB Type-C™ /USB 供电控制器 (UCPD)
- 真随机数生成器 (RNG)
- CRC 计算单元, 96 位唯一 ID
- 开发支持: 串行线调试 (SWD), JTAG, 嵌入式跟踪宏细胞™

1/236

www.st.com

参考	部件号
STM32G474xB	STM32G474CB, STM32G474MB, STM32G474RB, STM32G474VB, STM32G474QB, STM32G474PB
STM32G474xC	STM32G474CC, STM32G474MC, STM32G474RC, STM32G474VC, STM32G474QC, STM32G474PC
STM32G474xE	STM32G474CE, STM32G474ME, STM32G474RE, STM32G474VE, STM32G474QE, STM32G474PE

表 1。设备摘要

内容

1 简介	13
2 描述	14
3 功能概述	18



3.1	手臂®皮层®-带 FPU 的 M4 核心.....	18
3.2	自适应实时记忆加速器 (ART 加速器)	18
3.3	内存保护单元	18
3.4	嵌入式闪存.....	19
3.5	嵌入式 SRAM.....	20
3.6	多 AHB 总线矩阵	21
3.7	启动模式	21
3.8	CORDIC	22
3.9	过滤数学加速器 (FMAC)	22
3.10	循环冗余检查计算单元 (CRC)	23
3.11	电源管理	23
3.11.1	电源方	
案		23
3.11.2	电源主	
管		24
3.11.3	电压调节器	24
3.11.4	低功耗模式	25
3.11.5	重置模式	25
3.11.6	VBAT 操作	26
3.12	互联矩阵	27
3.13	时钟和启动	29
3.14	通用输入/输出 (GPIO)	30
3.15	直接内存访问控制器 (DMA)	30
3.16	DMA 请求路由器	
(DMAMUX)		
..... 31		
3.17	中断和事件	31
3.17.1	嵌套矢量中断控制器 (NVIC)	31
3.17.2	扩展中断/事件控制器 (EXTI)	31
3.18	模数转换器 (ADC)	32
3.18.1	温度传感器	32

内容

3.18.2	内部电压参考 (VREFINT)	33
3.18.3	VBAT 电池电压监测	33
3.18.4	运算放大器内部输出 (OPAMPxINT):	33
3.19	数字模拟转换器 (DAC)	33
3.20	电压参考缓冲器 (VREFBUF)	34
3.21	比较器 (COMP)	35
3.22	运算放大器 (OPAMP)	35
3.23	随机数生成器 (RNG)	35
3.24	计时器和看门狗	35
3.24.1	高分辨率计时器 (HRTIM)	36
3.24.2	高级电机控制计时器 (TIM1、TIM8、TIM20)	36
3.24.3	通用计时器 (TIM2、TIM3、TIM4、TIM5、TIM15、TIM16、TIM17)	37
3.24.4	基本计时器 (TIM6 和 TIM7)	37
3.24.5	低功耗计时器 (LPTIM1)	38
3.24.6	独立监督机构 (IWDG)	38
3.24.7	系统窗口监督员 (WWDG)	38
3.24.8	SysTick 计时器	38
3.25	实时时钟 (RTC) 和备份寄存器	39
3.26	篡改和备份寄存器 (TAMP)	39
3.27	红外发射器	40
3.28	集成电路接口 (I ² C)	41



3.29	通用同步/异步接收器发射器 (USART) ...	42
3.30	低功耗通用异步接收器发射器 (LPUART)	43
3.31	串行外设接口 (SPI)	43
3.32	串行音频接口 (SAI)	44
3.33	控制器区域网络 (FDCAN1、FDCAN2、FDCAN3)	45
3.34	通用串行总线 (USB)	45
3.35	USB Type-C™/USB 供电控制器 (UCPD)	45
3.36	时钟恢复系统 (CRS)	46
3.37	灵活的静态内存控制器 (FSMC)	46
3.38	Quad-SPI 内存接口 (QUADSPI)	47
3.39	发展支持	48
3.39.1	串行线 JTAG 调试端口 (SWJ-DP)	48
3.39.2	嵌入式痕量宏细胞	48
™	48
4	销图和销描述	49
4.1	UFQFPN48 pinout description	49
4.2	LQFP48 pinout description	50
4.3	LQFP64 pinout description	50
4.4	LQFP80 pinout 描述	51
4.5	LQFP100 pinout description	52

4.6LQFP128 pinout	
description	53
4.7WLCSP81 pinout	
description	54
4.8TFBGA100 pinout	
description	54
4.9UFBGA121 pinout 描述	
描述	55
4.10Pin	
definition	56
4.11替代功能	
功能	73
5电气特性	
特性	80
5.1	参数条件
5.1.1	最小值和最大值
5.1.2典型	值
5.1.3典型的曲线
5.1.4加载电容器
5.1.5引脚输入电压
5.1.6电源方案
	81



	5.1.7当前消费测		
量	82	
5.2	绝对最高评分	82
5.3	操作条件	84
5.3.1	一般操作条件	84
5.3.2	开机/关机时的操作条件	85
5.3.3	嵌入式复位和电源控制块特性	85
5.3.4	嵌入式电压参考	87
5.3.5	供应电流特		
性	88	
5.3.6	低功耗模式和电压缩放		
	的唤醒时间		
	过渡时间	114
5.3.7	外部时钟源特征	115
5.3.8	内部时钟源特征	120
5.3.9	PLL 特		
征		
...	123		
5.3.10	闪存特性	124
5.3.11	EMC 特性	125
内容			
5.3.12	电敏感性特		
征	126	
5.3.13	I/O 电流注射特性	127
5.3.14	I/O 端口特		
征		
128			
5.3.15	NRST 引脚特		
征	133	
5.3.16	高分辨率计时器 (HRTIM)	134
5.3.17	扩展中断和事件控制器输入 (EXTI) 特性	136
5.3.18	模拟开关助推器	137
5.3.19	模数转换器特		
性	138	
5.3.20	数字到模拟转换器的特点	153

5.3.21电压参考缓冲区特	160
性.....	
5.3.22	163
.....	
5.3.23运算放大器特	164
性.....	
5.3.24	温度传感器特性.....168
5.3.25V 蝙蝠监测特	168
性.....	
5.3.26计时器特	
征.....	
169	
5.3.27通信接口特	170
征.....	
5.3.28FSMC 的特	
点.....	
180	
5.3.29QUADSPI 的特	197
点.....	
5.3.30UCPD 的特	
点.....	
199	
6包装信	
息.....	
..... 200	
6.1 WLCSP81 软件包信息.....	200
6.2UFQFPN48 包装信	203
息.....	
6.3LQFP48 软件包信	206
息.....	
06	
6.4 LQFP64 软件包信息.....	210
6.5LQFP80 包装信	213
息.....	
6.6TFBGA100 包装信	216
息.....	



6.7LQFP100 包装信息219
6.8 LQFP128 软件包信息222
6.9UFBGA121 软件包信息225
6.10 热特性228
6.10.1 参考文件229
6.10.2 选择产品温度范围.....	.230
7 订购信息232
8 修订历史233

表格列表

表格列表

表 1。 设备摘要.....2

表 2。 STM32G474xB/xC/xE 功能和外围计数.....15

表 3。 STM32G474xB/xC/xE 外 围 互 联 矩 阵.....27

表 4。 DMA 实 施.....30

表 5。 温度传感器校准值.....33

表 6。 内部电压参考校准值.....33

表 7。 计时器功能比较.....35

表 8。 I2C 实 施.....41

表 9。 USART/UART/LPUART 特 色.....42

表 10。 SAI 的 特 点 是 实 施.....44

表 11。 针 表 中 使 用 的 图 例 / 缩 写.....56

表 12。 STM32G474xB/xC/xE 引 脚 定 义.....57

表 13。 交 替 功 能.....73

表 14。 电 压 特 性.....82

表 15。 当 前 特 征.....83

表 16。83

表 17。 一般操作条件.....84

表 18。 开 机 / 关 机 的 操 作 条 件.....85

表 19。 嵌入式复位和电源控制块特性.....85

表 20。 嵌入式内部电压参考.....87



表 21。	运行和低功耗运行模式下的当前消耗，带有数据的代码 在单个银行中从 Flash 运行的处理，ART 启用（关闭预取时缓存）。89	
表 22。	运行和低功耗运行模式下的当前消耗，带有数据的代码 在双银行中从 Flash 运行的处理，ART 启用（缓存在预取关闭）.....91	
表 23。	运行和低功耗运行模式下的电流消耗， 从 SRAM1 运行的数据 处理 代 码.....93	
表 24。	运行和低功耗运行模式的典型电流消耗，具有不同的代码 从 Flash 运行，ART 启用（Cache ON Prefetch OFF）.....95	
表 25。	运行和低功耗运行模式的典型电流消耗，具有不同的代码 从 SRAM197	
表 26。	运行和低功耗运行模式的典型电流消耗，具有不同的代码 从 SRAM298	
表 27。	运行和低功耗运行模式的典型电流消耗，具有不同的代码 从 CCMSRAM99	
表 28。	睡眠和低功耗睡眠模式的当前消耗点开.....100	
表 29。	低功耗睡眠模式下的电流消耗，断电时的闪光.....101	
表 30。	停止 1 模式 下 的 当 前 消 费.....102	
表 31。	停止 0 模式 下 的 当 前 消 耗.....103	
表 32。	待机 模 式 下 的 当 前 消 费.....103	
表 33。	关机 模 式 下 的 当 前 消 耗.....105	
表 34。	VBAT 模式下的当前消费107	
表 35。	外 围 电 流 消 耗.....109	
表 36。	低功耗模式唤醒时间114	
表 37。	调 节 器 模 式 过 渡 时 间.....115	
表 38。	使用 USART/LPUART 的起床时间.....115	

表 39。	高 速 外 部 用 户 时 钟 特 性.....	115
表 40。	低速外部用户时钟特性.....	116
表 41。	HSE 振荡器特性.....	117

深圳市南天星



表 42 °	LSE 振荡器特性 ($f_{LSE} = 32.768 \text{ kHz}$)	119
表 43 °	HSI16 振荡器特性	120
表 44 °	HSI48 振荡器特性	121
表 45 °	LSI 振荡器特性	122
表 46 °	PLL 特征	123
表 47 °	闪存特性	124
表 48 °	闪存耐力和数据保留	124
表 49 °	EMS 特征	125
表 50 °	EMI 特征	126
表 51 °	ESD 绝对最高评级	126
表 52 °	电 敏 感 性	127
表 53 °	I/O 电流注射敏感性	127
表 54 °	I/O 静态特性	128
表 55 °	输出电压特性	130
表 56 °	I/O (FT_c 除外) AC 特性	131
表 57 °	I/O FT_c AC 特性	132
表 58 °	NRST 引 脚 特 性	133
表 59 °	HRTIM 的 特 点	134
表 60 °	HRTIM 对 故 障 保 护 的 输 出 响 应	135
表 61 °	HRTIM 对外部事件 1 至 5 的输出响应 (低 延 迟 模 式)	135
表 62 °	HRTIM 对外部事件 1 到 10 的输出响应 (同步模式)	136
表 63 °	HRTIM 同 步 输 入 / 输 出	136
表 64 °	EXTI 输入特性	136
表 65 °	模拟开关助推器特性	137



表 66 °	ADC 特征	特
	
 138	
表 67 °	最大 ADC 雨	141
表 68 °	ADC 准确性 - 有限的测试条件 1	143
	
表 69 °	ADC 准确性 - 有限的测试条件 2	145
	
表 70 °	ADC 准确性 - 有限的测试条件 3	147
	
表 71 °	ADC 精度 (多个 ADC 操作) -有限的测试条件 1	149
表 72 °	ADC 精度 (多个 ADC 操作) -有限的测试条件 2	150
表 73 °	ADC 精度 (多个 ADC 操作) -有限的测试条件 3	151
表 74 °	DAC 1MSPS 性	特
	
 153	
表 75 °	DAC 1MSPS 性	准 确
	
 156	
表 76 °	DAC 15MSPS 点	的 特
	
 157	
表 77 °	DAC 15MSPS 性	的 准 确
	
 159	
表 78 °	VREFBUF 点	的 特
	
 160	
表 79 °	COMP 性	特
	
 163	
表 80 °	OPAMP 征	特
	
 164	
表 81 °	TS 征	特
	
 168	
表 82 °	V 征	蝙 蝠 监 测 特
	
 168	
表 83 °	V 性	蝙 蝠 充 电 特
	
 168	

STM32G474xB STM32G474xC STM32G474xE

表 84。	TIMx 征.....	特
169	
表 85。	32 kHz (LSI) 的 IWDG 最小/最大超时期.....	170
表 86。	170 MHz (PCLK) 的 WWDG 最小/最大超时值.....	170
表 87。	所有 I2C 模式下的最低 I2CCLK 频率.....	171
表 88。	I2C 模 拟 滤 波 器 特 性.....	特
 171	
表 89。	SPI 征.....	特
 172	
表 90。	I2S 征.....	特
175	
表 91。	SAI 点.....	特
 177	
表 92。	USB 电气特性.....	179
表格列表		
表 93。	USART 电气特性.....	179
表 94。	异步非多路 SRAM/PSRAM/NOR 读取时序.....	182
表 95。	异步非多路 SRAM/PSRAM/NOR 读取 NWAIT 时序.....	182
表 96。	异步非多路 SRAM/PSRAM/NOR 写时时.....	183
表 97。	异步非多路 SRAM/PSRAM/NOR 写入 NWAIT 时序.....	184
表 98。	异步多路复用 PSRAM/NOR 读取时序.....	185
表 99。	异步多路复用 PSRAM/NOR 读取 NWAIT 计时.....	185
表 100。	异步多路复用 PSRAM/NOR 写时时.....	187
表 101。	异步多路复用 PSRAM/NOR 写 NWAIT 计时.....	187
表 102。	同 步 多 路 复 用 NOR/PSRAM 读 取 时 序.....	189
表 103。	同 步 多 路 复 用 PSRAM 写 时 时.....	191
表 104。	同步非多路 NOR/PSRAM 读取时序.....	192
表 105。	同步非多路 PSRAM 写时时.....	194
表 106。	NAND 闪 存 读 取 周 期 的 切 换 特 性.....	196
表 107。	NAND 闪存写入周期的切换特性.....	196
表 108。	SDR 模 式 下 的 四 SPI 特 征.....	特
 197	
表 109。	DDR 模式下的 QUADSPI 特性.....	197



表 110。	UCPD				的 特
	点			
			199		
表 111。	WLCSP81	-		机	械 数
	据			
			201		
表 112。	WLCSP81	-	推 荐 的	PCB	设 计 规
	则			
			202		
表 113。	UFQFPN48	-			204
表 114。	LQFP48	-		机	械 数
	据			
			207		
表 115。	LQFP64	-		机	械 数
	据			
			210		
表 116。	LQFP80	-		机	械 数
	据			
			213		
表 117。	TFBGA100	-			217
表 118。	TFBGA100	-	推 荐 的	PCB 设计规则
					217
表 119。	LQFP100	-		
			219		
表 120。	LQFP128	-		机	械 数
	据			
			222		
表 121。	UFBGA121	-		
			226		
表 122。	UFBGA121	-	推 荐 的	PCB	设 计 规
	则			
			227		
表 123。	包 装			热	特
	性			
			228		
表 124。	订购信息			
			232		
表 125。	文件修订历史			
					233

数字列表

数字列表

图 1	STM32G474xB/xC/xE	17
图 2	多 AHB 总线矩阵	21
图 3。	电压参考缓冲器	34
图 4	红外发射器	40
图 5	STM32G474xB/xC/xE UFQFPN48 pinout	49
图 6。	STM32G474xB/xC/xE LQFP48 pinout	50

STM32G474xB STM32G474xC STM32G474xE

图 7	STM32G474xB/xC/xE LQFP64 pinout	.50
图 8	STM32G474xB/xC/xE LQFP80 pinout	.51
图 9	STM32G474xB/xC/xE LQFP100 pinout	.52
图 10	STM32G474xB/xC/xE LQFP128 pinout	.53
图 11	STM32G474xB/xC/xE WLCSP81 pinout	.54
图 12	STM32G474xB/xC/xE TFBGA100 pinout	.54
图 13	STM32G474xB/xC/xE UFBGA121 pinout	.55
图 14	销 加 载 条 件	.80
图 15	针 输 入 电 压	.80
图 16	电源计划	.81
图 17	当 前 消 费 测 量	.82
图 18	VREFINT vs	.88
图 19	高 速 外 部 时 钟 源 交 流 时 序 图	.116
图 20	低 速 外 部 时 钟 源 交 流 时 序 图	.116
图 21	8 MHz 晶 体 的 典 型 应 用	.118
图 22	32.768 千赫晶体的典型应用	.119
图 23	HSI16 频率与温度	.121
图 24	HSI48 频率与温度	.122
图 25	I/O 输入特征	.129
图 26	I/O AC 特性定义 ⁽¹⁾	.133
图 27	推 荐 NRST 针 保 护	.134
图 28	ADC 准 确 性 特 征	.152
图 29	使用带有 FT/TT 引脚的 ADC 时的典型连接图 具有模拟开关功能	.152
图 30	12 位 缓 冲 / 非 缓 冲 DAC	.155
图 31	VREFOUT_TEMP 以 防 VRS = 00	.161

图 32。	VREFOUT_TEMP	以防 VRS =	
	01		162
图 33。	VREFOUT_TEMP	, 以防 VRS =	
	10		162
图 34。	OPAMP	噪音密度 @	
	25°C.		167
图 35。	SPI	计时图 - 奴隶模式和 CPHA =	
	0		173
图 36。	SPI	计时图 - 奴隶模式和 CPHA =	
	1		174
图 37。	SPI	计时图 - 主模式	
			174
图 38。	SAI	主计时波形	
			178
图 39。	SAI	奴隶定时波形	
			178
图 40	异步非多路复用 SRAM/PSRAM/NOR 读取波形.....181		
图 41。	异步非多路复用 SRAM/PSRAM/NOR 写入波形.....183		
图 42	异步多路复用 PSRAM/NOR 读取波形.....184		
图 43。	异步多路复用 PSRAM/NOR 写入波形.....186		
图 44。	同步多路复用	NOR/PSRAM 读取	时序.....188
图 45。	同步多路复用	PSRAM 写	时序.....190
图 46。	同步非多路	NOR/PSRAM 读取	时序.....192
图 47	同步非多路	PSRAM 写	时序.....193

数字列表

图 48。	用于读取访问的 NAND 控制器波形195
图 49。	用于写入访问的 NAND 控制器波形195
图 50。	用于常见内存读取访问的 NAND 控制器波形。	195
图 51。	用于常见内存写入访问的 NAND 控制器波形。196
图 52。	Quad SPI	计时图 - SDR 模式.....198
图 53。	四 SPI	计时图 -DDR 模式.....199

STM32G474xB STM32G474xC STM32G474xE

图 54。	WLCSP81	-			大
	纲				
			.200		
图 55。	WLCSP81	-			
			.201		
图 56。	UFQFPN48	-			大
	纲				
			.203		
图 57。	UFQFPN48	-		推	荐
	迹				足
			.204		
图 58。	UFQFPN48 顶视图示例				.205
图 59。	LQFP48	-			大
	纲				
			.206		
图 60。	LQFP48	-		推	荐
	迹				足
			.208		
图 61。	LQFP48 顶视图示例				.209
图 62。	LQFP64	-			
			.210		
图 63。	LQFP64	-		推	荐
	迹				足
			.211		
图 64。	LQFP64 顶视图示例				.212
图 65。	LQFP80	-			
			.213		
图 66。	LQFP80	-		推	荐
	迹				足
			.214		
图 67。	LQFP80 顶视图示例				.215
图 68。	TFBGA100	-			.216
图 69。	TFBGA100	-		推	荐
	迹				足
			.217		
图 70。	TFBGA100	-		顶	视
	例			图	示
			.218		
图 71。	LQFP100	-			大
	纲				
			.219		
图 72	LQFP100	-		推	荐
	迹				足
			.220		
图 73。	LQFP100 顶视图示例				.221
图 74	LQFP128	-			大
	纲				
			.222		



图 75。	LQFP128	-	推	荐	足
	迹.....				
					.223
图 76。	LQFP128 顶视图示例.....				.224
图 77。	UFBGA121	-			大
	纲.....				
					.225
图 78。	UFBGA121227				

深圳市南天星

1 简单介绍

此数据表提供了 STM32G474xB/xC/xE 微控制器的订购信息和机械设备特性。

本文档应与参考手册 RM0440“STM32G4 系列高级臂一起阅读[®]32 位 MCU”。参考手册可从 STMicroelectronics 网站获得 [Wwww.st.com](http://www.st.com)。

有关手臂的信息^{®(a)}皮层[®]-M4 核心，指皮层[®]-M4 技术参考手册，可从 www.arm.com 网站获得。

The ARM logo, consisting of the lowercase letters 'arm' in a bold, sans-serif font.

A. Arm 是 Arm Limited（或其子公司）在美国和/或其他地方的注册商标。

描述

2 描述

STM32G474xB/xC/xE 设备基于高性能[®]皮层[®]-M4 32 位 RISC 核心。它们以高达 170 MHz 的频率运行。

Cortex-M4 核心具有单精度浮点单元（FPU），支持所有 Arm 单精度数据处理指令和所有数据类型。它还实现了全套 DSP（数字信号处理）指令和内存保护单元（MPU），以增强应用程序的安全性。

这些设备嵌入了高速存储器（高达 512K 字节的闪存和 128 Kbyte 的 SRAM）、用于静态存储器的灵活外部存储器控制器（FSMC）（适用于具有 100 针以上封装的设备）、四 SPI 闪存接口，以及连接到两个 APB 总线、两个 AHB 总线和 32 位多 AHB 总线矩阵的广泛增强的 I/O 和外围设备。

这些设备还嵌入了嵌入式闪存和 SRAM 的几种保护机制：读出保护、写入保护、安全内存区域和专有代码读出保护。

这些设备嵌入了允许数学/算术函数加速的外围设备（用于三角函数的 CORDIC 和用于过滤器函数的 FMAC 单元）。

他们提供五个快速 12 位 ADC（4 Msps）、七个比较器、6 个运算放大器、七个 DAC 通道（3 个外部和 4 个内部）、一个内部电压参考缓冲器、一个低功耗 RTC、两个通用 32 位计时器、三个专用于电机控制的 16 位 PWM 计时器、七个通用 16 位计时器和一个 16 位低功耗计时器和 184ps 分辨率的高分辨率计时器。

它们还具有标准和高级通信接口，例如：

- 四个 I2C
- 四个 SPI 与两个半双工 I2S 多路复用
- 三台 USART、两台 UART 和一台低功耗 UART。
- 三个 FDCAN
- 一个 SAI
- USB 设备
- UCPD

这些设备在 -40 至 +85 °C（+105 °C 结）和 -40 至 +125 °C（+130 °C 交界处）的温度范围为 1.71 至 3.6V 电源。一套全面的节能模式允许设计低功耗应用程序。

支持一些独立的电源，包括 ADC、DAC、OPAMP 和比较器的模拟独立电源输入。AV 蝙蝠输入允许备份 RTC 和寄存器。

STM32G474xB/xC/xE 系列提供从 48 针到 128 针的 9 个软件包。



深圳市南天星

表 2。STM32G474xB/xC/xE 功能和外围计数

外围的	STM32G474Cx			STM32G474Rx			STM32G474Mx			STM32G474Vx			STM32G474Px			STM32G474Qx			
	128 千	256 千	512 千	128 千	256 千	512 千	128 千	256 千	512 千	128 千	256 千	512 千	128 千	256 千	512 千	128 千	256 千	512 千	
闪存																			
SRAM	128 (80 +16+ 32 千位)																		
外部内存控制器 静态存储器 (FSMC)	不			不			不			是 (1)			是 (2)			是			
QUADSPI	1																		
计时器	高级电机 控制	3(16 位)																	
	HRTIM	1																	
	一般用途	5(16 位) 2(32 位)																	
	日常必	2(16 位)																	
	低功率	1(16 位)																	
	SysTick 计时器	1																	
	看门狗计时器 (独立， 窗口)	2																	
Comm. 接口	SPI ⁽³⁾	3 2)						4											
	十字	4																	
	USART	3																	
	UART	0			2														
	LPUART	1																	
	FDCANs	3																	
	USB 设备	是																	
	UCPD	是																	
	SAI	是																	
RTC	是																		
篡改别针	2						3												
随机数生成器	是																		
CORDIC	是																		
FMAC	是																		

描述



STM32G474xB STM32G474xC STM32G474xE

表 2。STM32G474xB/xC/xE 功能和外围计数 (续)

外围的	STM32G474Cx	STM32G474Rx	STM32G474Mx	STM32G474Vx	STM32G474Px	STM32G474Qx
GPIOs	38 英寸 LQFP48	52	67 英寸 WLCSP81	86	102	107
唤醒别针	42 英寸 UFQFPN48 3	4	66 英寸 LQFP80 4	5	5	5
12 位 ADC 频道数量	5					
	20 英寸 LQFP48 21 英寸 UFQFPN48	26	42 英寸 WLCSP81 41 英寸 LQFP80	42	42	42
12 位 DAC 频道数量	4 7 (3 外部+4 内部)					
内部电压参考缓冲器	是					
PWM 通道 (全部)	33	41	42	48	48	48
PWM 通道 (补充除外)	28	30	32	33	33	33
模拟比较器	7					
运算放大器	6					
Max。CPU 频率	170 兆赫					
工作电压	1.71 V 至 3.6 V					
工作温度	环境工作温度：-40 至 85 °C /-40 至 125 °C					
包裹	LQFP48/UFQ FPN48	LQFP64	WLCSP81 LQFP80	LQFP100/ TFBGA100	UFBGA121	LQFP128

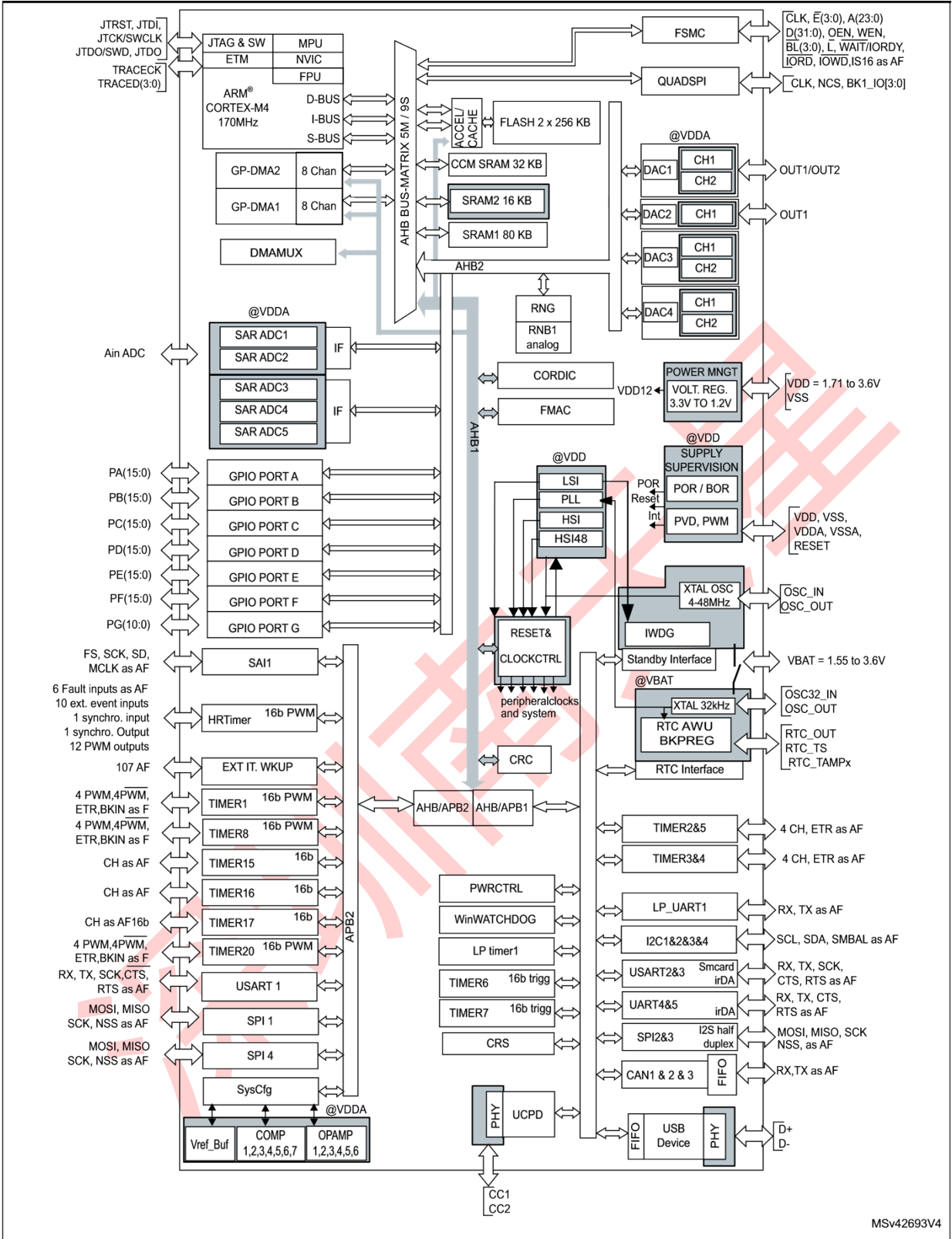
1. 对于 LQFP100 套餐，只有 FMC 银行 1 和 NAND 银行可用。Bank1 只能支持使用 NE1 芯片选择的多路复用 NOR/PSRAM 内存。
2. 对于 UFBGA121 套餐，只有 FMC 银行 1/bank4 和 NAND 银行可用。Bank1/Bank4 只能支持使用 NE1/NE4 芯片选择的多路复用 NOR/PSRAM 内存。
3. SPI2/3 接口可以在 SPI 模式或 I2S 音频模式下以独家方式工作。



图 1STM32G474xB/xC/xE 框图



STM32G474xB STM32G474xC STM32G474xE



MSv42693V4

1. AF : I/O 引脚上的替代功能。

功能概述



3 功能概述

3.1 手臂®皮层®-带 FPU 的 M4 核心

手臂®皮层®-配备 FPU 处理器的 M4 是最新一代用于嵌入式系统的 Arm 处理器。它的开发旨在提供一个满足 MCU 实施需求的低成本平台，减少针数和低功耗，同时提供出色的计算性能和对中断的高级响应。

手臂®皮层®-配备 FPU 32 位 RISC 处理器的 M4 具有卓越的代码效率，在通常与 8 位和 16 位设备相关的内存大小中提供预期的高性能。

该处理器支持一组 DSP 指令，允许高效的信号处理和复杂的算法执行。其单精度 FPU 通过使用元语言开发工具来避免饱和来加快软件开发。

STM32G474xB/xC/xE 系列具有嵌入式 Arm 核心，与所有 Arm 工具和软件兼容。

图 1 显示 STM32G474xB/xC/xE 设备的通用框图。

3.2 自适应实时记忆加速器（ART 加速器）

ART 加速器是为 STM32 行业标准 Arm 优化的内存加速器®皮层®-M4 处理器。它平衡了手臂固有的性能优势®皮层®-M4 闪存技术，通常要求处理器在更高频率上等待闪存。

3.3 内存保护单元

内存保护单元（MPU）用于管理 CPU 对内存的访问，并防止一项任务意外损坏内存或任何其他活动任务使用的资源。这个内存区域被组织成多达 8 个保护区，每个保护区可以分为多达 8 个子区域。保护区大小介于 32 字节和整个 4 千兆字节的可寻址内存之间。

MPU 对必须保护一些关键或认证代码免受其他任务不当行为的应用程序特别有帮助。它通常由 RTOS（实时操作系统）管理。如果程序访问 MPU 禁止的内存位置，RTOS 可以检测到它并采取行动。在 RTOS 环境中，内核可以根据要执行的进程动态更新 MPU 区域设置。

MPU 是可选的，对于不需要它的应用程序，可以绕过它。

功能概述

3.4 嵌入式闪存

STM32G474xB/xC/xE 设备具有高达 512 KB 的嵌入式闪存，可用于存储程序和数据。

Flash 界面特点：

- 单银行或双银行运营模式
- 双银行模式下的读写（RWW）

此功能允许从一家银行执行读取操作，同时对另一家银行执行擦除或程序操作。还支持双银行引导。



由于选项字节，可以配置灵活的保护：

- 读出保护（RDP）以保护整个内存。有三个级别的保护：
 - 0级：无读出保护
 - 1级：内存读出保护；如果连接了调试功能或选择了RAM或引导加载程序中的启动，则无法读取或写入闪存
 - 第2级：芯片读出保护；调试功能（Cortex-M4 JTAG和串行线）、RAM中的启动和引导加载器选择被禁用（JTAG保险丝）。这个选择是不可逆转的。
- 写保护（WRP）：保护区受到保护，防止擦除和编程。
- 专有代码读出保护（PCROP）：闪存的一部分可以保护免受第三方的读写。保护区仅执行，只能由STM32 CPU作为指令代码访问，同时严格禁止所有其他访问（DMA、调试和CPU数据读取、写入和擦除）。额外的选项位（PCROP_RDP）允许在RDP保护从1级更改为0级时选择PCROP区域是否被删除。
- 可安全内存区域：闪存的一部分可以通过选项字节配置为可安全。重置后，此安全内存区域不受保护，其行为类似于主闪存的其余部分（执行、读取、写入访问）。当受到保护时，对这个安全内存区域的任何访问都会产生相应的读/写错误。安全内存区域的目的是保护敏感代码和数据（安全密钥存储），这些代码和数据在启动时只能执行一次，除非发生新的重置，否则永远不会再次执行S。

闪存嵌入了错误纠正代码（ECC）功能，支持：

- 单一错误检测和纠正
- 双重错误检测
- ECC故障的地址可以在ECC寄存器中读取
- 用于用户数据的1Kbyte（128双字）OTP（一次性可编程）。OTP区域仅在1银行提供。OTP数据无法删除，只能写入一次。

功能概述

3.5 嵌入式SRAM

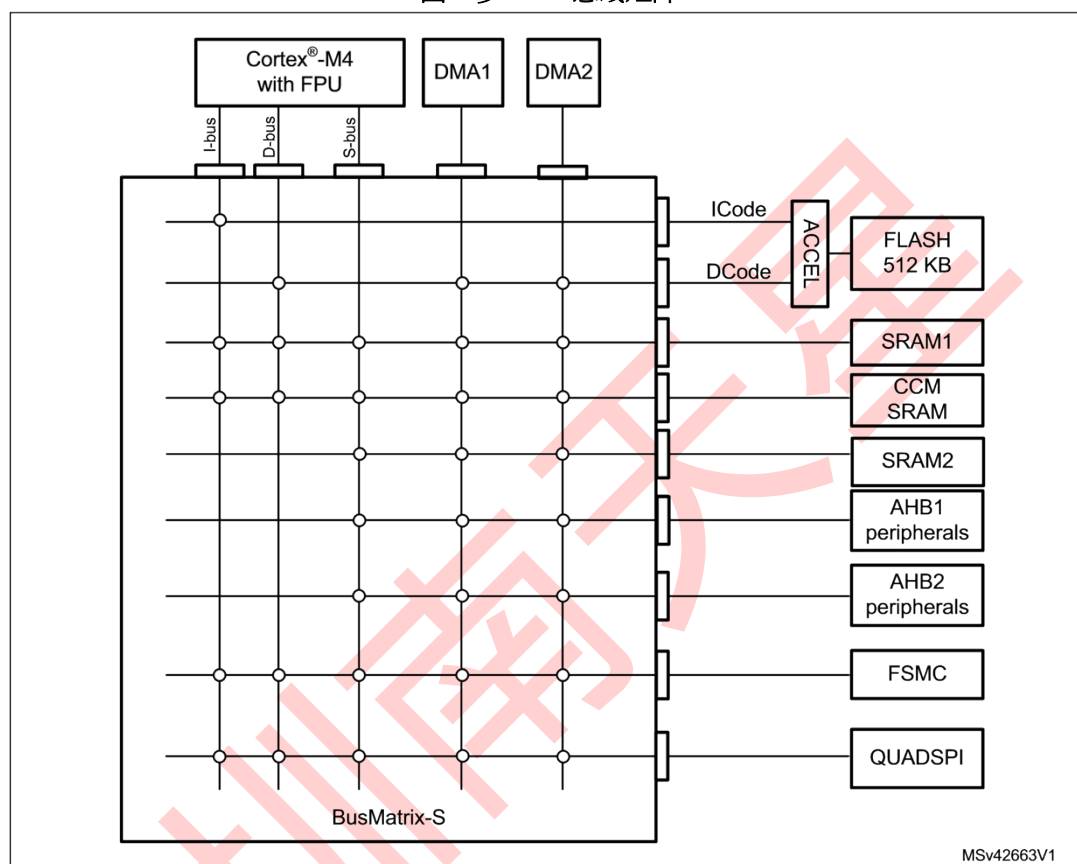
STM32G474xB/xC/xE设备具有128千字节的嵌入式SRAM。这个SRAM分为三个块：

- 80 Kbyte映射在地址0x2000 0000（SRAM1）。CM4可以通过系统总线（或选择从SRAM1启动或SYSCFG_MEMRMP寄存器选择物理重新映射时通过I-Code/D-Code总线）访问SRAM1。前32 Kbytes的SRAM1支持硬件奇偶校验。
- 16 Kbytes映射在地址0x2001 4000（SRAM2）。CM4可以通过系统总线访问SRAM2。SRAM2可以保留在待机模式下。
- 32 KB映射在地址0x1000 0000（CCM SRAM）。CPU通过I-Code/D-Code总线访问它以获得最大性能。它还别名为0x2001 8000地址，所有主服务器（CPU、DMA1、DMA2）通过SBUS连续访问SRAM1和SRAM2。CCM SRAM支持硬件奇偶校验，并且可以使用1K字节的粒度进行写保护。
- 内存可以在0等待状态下以最大CPU时钟速度读取/写入。

3.6 多 AHB 总线矩阵

32 位多 AHB 总线矩阵连接所有主服务器（CPU、DMA）和从属服务器（闪存、RAM、FSMC、QUADSPI、AHB 和 APB 外围设备）。它还确保了无缝高效的操作系统，即使几个高速外围设备同时工作。

图 2 多 AHB 总线矩阵



3.7 启动模式

启动时，使用 BOOT0 引脚（或 nBOOT0 选项位）和 nBOOT1 选项位来选择三个引导选项之一：

- 从用户 Flash 启动
- 从系统内存启动
- 从嵌入式 SRAM 启动

BOOT0 值可能来自 PB8-BOOT0 引脚或 nBOOT0 选项位，具体取决于用户 nBOOT_SEL 选项位的值，以释放 GPIO 垫。

引导加载程序位于系统内存中。它用于通过 DFU（设备固件升级）使用 USART、I2C、SPI 和 USB 重新编程闪存。

3.8 CORDIC

CORDIC 提供某些数学函数的硬件加速，特别是三角学，通常用于电机控制、计量、信号处理和许多其他应用。

与软件实现相比，它加快了这些功能的计算速度，允许较低的操作频率，或释放处理器周期以执行其他任务。

Cordic 功能

- 24 位 CORDIC 旋转引擎
- 循环和双曲模式
- 旋转和矢量模式
- 功能：正弦、余弦、信、科什、阿坦、阿坦 2、阿坦、模量、平方根、自然对数
- 可编程精度高达 20 位
- 快速收敛：每个时钟周期 4 位
- 支持 16 位和 32 位固定点输入和输出格式
- 低延迟 AHB 从接口
- 结果可以在准备好后立即阅读，无需投票或中断
- DMA 读写通道

3.9 过滤器数学加速器 (FMAC)

滤波数学加速器单元对向量执行算术运算。它包括一个乘数/累积器 (MAC) 单元，以及地址生成逻辑，允许它索引保存在本地内存中的向量元素。

该单元包括对输入和输出的循环缓冲区的支持，这允许实现数字过滤器。有限和无限脉冲响应滤波器都可以实现。

该单元允许从 CPU 卸载频繁或冗长的过滤操作，腾出处理器用于其他任务。在许多情况下，与软件实现相比，它可以加快此类计算，从而加快时间关键任务的速度。

FMAC 功能

- 16 x 16 位乘数
- 带加减的 24+2 位蓄能器
- 16 位输入和输出数据
- 256 x 16 位本地存储器
- 内存中最多可以定义三个数据缓冲区（两个输入，一个输出），由可编程基地址指针和相关大小寄存器定义
- 输入和输出样本缓冲区可以是圆形的
- 缓冲区“水印”功能减少了中断模式下的开销
- 过滤器功能：FIR、IIR（直接形式 1）



- AHB 从属接口
- DMA 读写数据通道

3.10 循环冗余检查计算单元 (CRC)

CRC (循环冗余检查) 计算单元用于使用具有多项式值和大小的可配置生成器获取 CRC 代码。

在其他应用中, 基于 CRC 的技术用于验证数据传输或存储完整性。在 EN/IEC 60335-1 标准范围内, 它们提供了一种验证闪存完整性的手段。

CRC 计算单元有助于在运行时计算软件的签名, 该签名可以与链接时生成的参考签名进行比较, 并且可以存储在给定的内存位置。

3.11 电源管理

3.11.1 供电方案

STM32G474xB/xC/xE 设备需要 1.71 V 至 3.6 V $V_{\text{女儿}}$ 工作电压供应。可以为特定的外围设备提供几种独立的用品:

- $V_{\text{女儿}} = 1.71 \text{ V 至 } 3.6 \text{ V}$
 $V_{\text{女儿}}$ 是 I/O、内部调节器和系统模拟 (如重置、电源管理和内部时钟) 的外部电源。它通过 VDD 引脚在外部提供。
- $V_{\text{DDA}} = 1.62 \text{ V 至 } 3.6 \text{ V}$ (见第 5 节: 电气特性对于最小 V_{DDA} ADC、DAC、COMP、OPAMP、VREFBUF 操作所需的电压)。
 V_{DDA} 是 A/D 转换器、D/A 转换器、电压参考缓冲器、运算放大器和比较器的外部模拟电源。 V_{DDA} 电压水平独立于 $V_{\text{女儿}}$ 电压, 最好连接到 $V_{\text{女儿}}$ 当这些外围设备不使用时。
- $V_{\text{蝙蝠}} = 1.55 \text{ V 至 } 3.6 \text{ V}$
 $V_{\text{蝙蝠}}$ 是 RTC、外部时钟 32 kHz 振荡器和备用寄存器 (通过电源开关) 的电源, 当 $V_{\text{女儿}}$ 不存在。
- $V_{\text{REF-}}, V_{\text{REF+}}$
 $V_{\text{REF+}}$ 是 ADC 和 DAC 的输入参考电压。当启用时, 它也是内部电压参考缓冲区的输出。

当 $V_{\text{DDA}} < 2 V_{\text{REF+}}$ 必须等于 V_{DDA} 。

当 $V_{\text{DDA}} \geq 2 V_{\text{REF+}}$ 必须在 2V 和 V_{DDA} 之间。

内部电压参考缓冲区支持三种输出电压, 这些电压在 VREFBUF_CSR 寄存器中配置了 VRS 位:

- $V_{REF+} = 2.048\text{ V}$
 - $V_{REF+} = 2.5\text{ V}$
 - $V_{REF+} = 2.9\text{ V}$
- V_{REF-} 与 V 双重结合 SSA。

3.11.2 电源主管

该设备具有集成的超低功耗布朗出重置 (BOR)，在所有模式下都处于活动状态 (关机模式除外)。BOR 确保设备在开机后和关机期间正常运行。当监控的电源电压 V 时，设备仍处于重置模式 V 低于指定的阈值，无需外部复位电路。

开机时最低 BOR 水平为 1.71 V ，可以通过可选字节选择其他更高的阈值。该设备具有嵌入式可编程电压检测器 (PVD)，可监控 $V_{女儿}$ 电源，并将其与 $VPVD$ 阈值进行比较。当 V 时可以生成中断 V 低于 $VPVD$ 阈值和/或当 $V_{女儿}$ 高于 $VPVD$ 阈值。然后，中断服务例程可以生成警告消息和/或将 MCU 置于安全状态。PVD 是由软件启用的。

此外，该设备嵌入了一个外围电压监视器，可以比较独立的电源电压 V_{DDA} ，具有固定的阈值，以确保外围设备在其功能供应范围内。

3.11.3 电压调节器

两个嵌入式线性电压调节器，主调节器 (MR) 和低功耗调节器 (LPR)，提供设备中的大部分数字电路。MR 用于运行和睡眠模式。LPR 用于低功耗运行、低功耗睡眠和停止模式。在待机和关闭模式下，两个监管机构都关机，其输出设置为高阻抗状态，例如使其当前消耗接近零。

该设备支持动态电压缩放，以优化其在运行模式下的功耗。提供逻辑的主调节器 (VCORE) 的电压可以根据系统的最大工作频率进行调整。

主要监管机构 (MR) 在以下范围内运作：

- 范围 1 的增强模式，CPU 运行频率高达 170 MHz 。
- 范围 1 正常模式，CPU 运行频率高达 150 MHz 。
- 最大 CPU 频率为 26 MHz 的范围 2。

3.11.4 低功耗模式

默认情况下，微控制器在系统或电源重置后处于运行模式。用户可以选择以下描述的低功耗模式之一：

- **休眠模式**：在睡眠模式下，只有 CPU 停止。所有外围设备都继续运行，可以在发生中断/事件时唤醒 CPU。
- **低功耗运行模式**：此模式由低功耗调节器提供的 VCORE 实现，以最大限度地减少调节器的运行电流。该代码可以从 SRAM 或闪存执行，CPU 频率限制为 2 MHz 。具有独立时钟的外围设备可以通过 HSI16 时钟。



- **低功耗睡眠模式：**此模式是从低功耗运行模式进入的。只有 CPU 时钟停止了。当事件或中断触发唤醒时，系统会恢复到低功耗运行模式。
- **停止模式：**在停止模式下，设备在保留 SRAM 和寄存内容的同时实现最低功耗。V_{DD} 域中的所有时钟都停止了。PLL 以及 HSI16 RC 振荡器和 HSE 晶体振荡器被禁用。LSE 或 LSI 继续运行。RTC 可以保持活动状态（RTC 的停止模式，没有 RTC 的停止模式）。一些具有唤醒功能的外围设备可以在停止模式下启用 HSI16 RC，以便获得处理唤醒事件的时钟。
- **待机模式：**待机模式用于通过棕色出重置 BOR 实现最低功耗。内部调节器关闭以关闭 V_{DD} 域。PLL 以及 HSI16 RC 振荡器和 HSE 晶体振荡器也已关闭。RTC 可以保持活动状态（RTC 的待机模式，不带 RTC 的待机模式）。BOR 始终在待机模式下保持活动状态。对于每个 I/O，软件可以确定在 *Sta* 期间是否应对该 I/O 施加上拉、下拉或不施加电阻 *Ndby* 模式。进入待机模式后，除了 RTC 域和备用电路中的寄存器外，SRAM 和寄存器内容都会丢失。该设备在外部重置事件（NRST 引脚）、IWDG 重置事件、唤醒事件（WKUP 引脚、可配置上升或下降边缘）或 RTC 事件（警报、定期唤醒、时间戳、篡改）或当 LSE（LSE 上的 CSS）上检测到故障时退出待机模式。
- **关机模式：**关机模式允许实现最低功耗。内部调节器关闭以关闭 V_{DD} 域。PLL 以及 HSI16 和 LSI RC 振荡器和 HSE 晶体振荡器也已关闭。RTC 可以保持活动状态（RTC 的关机模式，没有 RTC 的关机模式）。BOR 在关机模式下不可用。在此模式下无法进行电源电压监控。因此，不支持切换到 RTC 域。SRAM 和寄存器内容丢失，除了对于 RTC 域中的寄存器。该设备在外部重置事件（NRST 引脚）、IWDG 重置事件、唤醒事件（WKUP 引脚、可配置上升或下降边缘）或 RTC 事件（警报、定期唤醒、时间戳、篡改）时退出关机模式。

3.11.5 重置模式

为了改善重置下的消耗，重置下和重置后的 I/O 状态是“模拟状态”（I/O 施密特触发器被禁用）。此外，当重置源是内部时，内部重置上拉会停用。

3.11.6 V_{DD} 蝙蝠操作

V_{DD} 蝙蝠 Pin 允许为设备 V_{DD} 供电。蝙蝠来自外部电池、外部超级电容器或 V_{DD} 的域。当没有外部电池并且存在外部超级电容器时，V_{DD} 蝙蝠 Pin 为 RTC 提供 LSE 和备用寄存器。V_{DD} 中有三个防篡改检测针蝙蝠模式。

V_{DD} 蝙蝠当 V_{DD} 时，操作会自动激活。不存在。内部 V_{DD} 蝙蝠电池充电电路是嵌入式的，可以在 V_{DD} 时激活。蝙蝠在场。

注意： 当微控制器来自 V_{DD} 蝙蝠，外部中断或 RTC 警报/事件都不会退出微控制器 V_{DD} 蝙蝠操作。

3.12 互连矩阵

几个外围设备之间有直接联系。这允许外围设备之间的自主通信，节省了 CPU 资源，从而节省了电力消耗。此外，这些硬件连接允许快速且可预测的延迟。

根据外围设备的不同，这些互联可以在运行、睡眠和停止模式下运行。

表 3。STM32G474xB/xC/xE 外围设备互连矩阵

互连源	互连目的地	互连行动	跑步	睡眠时	低功耗运行	低功耗睡眠	阻止
TIMx	TIMx	计时器同步或链式	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—
	ADCx DACx	转换触发器	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—
	DMA	内存到内存传输触发器	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—
	COMPx	比较器输出空白	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—
TIM16/TIM17	IRTIM	红外接口输出生成	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—



COMPx	TIM1、8、20 TIM2、3、4、5	计时器输入通道、触发器、中断模拟信号比较	第25个字母	第25个字母	第25个字母	第25个字母	—
	LPTIMER1	由模拟信号比较触发的低功耗计时器	第25个字母	第25个字母	第25个字母	第25个字母	第25个字母
	HRTIM	COMPx 输出是 HRTIM 的输入事件或故障输入	第25个字母	第25个字母	第25个字母	第25个字母	—
ADCx	TIM1、8、20	由模拟看门狗触发的计时器	第25个字母	第25个字母	第25个字母	第25个字母	—
	HRTIM	HRTIM 外部事件源可以是 ADCx 模拟看门狗	第25个字母	第25个字母	第25个字母	第25个字母	—
RTC	TIM16	来自 RTC 事件的计时器输入通道	第25个字母	第25个字母	第25个字母	第25个字母	—
	LPTIMER1	由 RTC 警报或篡改触发的低功耗计时器	第25个字母	第25个字母	第25个字母	第25个字母	第25个字母
所有时钟源（内部和外部）	TIM5、 TIM15、16、 17	时钟源用作输入通道 RC 测量和修剪	第25个字母	第25个字母	第25个字母	第25个字母	—



通用串行总线	TIM2	由 USB SOF 触发的计时器	第 2 5 个字母	第 2 5 个字母	—	—	—
CSS RAM (比值错误) 闪存 (ECC 错误) COMPx PVD	TIM1,8,20 TIM15,16,17 HRTIM	计时器休息 HRTIM SYSFLT	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—

表 3 • STM32G474xB/xC/xE 外围设备互连矩阵 (续)

互连源	互连目的地	互连行动	同步	定时	低功耗运行	低功耗睡眠	阻止
CPU (硬故障)	TIM1,8,20 TIM15/16/17 HRTIM	计时器休息 HRTIM SYSFLT	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—
GPIO	TIMx	外部触发器	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—
	LPTIMER1	外部触发器	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母
	HRTIM	外部故障/事件/同步输入 HRTIM	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	第 2 5 个字母	—



	ADCx DACx	转换外部触发器	第 2 5 个 字 母	第 2 5 个 字 母	第 2 5 个 字 母	第 2 5 个 字 母	—
HRTIM	DACx/ADCx	转换触发器	第 25 个 字 母	第 25 个 字 母	第 25 个 字 母	第 25 个 字 母	—
	GPIO	HRTIM 的同步输出	第 25 个 字 母	第 25 个 字 母	第 25 个 字 母	第 25 个 字 母	—

3.13 时钟和启动

时钟控制器将来自不同振荡器的时钟分配到核心和外围设备。它还管理低功耗模式的时钟门控，并确保时钟的稳健性。它的特点是：

- **时钟预缩放器**：为了在速度和电流消耗之间进行最佳权衡，CPU 和外围设备的时钟频率可以通过可编程预缩放器进行调整
- **安全时钟切换**：时钟源可以通过配置寄存器在运行模式下安全地更改。
- **时钟管理**：为了降低功耗，时钟控制器可以停止时钟到核心、单个外围设备或内存。
- **系统时钟源**：三个不同的来源可以提供 SYSCLK 系统时钟：
 - 4 - 48 MHz 高速振荡器，带外部晶体或陶瓷谐振器（HSE）。它可以为系统 PLL 提供时钟。HSE 也可以在旁路模式下为外部时钟配置。
 - 16 MHz 高速内部 RC 振荡器（HSI16），可由软件修剪。它可以为系统 PLL 提供时钟。
 - 最大输出频率为 170 MHz 的系统 PLL。它可以输入 HSE 或 HSI16 时钟。
- **带时钟恢复系统的 RC48（HSI48）**：内部 HSIRC48 MHz 时钟源可用于驱动 USB 或 RNG 外围设备。
- **辅助时钟来源**：实时时钟（RTC）的两个超低功耗时钟源：
 - 32.768 kHz 带外部晶体（LSE）的低速振荡器，支持四种驱动能力模式。LSE 也可以配置为旁路模式，以使用外部时钟。
 - 32 kHz 低速内部 RC 振荡器（LSI），精度为±5%，也用于时钟独立看门狗。
- **外围时钟源**：一些外围设备（I2S、USART、I2C、LPTimer、ADC、SAI、RNG）都有自己的独立于系统时钟的时钟。
- **时钟安全系统（CSS）**：如果 HSE 时钟故障，系统时钟会自动切换到 HSI16，如果启用，将生成软件中断。LSE 时钟故障也可以检测到并产生中断。
- **时钟输出能力**：
 - **MCO**：微控制器时钟输出：它输出一个内部时钟供应用程序外部使用
 - **LSCO**：低速时钟输出：它以所有低功耗模式输出 LSI 或 LSE。

几个预缩放器允许配置 AHB 频率、高速 APB（APB2）和低速 APB（APB1）域。AHB 和 APB 域的最大频率为 170 MHz。

3.14 通用输入/输出（GPIO）

每个 GPIO 引脚都可以由软件配置为输出（推拉或开漏）、输入（带或不带上拉或下拉）或作为外围替代功能。大多数 GPIO 引脚与数字或模拟替代功能共享。由于他们在 AHB2 总线上的映射，可以实现快速 I/O 切换。

如果需要，可以按照特定顺序锁定 I/Os 替代函数配置，以避免向 I/O 寄存器进行虚假写入。



3.15 直接内存访问控制器（DMA）

该设备嵌入了 2 个 DMA。请参阅表 4：DMA 实施用于功能实现。

直接内存访问（DMA）用于在外围设备和内存之间以及从内存到内存之间提供高速数据传输。DMA 可以快速移动数据，而无需任何 CPU 操作。这使 CPU 资源自由用于其他操作。

两个 DMA 控制器共有 16 个通道，每个通道都专门用于管理来自一个或多个外围设备的内存访问请求。每个控制器都有一个仲裁员来处理 DMA 请求之间的优先级。

DMA 支持：

- 16 个可独立配置的频道（请求）
 - 每个通道都连接到专用的硬件 DMA 请求，每个通道还支持软件触发器。此配置由软件完成。
 - 一个 DMA 通道的请求之间的优先级既是软件可编程（4 级：非常高、高、中、低），也可以在平等的情况下硬件可编程（请求 1 优先于请求 2 等）
- 独立的源和目的地传输大小（字节、半字、单词），模拟包装和拆包。源/目标地址必须与数据大小保持一致。
- 支持循环缓冲区管理
- 3 个事件标志（DMA 半传输、DMA 传输完成和 DMA 传输错误）在每个通道的单个中断请求中逻辑地组合在一起
- 内存到内存传输
- 外围设备到内存、内存到外围设备以及外围设备到外围设备传输
- 访问闪存、SRAM、APB 和 ABHB 外围设备作为源和目的地
- 要传输的可编程数据数量：最多 65536。

表 4。DMA 实施

DMA 功能	DMA1	DMA2
常规频道数量	8	8

3.16 DMA 请求路由器（DMAMUX）

当外围设备通过设置其 DMA 请求行指示 DMA 传输请求时，DMA 请求处于待处理状态，直到其送达并重置相应的 DMA 请求行。DMA 请求路由器允许在产品的外围设备和 DMA 控制器之间路由 DMA 控制线。

嵌入式多通道 DMA 请求生成器可以被视为此类外围设备之一。多通道 DMA 请求线多路复用器确保了路由功能。每个通道选择一组独特的 DMA 控制线，无条件或同步地与同步输入上的事件。

为了简单起见，功能描述仅限于 DMA 请求行。其他 DMA 控制线没有显示在图表中，也没有在文本中描述。DMA 请求生成器在 DMA 请求触发输入的事件后生成 DMA 请求。

3.17 中断和事件

3.17.1 嵌套矢量中断控制器 (NVIC)

STM32G474xB/xC/xE 设备嵌入了一个嵌套矢量中断控制器，该控制器能够管理 16 个优先级，并处理多达 102 个可屏蔽的中断通道以及 Cortex 的 16 条中断线[®]-M4。

NVIC 的好处如下：

- 紧密耦合的 NVIC 提供低延迟中断处理
- 直接传递给核心的中断条目矢量表地址
- 允许早期处理中断
- 处理延迟到达的更高优先级中断
- 支持尾链
- 自动保存处理器状态
- 在中断出口上恢复中断入口，没有指令头顶

NVIC 硬件块提供灵活的中断管理功能，中断延迟最小。

3.17.2 扩展中断/事件控制器 (EXTI)

扩展中断/事件控制器由 44 条边缘检测线组成，用于生成中断/事件请求并从停止模式下唤醒系统。每条外部线都可以独立配置为选择触发事件（上升边缘、下降边缘，两者都可以），并且可以独立屏蔽。

挂起的寄存器维护中断请求的状态。内部线路连接到具有从停止模式唤醒功能的外围设备。EXTI 可以检测脉冲宽度短于内部时钟周期的外部线路。多达 107 个 GPIO 可以连接到 16 条外部中断线路。

3.18 模数转换器 (ADC)

该设备嵌入了五个连续的近似模数转换器，具有以下特点：

- 12 位原生分辨率，内置校准
- 4 Msps 最大转换率，全分辨率
 - 下降到 41.67 ns 采样时间
 - 提高较低分辨率的转换率（6 位分辨率高达 6.66Msps）
- 所有封装上都有一个外部参考引脚，允许输入电压范围独立于电源
- 单端和差分模式输入
- 低功耗设计
 - 能够在低转换率下进行低电流操作（消耗随速度线性减少）
 - 双时钟域架构：ADC 速度独立于 CPU 频率
- 高度通用的数字接口



- 基于单发或连续/不连续音序器的扫描模式：可以编程 2 组模拟信号转换，以区分背景和高优先级实时转换
- 每个 ADC 支持多个触发输入，用于与片上计时器和外部信号同步
- 结果存储在数据寄存器或支持 DMA 控制器的 RAM 中
- 数据预处理：左/右对齐和每个通道偏移补偿
- 用于增强信噪比的内置过采样单元
- 通道可编程采样时间
- 用于自动电压监控、为选定计时器生成中断和触发器的模拟监护犬
- 硬件助理准备注入通道的上下文，允许快速上下文切换
- 灵活的采样时间控制
- 硬件收益和抵消补偿

3.18.1 温度传感器

温度传感器 (TS) 产生电压 V_{TS} 随温度线性变化。温度传感器内部连接到 ADC 输入通道，用于将传感器输出电压转换为数字值。

该传感器具有良好的线性度，但必须进行校准才能获得良好的温度测量整体准确性。由于过程变化，温度传感器的偏移量因芯片而异，未经校准的内部温度传感器适用于仅检测温度变化的应用。

为了提高温度传感器测量的准确性，每个设备都由 ST 单独出厂校准。温度传感器出厂校准数据由 ST 存储在系统内存区域，以只读模式访问。

表 5。温度传感器校准值

校准值名称	描述	内存地址
TS_CAL1	TS ADC 原始数据在 30°C ($\pm 5^\circ\text{C}$) 的温度下获得， $V_{DDA} = V_{REF+} = 3.0\text{ V} (\pm 10\text{ mV})$	0x1FFF 75A8 - 0x1FFF 75A9
TS_CAL2	TS ADC 原始数据在 130°C ($\pm 5^\circ\text{C}$) 的温度下获得， $V_{DDA} = V_{REF+} = 3.0\text{ V} (\pm 10\text{ mV})$	0x1FFF 75CA - 0x1FFF 75CB

3.18.2 内部电压参考 (V_{REFINT})

内部电压参考 (V_{REFINT}) 为 ADC 和比较器提供了稳定的 (带宽) 电压输出。 V_{REFINT} 内部连接到 ADCx_IN18 , $x = 1,3,4,5$ 输入通道。 V_{REFINT} 的精确电压在生产测试期间由 ST 单独测量每个部件，并存储在系统存储区域。它可以在只读模式下访问。

表 6。内部电压参考校准值

校准值名称	描述	内存地址

VREFINT	在 30°C (±5°C) 的温度下获得的原始数据, $V_{DDA} = V_{REF+} = 3.0$ V (± 10 mV)	0x1FFF 75AA - 0x1FFF 75AB
---------	---	---------------------------

3.18.3 V_{蝙蝠} 电池电压监测

这种嵌入式硬件使应用程序能够测量 V_{蝙蝠} 使用内部 ADC1_IN17 通道的电池电压。作为 V_{蝙蝠} 电压可能高于 V_{DDA}, 因此在 ADC 输入范围之外, VBAT 引脚内部连接到桥分隔器 3。因此, 转换后的数字值是 V 的三分之一蝙蝠电压。

3.18.4 运算放大器内部输出 (OPAMPxINT):

OPAMPx (x = 1...6) 输出 OPAMPxINT 可以使用 ADCx (x = 1...5) 内部输入通道进行采样。在这种情况下, 映射 OPAMPx 输出的 I/O 可以用作 GPIO。

3.19 数字到模拟转换器 (DAC)

7 个 12 位 DAC 通道 (3 个外部缓冲和 4 个内部无缓冲) 可用于将数字信号转换为模拟电压信号输出。选择的设计结构由集成电阻串和反转配置放大器组成。

此数字接口支持以下功能:

- 最多两个 DAC 输出通道
- 8 位或 12 位输出模式
- 缓冲区偏移校准 (工厂和用户修剪)
- 12 位模式下的左或右数据对齐
- 同步更新能力
- 噪声波生成
- 三角波发电
- 锯齿波生成
- 双 DAC 通道独立或同时转换
- 每个通道的 DMA 能力
- 转换的外部触发器
- 取样并保持低功耗模式, 带有内部或外部电容
- 外部输出高达 1 Msps, 内部输出高达 15 Msps

DAC 通道通过计时器更新输出触发, 这些输出也连接到不同的 DMA 通道。

3.20 电压参考缓冲器 (V_{REFBUF})

STM32G474xB/xC/xE 设备嵌入了一个电压参考缓冲器, 该缓冲器可以作为 ADC、DAC 的电压参考, 也可以通过 VREF+ 引脚用作外部组件的电压参考。



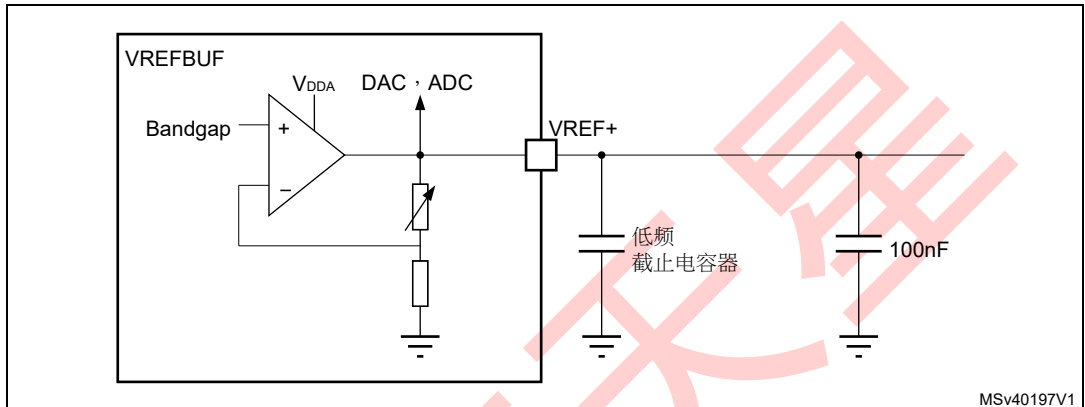
内部电压参考缓冲器支持三种电压：

- 2.048 V
- 2.5 V
- 2.9 V

当内部电压参考缓冲器关闭时，可以通过 VREF+引脚提供外部电压参考。

VREF+ 销与 V 双键结合 DDA 在一些包裹上。在这些封装中，内部电压参考缓冲器不可用。

图 3。电压参考缓冲器



3.21 比较器 (COMP)

STM32G474xB/xC/xE 设备嵌入了七个具有可编程参考电压（内部或外部）和滞后性的轨对轨比较器。

参考电压可以是以下之一：

- 外部 I/O
- DAC 输出通道
- 内部参考电压或子倍数（1/4、1/2、3/4）。

所有比较器都可以从停止模式唤醒，为计时器生成中断和中断。

3.22 运算放大器 (OPAMP)

STM32G474xB/xC/xE 设备嵌入了六个具有外部或内部跟随路由和 PGA 功能的运算放大器。

运算放大器的特点是：

- 13 MHz 带宽
- 轨对轨输入/输出•非逆增益范围为 2、4、8、16、32 或 64 或逆增益范围为-1、-3、-7、-15、-31 或-63 的 PGA

3.23 随机数生成器 (RNG)

所有设备都嵌入了一个 RNG，该 RNG 提供由集成模拟电路生成的 32 位随机数。

3.24 计时器和看门狗

STM32G474xB/xC/xE 设备包括一个高分辨率时间、三个先进的电机控制计时器、多达九个通用计时器、两个基本计时器、一个低功耗计时器、两个看门狗计时器和一个 SysTick 计时器。下表比较了高级电机控制、通用和基本计时器的特点。

表 7。计时器功能比较

计时器类型	计时器	反决议	柜台类型	Prescaler 因子	DMA 请求生成	捕获/比较 频道	补充产出
高分辨率计时器	HRTIM	16 位	在上面	/1 /2 /4 (X2 x4 x8 x16 x32，带 DLL)	是	12	是
高级电机控制	TIM1， TIM8，TIM20	16 位	向上，向 下， 向上/向下	1 和 1 之间的 任何整数 65536	是	4	4
通用	TIM2，TIM5	32 位	向上，向 下， 向上/向下	1 和 1 之间的 任何整数 65536	是	4	不是

表 7。计时器功能比较 (续)

计时器类型	计时器	反决议	柜台类型	Prescaler 因子	DMA 请求生成	捕获/比较 频道	补充产出
通用	TIM3，TIM4	16 位	向上，向 下， 向上/向下	1 和 1 之间的 任何整数 65536	是	4	不是
通用	TIM15	16 位	在上面	1 和 1 之间的 任何整数 65536	是	2	1
通用	TIM16， TIM17	16 位	在上面	1 和 1 之间的 任何整数 65536	是	1	1
日常必需品	TIM6，TIM7	16 位	在上面	1 和 1 之间的 任何整数 65536	是	0	不是

3.24.1 高分辨率计时器 (HRTIM)

高分辨率计时器 (HRTIM) 允许生成具有高准确时序的数字信号，如 PWM 或相移脉冲。



它由 7 个计时器、1 个主服务器和 6 个从站组成，总共 12 个高分辨率输出，可以由一对耦合进行死时插入。它还具有 6 个用于保护目的故障输入和 10 个用于处理电流限制、零电压或零电流切换等外部事件的输入。

HRTIM 计时器由 170 MHz 时钟的数字内核和后跟延迟线组成。闭环控制的延迟线保证 184 ps 的分辨率，无论电压、温度或芯片对芯片制造工艺偏差如何。高分辨率在所有操作模式下的 12 个输出上可用：可变占空比、可变频率和恒定开机时间。

从属定时器可以组合起来控制多开关复杂转换器，也可以独立操作以管理多个独立转换器。

波形由用户定义的时间和模拟或数字反馈信号等外部事件的组合来定义。

HRTIM 计时器包括空白和过滤虚假事件或故障的选项。它还提供卸载 CPU 的特定模式和功能：DMA 请求、突发模式控制器、推和谐振模式。

它支持许多拓扑结构，包括 LLC、全桥相移、降压或升压转换器，无论是电压还是电流模式下，以及照明应用（荧光灯或 LED）。它也可以用作通用计时器，例如实现高分辨率 PWM 模拟 DAC。

在调试模式下，HRTIM 计数器可以被冻结，PWM 输出进入安全状态。

3.24.2 高级电机控制计时器 (TIM1、TIM8、TIM20)

先进的电机控制计时器都可以被视为四相 8 个通道上的 PWM 多路复用。它们具有互补的 PWM 输出可编程插入的死亡时间。它们也可以被视为完整的通用计时器。

4 个独立频道可用于：

- 输入捕获
- 输出比较
- 具有完全调制能力的 PWM 生成（边缘或中心对齐模式）(0-100%)
- 一脉冲模式输出

在调试模式下，高级电机控制计时器计数器可以被冻结并禁用 PWM 输出，以关闭由这些输出驱动的任何电源开关。

许多功能与通用 TIMx 计时器共享（描述在 [3.24.3 节](#)）使用相同的架构，因此先进的电机控制计时器可以通过计时器链接功能与 TIMx 计时器一起工作，以进行同步或事件链。

3.24.3 通用计时器 (TIM2、TIM3、TIM4、TIM5、TIM15、TIM16、TIM17)

STM32G474xB/xC/xE 设备中嵌入了多达七个可同步的通用计时器（请参阅 [表 7](#) 对于差异）。每个通用计时器都可用于生成 PWM 输出，或作为一个简单的时间库。

- TIM2、TIM3、TIM4 和 TIM5
它们是功能齐全的通用计时器：

- TIM2 和 TIM5 有一个 32 位自动加载上/下计数器和 32 位预缩放器- TIM3 和 TIM4 具有 16 位自动重载上/下计数器和 16 位预缩放器。

这些计时器具有 4 个独立的通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。它们可以一起工作，或者通过计时器链接功能与其他通用计时器一起工作，以进行同步或事件链。

计数器可以在调试模式下冻结。

所有这些都拥有独立的 DMA 请求生成，并支持正交编码器。

- TIM15、16 和 17

它们是具有中端功能的通用定时器：

他们有 16 位自动加载 upcounters 和 16 位前置秤。

- TIM15 有 2 个频道和 1 个互补频道

- TIM16 和 TIM17 有 1 个通道和 1 个互补通道

所有通道都可用于输入捕获/输出比较、PWM 或单脉冲模式输出。

计时器可以通过计时器链接功能协同工作，以进行同步或事件链化。计时器具有独立的 DMA 请求生成。

计数器可以在调试模式下冻结。

3.24.4 基本计时器 (TIM6 和 TIM7)

基本计时器主要用于 DAC 触发器生成。它们也可以用作通用的 16 位时间库。

3.24.5 低功耗计时器 (LPTIM1)

这些设备嵌入了一个低功耗计时器。该计时器有一个独立的时钟，如果由 LSE、LSI 或外部时钟计时，则以停止模式运行。它能够从停止模式唤醒系统。

LPTIM1 在停止模式下处于活动状态。

这款低功耗计时器支持以下功能：

- 带有 16 位自动加载寄存器的 16 位向上计数器
- 16 位比较寄存器
- 可配置输出：脉冲、PWM
- 连续/一次性模式
- 可选择的软件/硬件输入触发器
- 可选择的时钟源
 - 内部时钟来源：LSE、LSI、HSI16 或 APB 时钟
 - LPTIM 输入上的外部时钟源（即使没有运行内部时钟源，也由脉冲计数器应用程序使用）。
- 可编程数字故障过滤器
- 编码器模式



3.24.6 独立监管机构 (IWDG)

独立监管机构基于 12 位下台和 8 位前置秤。它从独立的 32 kHz 内部 RC (LSI) 时钟，由于它独立于主时钟运行，因此可以在停止和待机模式下运行。它既可以用作发生问题时重置设备的看门狗，也可以用作应用程序超时管理的免费运行计时器。它是可以通过选项字节配置的硬件或软件。计数器可以在调试模式下冻结。

3.24.7 系统窗口监管机构 (WWDG)

窗口看门狗基于一个 7 位下柜台，可以设置为自由运行。当出现问题时，它可以用作重置设备的看门狗。它是从主时钟打卡的。它具有预警中断功能，计数器可以在调试模式下冻结。

3.24.8 SysTick 计时器

这个计时器专用于实时操作系统，但也可以用作标准下计数器。它的特点是：**•24 位下计数器**

- 自动重载能力
- 当计数器达到 0 时，可屏蔽系统中断生成。
- 可编程时钟源

3.25 实时时钟 (RTC) 和备份寄存器

RTC 支持以下功能：

- BCD (二进制编码十进制) 格式的亚秒、秒、分钟、小时 (12 或 24 格式)、工作日、日期、月、年日历。
- 每月 28、29 天 (闰年)、30 天和 31 天的自动更正。
- 两个可编程警报。
- 从 1 到 32767 RTC 时钟脉冲的实时校正。这可以用来与主时钟同步。
- 参考时钟检测：更精确的第二源时钟 (50 或 60 Hz) 可用于提高日历精度。
- 0.95 ppm 分辨率的数字校准电路，以补偿石英晶体的不准确性。
- 可用于保存日历内容的时间戳功能。此功能可以由时间戳针上的事件、篡改事件或切换到 V 触发蝙蝠模式。
- 17 位自动重新加载唤醒计时器 (WUT)，用于具有可编程分辨率和周期的定期事件。

RTC 是通过一个开关提供的，该开关从 V 或女儿在存在时或从 VBAT 引脚供应。

RTC 时钟源可以是：

- 32.768 kHz 外部晶体 (LSE)
- 外部谐振器或振荡器 (LSE)
- 内部低功耗 RC 振荡器 (LSI，典型频率为 32kHz)
- 高速外部时钟 (HSE) 除以 32。

RTC 在 V 中运行蝙蝠当 LSE 计时，模式和所有低功耗模式。当 LSI 计时，RTC 在 V 中不起作用蝙蝠模式，但适用于除关机模式以外的所有低功耗模式。

所有 RTC 事件（警报、唤醒计时器、时间戳）都可以产生中断并从低功耗模式唤醒设备。

3.26 篡改和备份寄存器（TAMP）

- 32 个 32 位备份寄存器，保留在所有低功耗模式和 V 中蝙蝠模式。它们可用于存储敏感数据，因为它们的内容受到篡改检测电路的保护。它们不会被系统或电源重置重置，或者当设备从待机或关机模式唤醒时。
- 最多三个篡改销，用于外部篡改检测事件。外部篡改销可以配置为边缘检测、边缘和水平、通过过滤进行水平检测。
- 五次内部篡改事件。
- 任何篡改检测都可能生成 RTC 时间戳事件。
- 任何篡改检测都会删除备份寄存器。
- 任何篡改检测都可以产生中断，并从所有低功耗模式下唤醒设备。

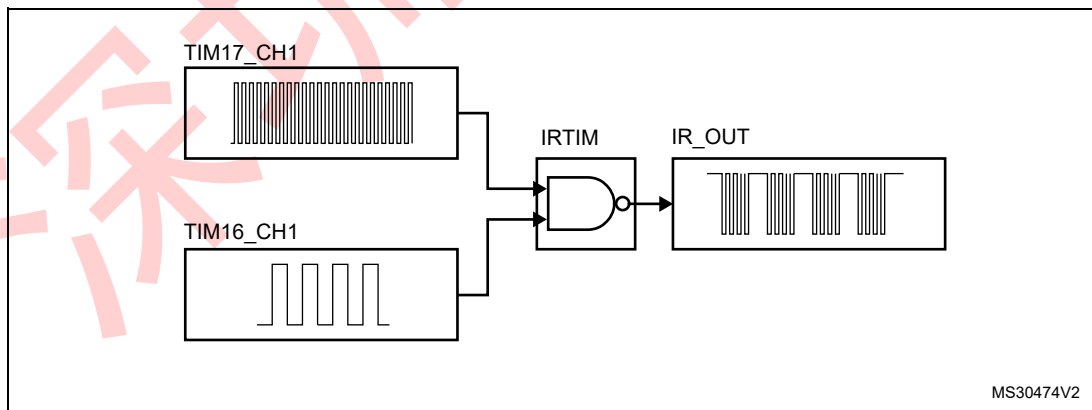
3.27 红外发射器

STM32G474xB/xC/xE 设备提供红外发射器解决方案。该解决方案基于 TIM16 和 TIM17 之间的内部连接，如下图所示。

TIM17 用于提供载波频率，TIM16 提供要发送的主要信号。红外输出信号在 PB9 或 PA13 上可用。

要生成红外遥控信号，必须正确配置 TIM16 通道 1 和 TIM17 通道 1 以生成正确的波形。所有标准的红外脉冲调制模式都可以通过编程两个计时器输出比较通道获得。

图 4 红外发射器



3.28 集成电路接口 (I²C)

该设备嵌入了四个 I²C。参考表 8：I²C 实施用于功能实现。

我 I²C 总线接口处理微控制器和串行 I 之间的通信 I²C 巴士。它控制着我所有的 I²C 总线特定的排序、协议、仲裁和定时。

I²C 外围设备支持：

- 我 I²C-bus 规格和用户手册 rev. 5 兼容性：
 - 从和主模式，多主功能
 - 标准模式 (Sm)，比特率高达 100 kbit/s
 - 快速模式 (Fm)，比特率高达 400 kbit/s
 - 快速模式 Plus (Fm+)，比特率高达 1 Mbit/s，输出驱动器 I/O
 - 7 位和 10 位寻址模式，多个 7 位从属地址
 - 可编程设置和保留时间
 - 可选的时钟拉伸
- 系统管理总线 (SMBus) 规范 rev 2.0 兼容性：
 - 使用 ACK 控制生成和验证硬件 PEC (数据包错误检查)
 - 地址解析协议 (ARP) 支持
 - SMBus 警报
- 电源系统管理协议 (PMBus™) 规范 rev 1.1 兼容性• 独立时钟：选择独立的时钟源，允许 I²C 通信速度独立于 PCLK 重新编程。
- 地址匹配时从停止模式唤醒
- 可编程模拟和数字噪声过滤器
- 具有 DMA 功能的 1 字节缓冲区

表 8。I²C 实施

I ² C 功能 ⁽¹⁾	I ² C1	I ² C2	I ² C3	I ² C4
标准模式 (高达 100 kbit/s)	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
快速模式 (高达 400 kbit/s)	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
具有 20mA 输出驱动器 I/O 的快速模式 Plus (高达 1 Mbit/s)	英语字母中的	英语字母中的	英语字母中的	英语字母中的

	第二 十 四 个 字 母	第二 十 四 个 字 母	第二 十 四 个 字 母	第二 十 四 个 字 母
可编程模拟和数字噪声过滤器	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母
SMBus/PMBus 硬件支持	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母
独立时钟	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母
地址匹配时从停止模式唤醒	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母	英语字母中的第二 十 四 个 字 母

1. X: 支持

3.29 通用同步/异步接收器发射器 (USART)

STM32G474xB/xC/xE 设备有三个嵌入式通用同步接收器发射器 (USART1、USART2 和 USART3) 和两个通用异步接收器发射器 (UART4、USART5)。

这些接口提供异步通信、IrDA SIR ENDEC 支持、多处理器通信模式、单线半双工通信模式，并具有 LIN 主/从功能。它们提供 CTS 和 RTS 信号的硬件管理，并启用 RS485 驱动程序。

USART1、USART2 和 USART3 还提供智能卡模式 (符合 ISO 7816) 和类似 SPI 的通信能力。

USART 附带传输 FIFO (TXFIFO) 和接收 FIFO (RXFIFO)。FIFO 模式由软件启用，默认禁用。

所有 USART 都有一个独立于 CPU 时钟的时钟域，允许 U(S)ARTx (x=1,2,3,4,5) 从停止模式唤醒 MCU。从停止模式唤醒可以在以下时间完成：

- 启动位检测
- 任何收到的数据框架
- 特定的编程数据框架
- 当启用 FIFO 模式时，一些特定的 TXFIFO/RXFIFO 状态会中断，所有 USART 接口都可以由 DMA 控制器提供服务。



表 9 • USART/UART/LPUART 功能

USART 模式/功能 ⁽¹⁾	USART1	USART2	USART3	UART4	UART5	LPUART1
调制解调器的硬件流量控制	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母
使用 DMA 进行持续通信	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母
多处理器通信	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母
同步模式	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	—	—	—
智能卡模式	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	—	—	—
单线半双工通信	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母
IrDA SIR ENDEC 块	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	—
LIN 模式	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	英语字母中的第二 十四个字母	—
双时钟域	英语字母中的第二	英语字母中的第二	英语字母中的第二	英语字母中的第二	英语字母中的第二	英语字母中的第二

	十四个字母	十四个字母	十四个字母	四个字母	四个字母	十四个字母
从停止模式唤醒	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
接收器超时中断	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	—
Modbus 通信	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	—
自动波特率检测	X (4 种模式)					—
驱动程序启用	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母	英语字母中的第二十四字母
LPUART/USART 数据长度	7、8 和 9 位					

表 9。USART/UART/LPUART 功能 (续)

USART 模式/功能 ⁽¹⁾	USART1	USART2	USART3	UART4	UART5	LPUART1
Tx/Rx FIFO	英语字母中的第二十四字母					
Tx/Rx FIFO 尺寸	8					

1. X = 支持。

3.30 低功耗通用异步接收器发射器 (LPUART)

STM32G474xB/xC/xE 设备嵌入了一个低功耗 UART。LPUART 支持最小功耗的异步串行通信。它支持半双工单线通信和调制解调器操作 (CTS/RTS)。它允许多处理器通信。

LPUART 附带传输 FIFO (TXFIFO) 和接收 FIFO (RXFIFO)。FIFO 模式由软件启用，默认禁用。它有一个独立于 CPU 时钟的时钟域，可以从停止模式唤醒系统。从停止模式唤醒可以在以下时间完成：

- 启动位检测



- 任何收到的数据框架
- 特定的编程数据框架
- 当启用 FIFO 模式时，一些特定的 TXFIFO/RXFIFO 状态会中断

只需要一个 32.768 kHz 时钟（LSE）就可以允许高达 9600 波特的 LPUART 通信。因此，即使在停止模式下，LPUART 也可以等待传入帧，同时具有极低的能耗。更高的速度时钟可以用来达到更高的波特率。

LPUART 接口可以由 DMA 控制器提供服务。

3.31 串行外设接口（SPI）

四个 SPI 接口允许在主模式下通信高达 75 Mbit/s，在从式、半双工、全双工和单纯形模式下通信高达 41 Mbit/s。3 位预刻度器提供 8 个主模式频率，帧大小可配置为 4 位到 16 位。SPI 接口支持 NSS 脉冲模式、TI 模式和硬件 CRC 计算。

两个标准 I²S 支持四种不同音频标准的 S 接口（与 SPI2 和 SPI3 多路复用，可以在半双工通信模式下作为主或从式运行。它们可以配置为传输 16 位或 32 位数据分辨率的 16 位、24 位或 32 位，并由特定信号同步。8 kHz 至 192 kHz 的音频采样频率可以通过 8 位可编程线性预刻度器设置。在主模式下操作时，它可以以 256 倍采样频率为外部音频组件输出时钟。

所有 SPI 接口都可以由 DMA 控制器提供服务。

3.32 串行音频接口（SAI）

该设备嵌入了 1 SAI。SAI 总线接口处理微控制器和串行音频协议之间的通信。

SAI 外围设备支持：

- 两个独立的音频子块，可以是具有各自 FIFO 的发射器或接收器。
- 每个音频子块的 8 字集成 FIFO。
- 音频子块之间的同步或异步模式。
- 两个音频子块都独立的主或从配置。• 当两个音频子块都配置为主模式时，每个音频块的时钟发生器针对独立的音频频率采样。
- 可配置的数据大小：8、10、16、20、24、32 位。
- 具有巨大可配置性和灵活性的外围设备，允许以以下音频协议为例：I2S、LSB 或 MSB 认证、PCM/DSP、TDM、AC'97 和 SPDIF。
- 多达 16 个插槽，尺寸可配置，并且可以选择音频帧中哪些插槽处于活动状态。
- 按帧划分的位数可以配置。
- 帧同步活动级别可配置（偏移、位长度、级别）。
- 插槽中的第一个活动位位置是可配置的。
- LSB 优先或 MSB 优先进行数据传输。
- 静音模式。

- 立体声/单声道音频帧能力。
- 通信时钟频闪边缘可配置（SCK）。
- 如果分别启用了相关中断的错误标志。
 - 溢出和不足检测。
 - 从属模式下预期的帧同步信号检测。
 - 从模式下的后期帧同步信号检测。
 - 编解码器尚未准备好接收中的 AC'97 模式。
- 启用时的中断源：
 - 错误。
 - FIFO 请求。
- DMA 接口具有 2 个专用通道，用于处理对每个 SAI 音频子块的专用集成 FIFO 的访问。

表 10。SAI 功能实施

SAI 功能	支持 ⁽¹⁾
I2S，LSB 或 MSB 认证，PCM/DSP，TDM，AC'97	英语字母中的第二十四字母
静音模式	英语字母中的第二十四字母
立体声/单声音频帧能力	英语字母中的第二十四字母
16 个插槽	英语字母中的第二十四字母

表 10。SAI 功能实施（续）

SAI 功能	支持 ⁽¹⁾
可配置的数据大小：8、10、16、20、24、32 位	英语字母中的第二十四字母
FIFO 尺寸	X (8 字)
SPDIF	英语字母中的第二十四字母

1. X：支持。

3.33 控制器区域网络（FDCAN1、FDCAN2、FDCAN3）

控制器区域网络（CAN）子系统由三个 CAN 模块和一个共享消息 RAM 内存组成。

三个 CAN 模块（FDCAN1、FDCAN2 和 FDCAN3）符合 ISO 11898-1（CAN 协议规范 2.0 版本 A、B 部分）和 CAN FD 协议规范版本 1.0。



3K 字节的消息 RAM 内存实现过滤器、接收 FIFO、接收缓冲区、传输事件 FIFO、传输缓冲区。此消息 RAM 在三个 FDCAN 模块之间共享。

3.34 通用串行总线 (USB)

STM32G474xB/xC/xE 设备嵌入了一个符合 USB 规范 2.0 版本的全速 USB 设备外围设备。根据电池充电规范修订版 1.2，内部 USB PHY 支持 USB FS 信令、嵌入式 DP 上拉以及电池充电检测。USB 接口实现了全速 (12 Mbit/s) 功能接口，并增加了对 USB 2.0 链路电源管理的支持。它具有软件可配置的端点设置，具有高达 1 KB 的数据包内存和暂停/恢复支持 Rt。它需要一个精确的 48 MHz 时钟，该时钟可以从内部主 PLL (时钟源必须使用 HSE 晶体振荡器) 或在自动修剪模式下由内部 48 MHz 振荡器生成。该振荡器的同步可以从 USB 数据流本身 (SOF 信号) 中获取，这允许晶体更少的操作。

3.35 USB Type-C™/USB 供电控制器 (UCPD)

该设备嵌入了一个符合 USB Type-C Rev. 1.2 和 USB Power Delivery Rev. 3.0 规范的控制 器 (UCPD)。

该控制器使用支持 USB Type-C 和 USB 供电要求的特定 I/O，具有以下特点：

- USB Type-C 上拉 (Rp，所有值) 和下拉 (Rd) 电阻
- “死电池”支持
- USB 供电消息传输和接收
- FRS (快速角色交换) 支持

数字控制器主要处理：

- 带去反弹的 USB Type-C 电平检测，生成中断
- FRS 检测，生成中断
- USB 供电有效负载的字节级接口，生成中断 (兼容 DMA)
- USB 供电定时分隔器 (包括时钟预缩放器)
- CRC 生成/检查
- 4b5b 编码/解码
- 订购套装 (收到时带有可编程订购套装口罩)
- 序言期间接收器的频率恢复

该接口提供与停止模式兼容的低功耗操作，保持检测传入 USB 供电消息和 FRS 信号的能力。

3.36 时钟恢复系统（CRS）

这些设备嵌入了一个特殊的块，允许自动修剪内部 48 MHz 振荡器，以保证其在整个设备操作范围内的最佳准确性。这种自动修剪基于外部同步信号，该信号可以从 USB SOF 信号、LSE 振荡器、CRS_SYNC 引脚上的外部信号或由用户软件生成。为了在启动期间更快地锁定，也可以将自动修剪与手动修剪操作相结合。

3.37 灵活的静态内存控制器（FSMC）

灵活的静态内存控制器（FSMC）包括两个内存控制器：

- NOR/PSRAM 内存控制器
- NAND/内存控制器

该内存控制器也被命名为灵活内存控制器（FMC）。

FMC 控制器的主要特点如下：

- 与静态内存映射设备的接口，包括：
 - 静态随机存取存储器（SRAM）
 - NOR 闪存/OneNAND 闪存
 - PSRAM（4 个内存库）
 - 带有 ECC 硬件的 NAND 闪存，可以检查高达 8K 字节的数据
 - 铁电 RAM（FRAM）
- 8-16 位数据总线宽度
- 每个内存库的独立芯片选择控制
- 每个内存库的独立配置
- 写 FIFO
- 同步访问的最大 FMC_CLK 频率是 HCLK/2。

LCD 并行接口

FMC 可以配置为与大多数图形 LCD 控制器无缝接口。它支持英特尔 8080 和摩托罗拉 6800 模式，并且足够灵活，可以适应特定的 LCD 接口。这种 LCD 并行接口功能可以轻松使用带有嵌入式控制器的 LCD 模块或使用具有专用加速的外部控制器的高性能解决方案构建具有成本效益的图形应用程序。

3.38 Quad-SPI 内存接口（QUADSPI）

Quad-SPI 是一个针对单、双或四 SPI 闪存的特殊通信接口。它可以在以下三种模式下运行：

- 间接模式：所有操作都使用 QUADSPI 寄存器执行
- 状态轮询模式：定期读取外部 Flash 状态寄存器，在设置标志的情况下可以生成中断



- 内存映射模式：外部闪存是内存映射的，系统将其视为内部内存。
使用双闪存模式，吞吐量和容量都可以增加两倍，其中两个四 SPI 闪存可以同时访问。

Quad-SPI 接口支持：

- 间接模式：所有操作都使用 QUADSPI 寄存器执行
- 状态轮询模式：定期读取外部 Flash 状态寄存器，在设置标志的情况下可以生成中断
- 内存映射模式：外部闪存是内存映射的，系统将其视为内部内存
- 三种功能模式：间接、状态投票和内存映射
- SDR 和 DDR 支持
- 间接和内存映射模式的完全可编程操作码
- 间接和内存映射模式的完全可编程帧格式
 - 以下 5 个阶段中的每个阶段都可以独立配置（启用、长度、单/双/四通信）
 - 教学阶段
 - 地址阶段
 - 备用字节相位
 - 虚拟循环阶段
 - 数据阶段
- 用于接收和传输的集成 FIFO
- 允许 8、16 和 32 位数据访问
- 用于间接模式操作的 DMA 通道
- 用于外部闪存标志管理的可编程屏蔽
- 超时管理
- FIFO 阈值、超时、状态匹配、操作完成和访问错误的中断生成

3.39 发展支持

3.39.1 串行线 JTAG 调试端口 (SWJ-DP)

Arm SWJ-DP 接口是嵌入式的，是一个结合的 JTAG 和串行线调试端口，可以将串行线调试或 JTAG 探头连接到目标。

调试仅使用 2 个引脚，而不是 JTAG 所需的 5 个引脚（JTAG 引脚可以重复用作具有替代功能的 GPIO）：JTAG TMS 和 TCK 引脚分别与 SWDIO 和 SWCLK 共享，TMS 引脚上的特定序列用于在 JTAG-DP 和 SW-DP 之间切换。

3.39.2 嵌入式跟踪宏细胞™

Arm 嵌入式跟踪宏单元通过以非常高的速度将压缩数据从 STM32G474xB/xC/xE 设备流式传输到少量 ETM 引脚到外部硬件跟踪端口分析仪 (TPA) 设备，从而提高了 CPU 内指令和

数据流的可见性。实时指令和数据流活动被记录，然后格式化以显示在运行调试器软件的主机上。TPA 硬件可从常见的开发工具供应商处获得。

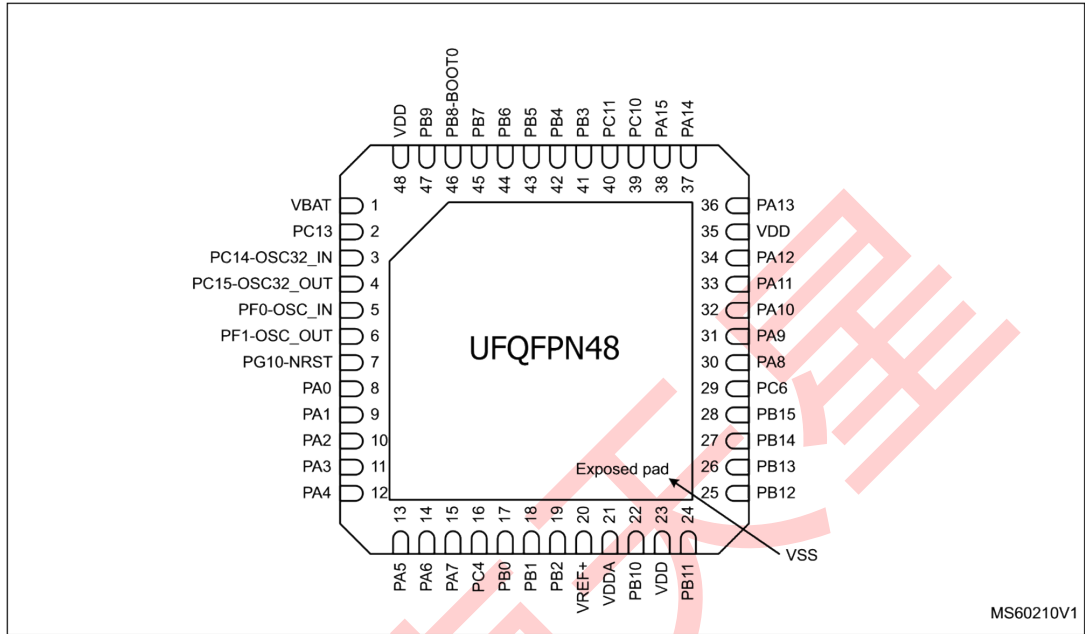
嵌入式跟踪宏单元使用第三方调试器软件工具运行。

深圳市南天星

4 引脚和引脚描述

4.1 UFQFPN48 引脚描述

图 5STM32G474xB/xC/xE UFQFPN48 pinout

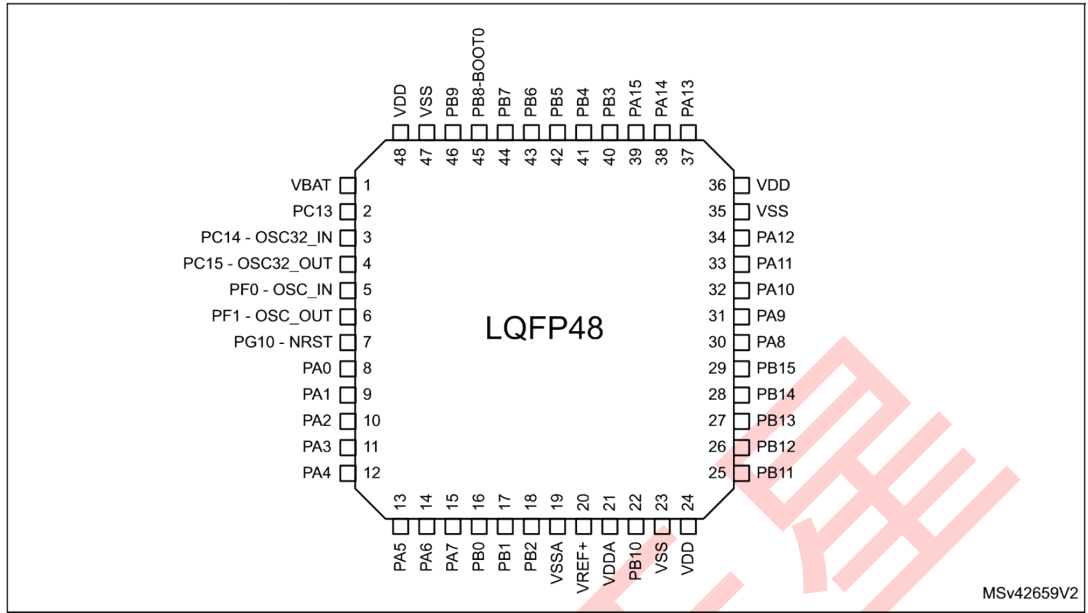


1. The above figure shows the package top view.
2. VSS pads are connected to the exposed pad.

引脚和引脚描述

4.2 LQFP48 引脚描述

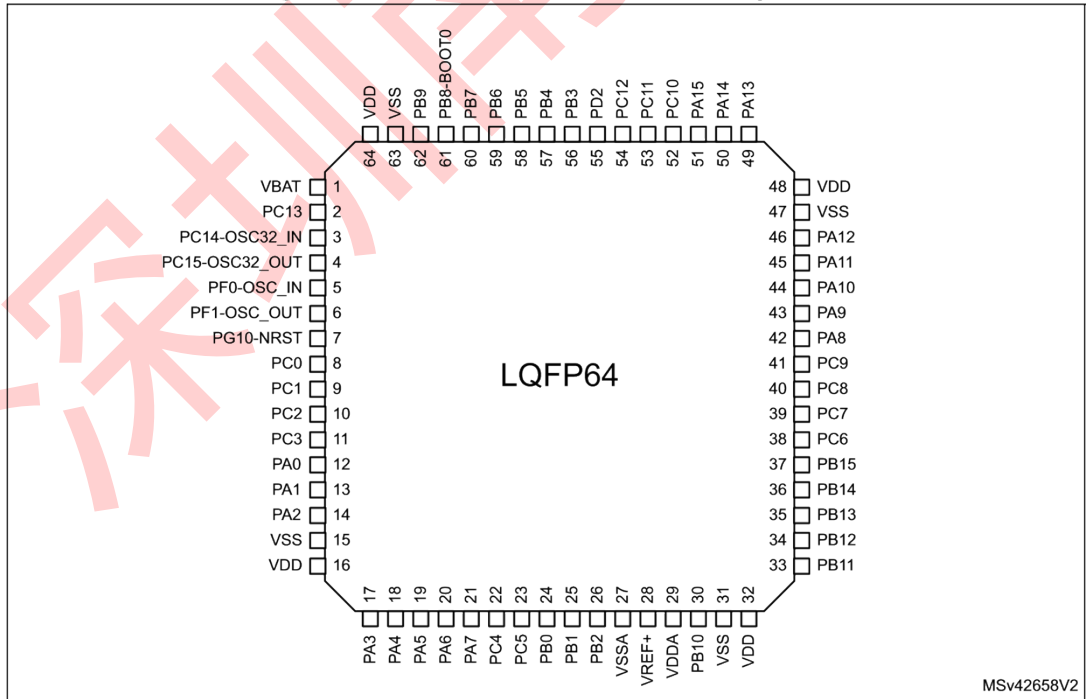
Figure 6. STM32G474xB/xC/xE LQFP48 pinout



1. The above figure shows the package top view.

4.3 LQFP64 引脚描述

Figure 7. STM32G474xB/xC/xE LQFP64 pinout

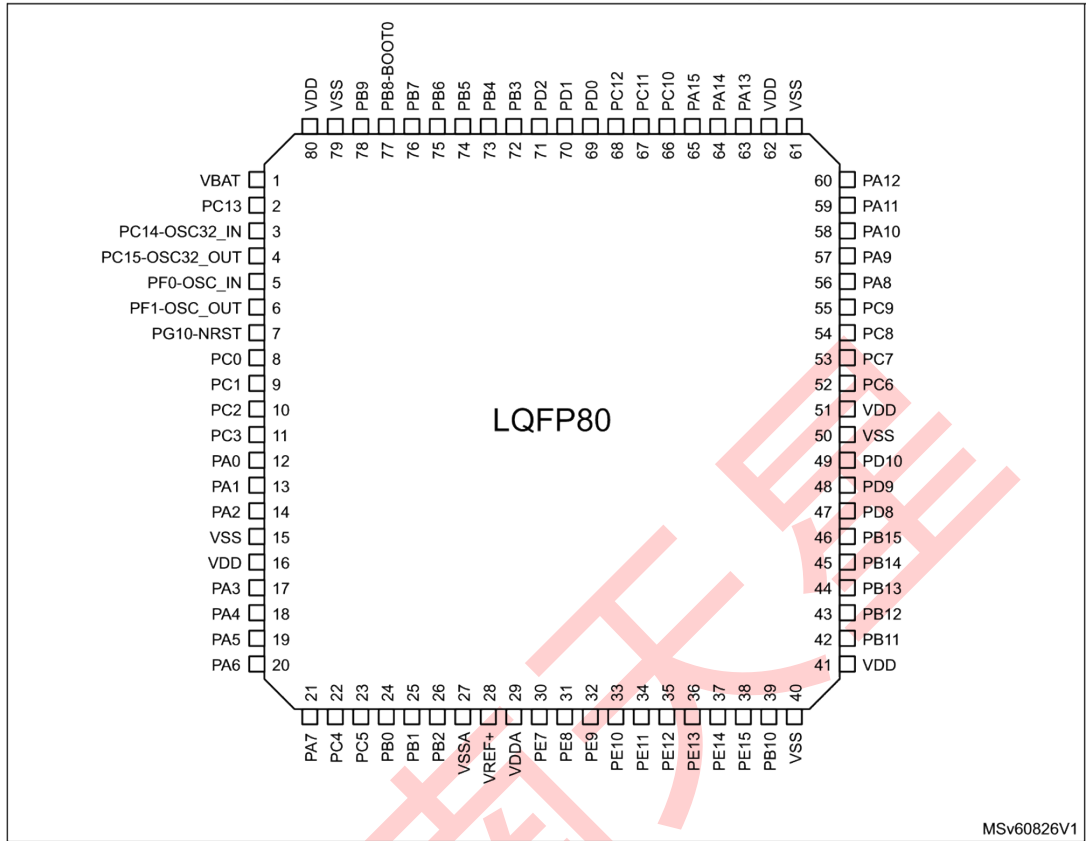


1. The above figure shows the package top view.



4.4 LQFP80 引脚描述

Figure 8. STM32G474xB/xC/xE LQFP80 pinout



1. The above figure shows the package top view.

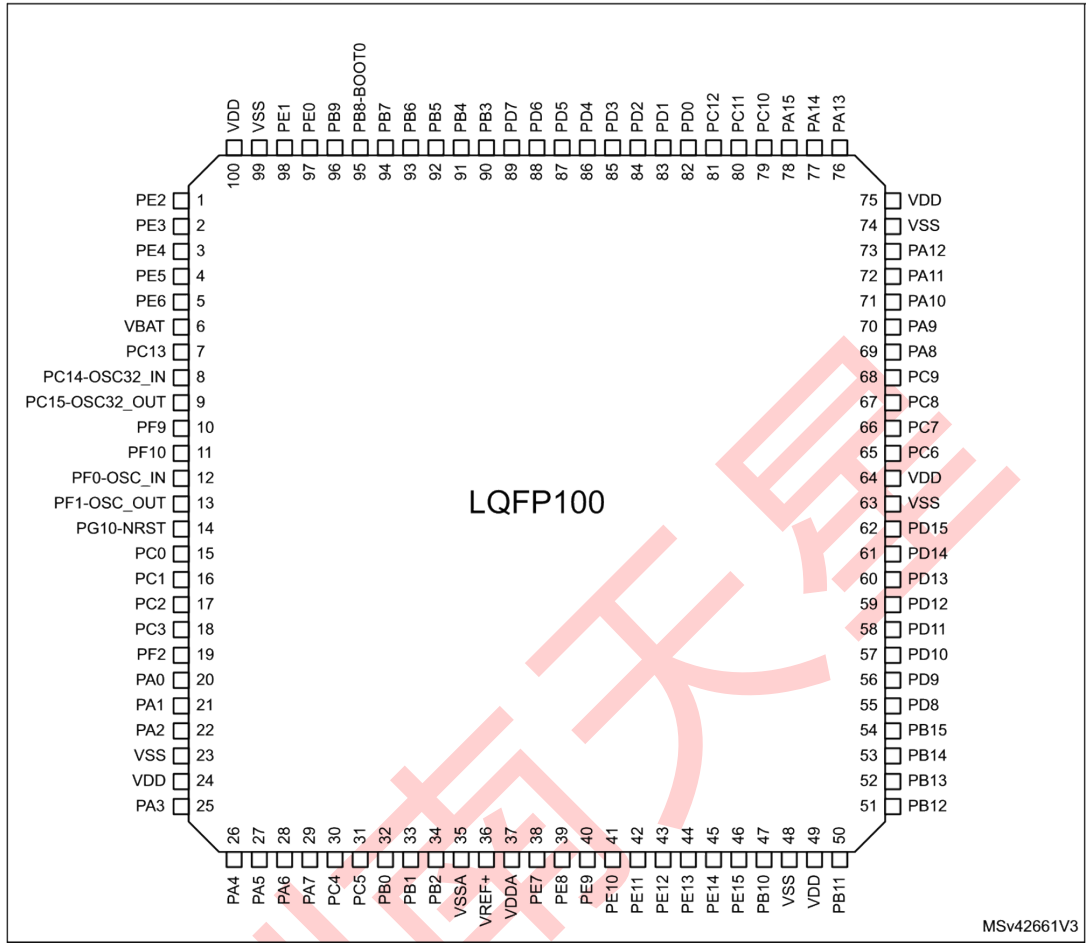
引脚和引脚描述



4.5

LQFP100 引脚描述

Figure 9. STM32G474xB/xC/xE LQFP100 pinout

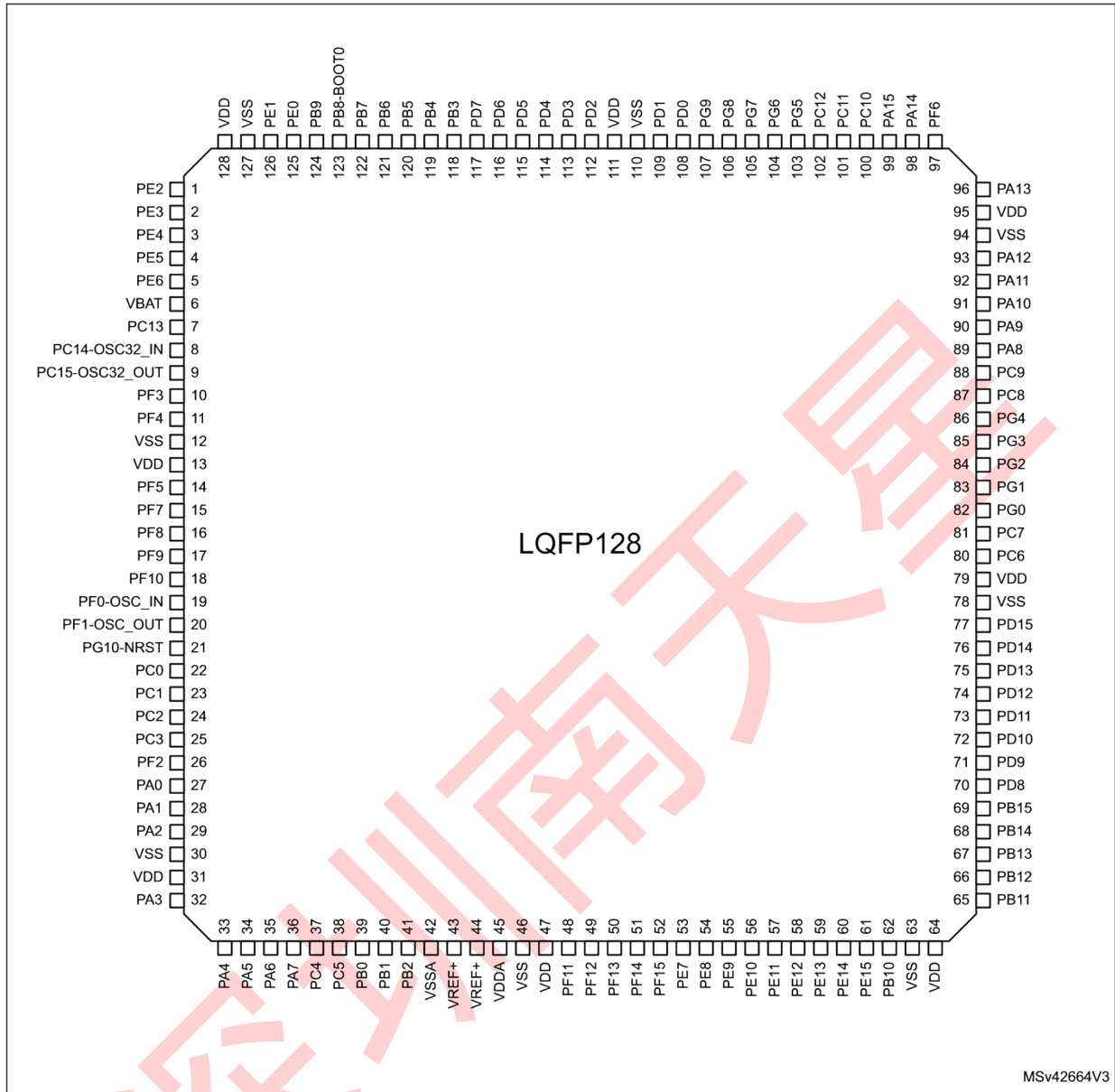


1. The above figure shows the package top view.



4.6 LQFP128 引脚描述

Figure 10. STM32G474xB/xC/xE LQFP128 pinout



1. The above figure shows the package top view.